تقویت‌کننده کم‌نویز فرا پهن‌باند GHz ۱۰/۶-۳/۱ با شبکه تطبیق ورودی جدید

ابوالفضل بیجاری[۱]، استادیار؛ مهدی شیخی[۲]، کارشناس ارشد

۱- گروه الکترونیک - دانشکده مهندسی برق و کامپیوتر - دانشگاه بیرجند - بیرجند - ایران – a.bijari@birjand.ac.ir
۲- گروه الکترونیک - دانشکده مهندسی برق و کامپیوتر - دانشگاه بیرجند - بیرجند - ایران – mahdi.sheikhi@birjand.ac.ir

چکیده: در این مقاله، یک تقویت‌کننده کم‌نویز (LNA) دوطبقه سورس‌مشترک با شبکه تطبیق ورودی جدید برای کاربردهای فرا پهن‌باند (UWB) ارائه شده است. شبکه تطبیق پیشنهادشده با استفاده از فیدبک منفی فعال و یک شبکه سلفی، دستیابی همزمان به تطبیق امپدانس ورودی پهن‌باند، عدد نویز پایین و بهره یکنواخت بالا را فراهم کرده است. تقویت‌کننده کم‌نویز پیشنهادشده بر پایه فنّاوری RF-TSMC CMOS ۰/۱۸ µm طراحی و با استفاده از نرم‌افزار ADS شبیه‌سازی شده است. این تقویت‌کننده در پهنای باند GHz ۱۰/۶-۳/۱، دارای بهره توان مستقیم (S_{21}) dB ۱۵±۱، عدد نویز (NF) کمتر از dB ۳/۵ و تلفات بازگشتی ورودی (S_{11}) کمتر از dB ۱۰- است. توان مصرفی آن نیز mW ۱۰ از منبع تغذیه V ۱ بوده و مساحت مصرفی تراشه در حدود mm^2 ۰/۸۵ است.

واژه‌های کلیدی: تقویت‌کننده کم‌نویز، تطبیق ورودی، آرایش سورس مشترک، فیدبک فعال.

A 3.1-10.6 GHz Ultra-Wideband Low Noise Amplifier with Novel Input Matching Network

A. Bijari[1], Assistant Professor; M. Sheikhi[2], MSc

1- Faculty of Electrical and Computer Engineering, University of Birjand, Birjand, Iran, Email: a.bijari@birjand.ac.ir
2- Faculty of Electrical and Computer Engineering, University of Birjand, Birjand, Iran, Email: mahdi.sheikhi@birjand.ac.ir

Abstract: In this paper, a two-stage common source low noise amplifier (LNA) with novel input matching network is presented for ultra-wideband (UWB) applications. The proposed input matching network employing the active feedback and an inductive network is proposed to achieve the wideband matching, low noise figure and high flatness gain simultaneously. The proposed LNA has been designed and simulated in the RF-TSMC CMOS 0.18 µm technology by Advanced Design System (ADS). The simulation results exhibit a flat power gain (S_{21}) of 15±1 dB with a noise figure (NF) lower than 3.5 dB and an input impedance matching less than –10 dB over 3.1 to 10.6 GHz bandwidth. It consumes 10 mW from 1 V supply voltage and occupies 0.85 mm^2.

Keywords: Low noise amplifier, Input matching, Common source configuration, Active feedback.

تاریخ ارسال مقاله: ۱۳۹۶/۰۴/۲۷
تاریخ اصلاح مقاله: ۱۳۹۶/۰۸/۲۱
تاریخ پذیرش مقاله: ۱۳۹۶/۱۰/۲۳
نام نویسنده مسئول: ابوالفضل بیجاری
نشانی نویسنده مسئول: ایران - بیرجند - بلوار شهید آوینی - دانشگاه بیرجند - دانشکده مهندسی برق و کامپیوتر – گروه الکترونیک.

۱ -مقدمه

از سال ۲۰۰۲ و با تخصیص باند فرکانسی ۳/۱-۱۰/۶ GHz برای استاندارد IEEE802.15.3a توسط کمیته ارتباطات فدرال (FCC) در کاربردهای آزاد، ارتباطات رادیویی فرا پهن‌باند[۱] (UWB) توسعه و محبوبیت فراوانی یافته‌اند. زیرا استانداردهای موجود در فرا پهن‌باند، پیچیدگی کم، مصرف توان پایین، امنیت بالا و توانایی ارتباطات بی‌سیم با نرخ داده بالا تا ۱ Gbps را فراهم کرده‌اند. بنابراین، این سیستم‌ها می‌توانند در شبکه‌های منطقه شخصی بی‌سیم[۲] (WPANs)، سیستم‌های تصویربرداری پزشکی و ارتباطات فضایی استفاده شوند. کاربردهای فرا پهن‌باند در باندهای فرکانسی دیگر، مانند باند فرکانسی ۲۲-۲۹ GHz برای سیستم‌های رادار و باند ۱۰-۶۶ GHz برای شبکه‌های شهری بی‌سیم[۳] (WMANs) نیز بررسی و مطالعه شده‌اند [۳-۱]. امروزه سیستم‌های گیرنده فرا پهن‌باند از توانایی دریافت سیگنال با نرخ داده بالا و توان ارسالی پایین برخوردار هستند [۴]. بنابراین انتظار می‌رود که تقویت‌کننده کم‌نویز (LNA) به‌عنوان اولین مدار فعال در مسیر دریافت سیگنال، بهره بالا و عدد نویز پایینی برای دستیابی به نسبت سیگنال به نویز مناسب و در نتیجه آشکارسازی مطلوب سیگنال دریافتی داشته باشد. همچنین ورودی تقویت‌کننده کم‌نویز نیاز به تطبیق امپدانس مناسب با خروجی فیلتر انتخاب باند برای کاهش تلفات برگشتی ورودی دارد. لذا دستیابی همزمان به بهره بالا، عدد نویز پایین و تطبیق امپدانس ورودی مناسب به همراه مصرف توان پایین، یک چالش مهم در طراحی تقویت‌کننده‌های کم‌نویز به‌شمار می‌رود. تاکنون طرح‌ها و روش‌های زیادی برای دستیابی به ویژگی‌های مناسب LNA مطرح‌شده‌اند [۷-۵]. دو آرایش پایه تقویت‌کننده کم‌نویز CMOS، آرایش گیت مشترک (CG-LNA) و سورس‌مشترک (CS-LNA) هستند. آرایش گیت مشترک با دارابودن ویژگی‌های مناسبی نظیر ضریب کیفیت پایین در ورودی، خطسانی خوب و مجزاسازی ورودی-خروجی بزرگ، یکی از آرایش‌های محبوب در تقویت‌کننده‌های کم‌نویز است. اما در این آرایش به‌دلیل وابستگی عدد نویز، تطبیق ورودی و بهره به ترارسانایی ترانزیستور ورودی (g_m)، دستیابی به تطبیق ورودی پهن‌باند می‌تواند عملکرد LNA را از نظر عدد نویز و بهره محدود کند [۸]. همچنین این آرایش نمی‌تواند بهره مناسبی را فراهم کند و به طبقات اضافی برای افزایش بهره نیاز دارد. از طرف دیگر، آرایش سورس‌مشترک توانایی بیشتری در ایجاد بهره بالا داشته و عملکرد نویز بهتری را از خود نشان می‌دهد [۵، ۹]. اما یک چالش مهم در این آرایش، دستیابی به تطبیق امپدانس ورودی مناسب است. روش‌هایی نظیر تبه‌شدگی سلفی [۱۰]، استفاده از شبکه فیلتر غیرفعال[۴] [۱۱]، فیدبک ترانسفورمری [۱۲]، فیدبک مقاومتی [۱۳] و فیدبک فعال [۱۴]، برای ایجاد تطبیق ورودی مناسب در CS-LNA گزارش‌شده‌اند. بیلاک[۵] و نیک‌نژاد [۱۵]، یک LNA کسکود سورس‌مشترک با شبکه تطبیق فیلتری گزارش کرده‌اند. در این ساختار از یک فیلتر مرتبه سوم چپیشف[۶] در ورودی تقویت‌کننده جهت تطبیق امپدانس ورودی استفاده شده است. اما اضافه‌کردن فیلتر در ورودی، نیازمند استفاده از تعداد زیادی المان‌های سلفی و خازنی است که باعث افزایش عدد نویز و سطح مصرفی تراشه می‌شود.

عسگران و همکاران [۶]، از تبه‌شدگی سلفی برای ایجاد تطبیق در ورودی LNA استفاده کرده‌اند. اما این طراحی، پهنای باند تقویت‌کننده را محدود کرده و برای عملکرد باند باریک مناسب است. همچنین وجود سلف در سورس ترانزیستور ورودی، بهره تقویت‌کننده را کاهش داده و در صورت جبران بهره، مصرف توان قابل‌ملاحظه‌ای را ایجاد خواهد کرد.

چن[۷] و همکاران [۱۶]، از فیدبک مقاومتی منفی برای طراحی CS-LNA پهن‌باند استفاده کرده‌اند اما استفاده از فیدبک مقاومتی سبب کاهش بهره و افزایش عدد نویز می‌گردد. روش دیگر برای ایجاد تطبیق ورودی، استفاده از فیدبک ترانسفورمری از طریق ایجاد کوپلاژ میان دو سلف است. چانگ[۸] و همکاران [۱۷] با ایجاد کوپلاژ میان دو سلف قرارگرفته در گیت و سورس ترانزیستور ورودی، از تطبیق ترانسفورمری در تقویت‌کننده کم‌نویز استفاده کرده‌اند. اما تقویت‌کننده کم‌نویز ارائه‌شده دارای عدد نویز بالا و بهره پایینی است. همچنین ایجاد کوپلاژ سلفی در گستره وسیعی از پهنای باند LNA، بسیار مشکل و از طرف دیگر پیاده‌سازی آن فضای زیادی را بر روی تراشه اشغال می‌کند. یکی از روش‌های امیدوارکننده برای افزایش بهره و تطبیق ورودی در پهنای باند وسیع و نیز کاهش سطح مصرفی تراشه، استفاده از فیدبک فعال است. لی[۹] و همکاران [۱۸] از روش فیدبک فعال برای ایجاد تطبیق ورودی در CS-LNA استفاده کرده‌اند. در روش آنها فیدبک فعال با آرایش درین‌مشترک پیاده‌سازی شده و از مقاومت در سورس برای ایجاد مسیر جریان بایاس استفاده شده است. اما LNA گزارش شده دارای بهره و مجزاسازی پایینی بوده و از عدد نویز بالایی برخوردار است. ما[۱۰] و همکاران [۱۹] نیز از آرایش درین‌مشترک متوالی‌شده با یک مقاومت، برای ایجاد تطبیق ورودی استفاده کرده‌اند. در طرح آنها، از منبع جریان ثابت برای بایاس مدار فیدبک فعال استفاده شده و سیگنال خروجی از طریق مدار بافر و مقاومت، به گیت ترانزیستور ورودی برگرداننده شده است. اما این طرح در فرکانس‌های بالا از مجزاسازی پایینی برخوردار بوده و LNA دارای پهنای باند پایین و عدد نویز بالایی است.

در این مقاله یک تقویت‌کننده کم‌نویز دوطبقه با شبکه تطبیق ورودی جدید ارائه شده است. در طبقه اول، شبکه فیدبک ترانزیستوری به همراه دو سلف در ورودی، تطبیق امپدانس مناسب را در پهنای باند وسیع فراهم می‌کند. همچنین، قسمتی از شبکه فیدبک به طبقه دوم متصل شده و با ایجاد یک شبکه فیدبک منفی دیگر، باعث بهبود

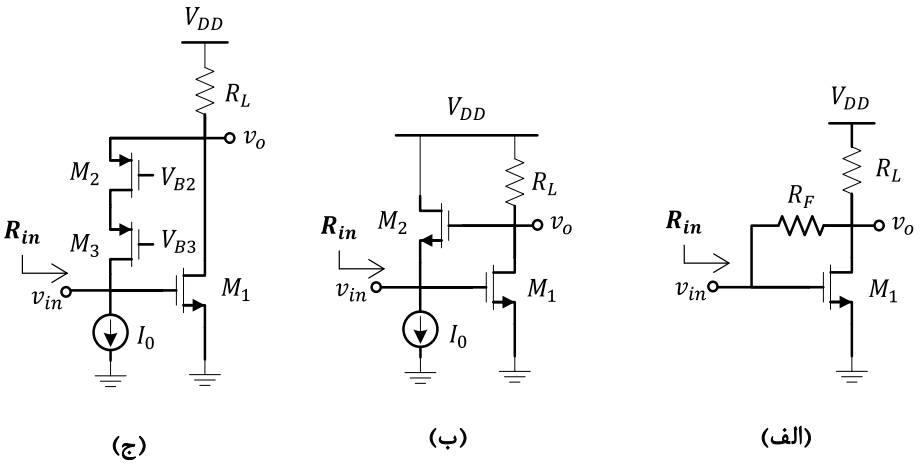
یکنواختی بهره می‌شود. در خروجی طبقات نیز از تکنیک سلف پیک‌دهنده‌ی موازی [۱۱] برای دستیابی به حداکثر سوئینگ و پهنای باند استفاده شده است. این مقاله به‌صورت زیر سازماندهی‌شده است. در بخش دوم، ابتدا تحلیل ایده و معرفی ساختار CS-LNA پیشنهادی، انجام شده و در ادامه روابط تحلیلی امپدانس ورودی، بهره و عدد نویز محاسبه می‌شوند. در بخش سوم، نحوه طراحی تقویت‌کننده ارائه و نتایج شبیه‌سازی بحث می‌شوند. درنهایت نتیجه‌گیری و مقایسه باکارهای دیگران در بخش چهارم انجام می‌شود.

۲ -تحلیل مدار

از میان ساختارهای مختلف CS-LNA، ساختارهایی که از فیدبک موازی[۱۲] (SFB) استفاده می‌کنند؛ به‌طور گسترده برای کاربردهای فرا پهن‌باند استفاده‌شده‌اند [۲۰]. همان‌طور که در شکل ۱ (الف) و (ب) مشاهده می‌شود، فیدبک موازی در این تقویت‌کننده‌ها معمولاً به دو شیوه فیدبک مقاومتی [۲۱] و فیدبک ترانزیستوری (فعال) [۱۸، ۲۲] پیاده‌سازی می‌شود. شکل ۱ (ج) طرح پیشنهادی اولیه برای ایجاد یک شبکه تطبیق امپدانس ورودی پهن باند جدید در آرایش سورس‌مشترک را نشان می‌دهد؛ که عملکرد مداری آن با دو طرح دیگر در جدول ۱ مقایسه شده است. در این جدول، g_i نشان‌دهنده ترارسانایی خطی ترانزیستور M_i یا همان g_{mi} است:

$$i_{ds} = g v_{gs} + g' v_{gs}^2 + g'' v_{gs}^3 \quad (۱)$$

g'_i و g''_i، نیز به‌ترتیب نشان‌دهنده ضرایب غیرخطی مرتبه دوم و سوم ترارسانایی هستند و برای ترانزیستور M_2 در آرایش پیشنهادشده به‌صورت زیر محاسبه‌شده‌اند:



شکل ۱: ساختارهای پهن‌باند CS-LNA الف) فیدبک مقاومتی موازی ب) فیدبک ترانزیستوری موازی ج) طرح پیشنهادشده اولیه

جدول ۱: مقایسه ساختارهای پهن‌باند CS-LNA

	فیدبک مقاومتی موازی	فیدبک ترانزیستوری موازی	طرح پیشنهادشده اولیه
بهره ولتاژ (Av)	$-\left(g_{m1}-\frac{1}{R_F}\right)\left(R_L \parallel R_F\right)$	$-g_{m1}R_L$	$-g_{m1}\left(\frac{1}{g_{m2}}\parallel R_L\right)$
مقاومت ورودی (R_{in})	$\frac{\left(R_L+R_F\right)}{g_{m1}R_L}$	$\frac{1}{g_{m2}\left(g_{m1}R_L\right)}$	$\frac{1}{g_{m2}\left(g_{m1}\left(\frac{1}{g_{m2}}\parallel R_L\right)\right)}$
مقاومت خروجی (R_{out})	$\left(R_L \parallel R_F\right)$	R_L	$\left(\frac{1}{g_{m2}}\parallel R_L\right)$
عدد نویز (NF)	$1+\frac{\gamma}{\alpha}\frac{1}{g_{m1}R_s}\left(1+\frac{R_s}{R_F}\right)^2+\frac{1}{g_{m1}^2R_LR_F}\left(1+\frac{R_s}{R_F}\right)^2+\frac{R_s}{R_F}$	$1+\frac{\gamma}{\alpha}\frac{1}{g_{m1}R_s}\left(g_{m2}R_s\right)^2+\frac{\gamma}{\alpha}g_{m2}R_s+\frac{1}{g_{m1}^2R_sR_L}\left(g_{m2}R_s\right)^2$	$1+\frac{\gamma}{\alpha}\frac{1}{g_{m1}R_s}+\frac{\gamma}{\alpha}g_{m2}R_s+\frac{1}{g_{m1}^2R_sR_L}$
نقطه تقاطع مرتبه سوم ورودی (IIP3)	$\sqrt{\frac{4}{3}\frac{g_1}{g_1''}}$	$\sqrt{\frac{4}{3}\frac{g_1}{g_1''}}$	$\sqrt{\frac{4}{3}\frac{g_1}{g_1''}(1+\alpha+\beta)}$ $\alpha=\frac{4R_{out}^2g_2'}{1+g_2R_{out}}$ $\beta=\frac{6R_{out}^3g_2''}{1+g_2R_{out}}$

$$g_2' = \frac{1}{2}\mu_p C_{ox}\left(\frac{W}{L}\right)_2 (1-3aV_{eff\,2}) \quad (۲)$$

$$g_2'' = \frac{1}{2}\mu_p C_{ox}\left(\frac{W}{L}\right)_2 a \quad (۳)$$

که a نشان‌دهنده تأثیر سرعت اشباع حامل‌ها و میدان عمودی کانال بر جریان درین است و مقدار آن در تکنولوژی ۱۸۰ nm، برای PMOS در حدود $1/2\ V^{-1}$ است.

همان‌طور که در جدول ۱ مشاهده می‌شود، مصالحه میان عدد نویز و تطبیق ورودی در هر سه طرح مشهود است. به‌طوری‌که برای دستیابی به عدد نویز پایین، اگر R_F بزرگ و یا g_{m2} کوچک انتخاب شوند، باعث بزرگ‌شدن مقاومت ورودی و انحراف آن از مقدار R_S=۵۰ Ω خواهند شد. اما مشاهده می‌شود که طرح پیشنهادشده اولیه نسبت به دو طرح دیگر از عدد نویز کمتری برخوردار است.

مزیت دیگر طرح پیشنهادشده، مجزاسازی بالای میان ورودی و خروجی است. درحالی‌که وجود مقاومت R_F و خازن C_{gs2} میان ورودی و خروجی در دو طرح اول، مجزاسازی و پایداری تقویت‌کننده را در فرکانس‌های بالا، کاهش خواهند داد. همچنین، مشاهده می‌شود که طرح پیشنهادشده از نظر خطسانی وضعیت به‌مراتب بهتری نسبت به دو طرح دیگر داشته و دارای نقطه تقاطع ورودی مرتبه سوم بالاتری است.

۲ ـ ۱ ـ تقویت‌کننده کم‌نویز پیشنهادشده

شکل ۲ مدار LNA پیشنهادشده را نشان می‌دهد. این مدار از دوطبقه متوالی سورس‌مشترک با دو شبکه فیدبک فعال موازی برای دستیابی به تطبیق ورودی مناسب و بهره یکنواخت بالا در پهنای باند موردنظر تشکیل‌شده است. فیدبک فعال طبقه ورودی شامل ترانزیستورهای M_2 و M_3 (آرایش کسکود گیت‌مشترک) برای ایجاد تطبیق ورودی و فیدبک طبقه دوم شامل ترانزیستورهای M_3 و M_2 (آرایش سورس‌مشترک تبه‌شده[۱۳]) برای ایجاد تطبیق ورودی پهن‌باند مناسب و بهره یکنواخت، استفاده شده‌اند. سلف L_1 به‌عنوان مسیری برای عبور جریان ترانزیستورهای PMOS و سلف L_2 برای افزایش پهنای باند امپدانس ورودی به‌کار رفته‌اند.

همچنین از تکنیک سلف پیک‌دهنده‌ی موازی (L_3 و L_4) برای دستیابی به حداقل سطح منبع تغذیه و حداکثر همواری بهره و پهنای باند استفاده شده است. تمامی سلف‌های استفاده‌شده به‌صورت مسطح داخل تراشه با ضریب کیفیت محدود در نظر گرفته‌شده‌اند. خازن‌های C_1 تا C_5 برای جداسازی DC تقویت‌کننده و مقاومت‌های R_B=۱۰ kΩ نیز برای بایاس ترانزیستورها استفاده شده‌اند.

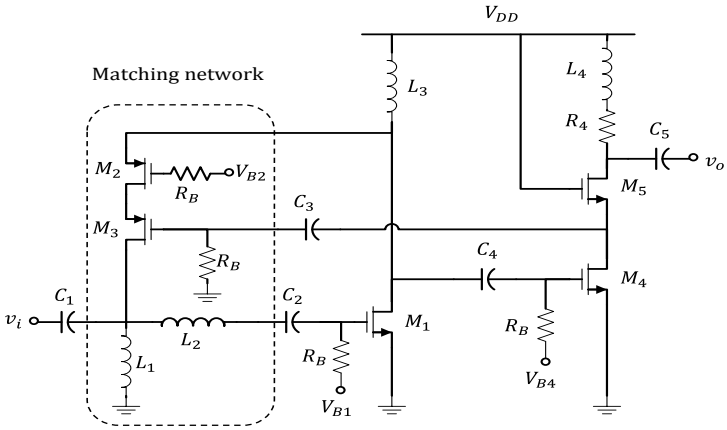
۲ ـ ۲ ـ تطبیق امپدانس ورودی

برای تطبیق امپدانس پهن‌باند در ورودی، سلف L_1 در گره ورودی قرار داده‌شده تا علاوه بر ایفای نقش منبع جریان، با خازن‌های پارازیتی ایجادشده در این گره تشدید کند. همچنین با قراردادن سلف L_2 به‌صورت سری میان ورودی و خازن C_{gs1}، می‌توان با معرفی یک صفر تشدید در فرکانس $1/\sqrt{(L_2C_{gs1})}$، پهنای باند امپدانس ورودی را افزایش داد.

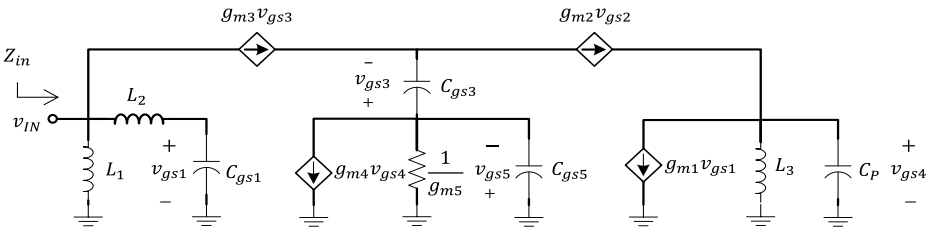
شکل ۳، مدار معادل سیگنال کوچک LNA پیشنهادشده را برای محاسبه امپدانس ورودی نشان می‌دهد. با انجام تحلیل سیگنال کوچک و با صرف‌نظر از ظرفیت‌های خازنی C_{gd} و در نظرگرفتن تشدید L_3 با ظرفیت خازنی C_P ایجادشده در درین M_1 ($C_P=C_{gs2}+C_{gs4}$)، امپدانس ورودی در محدوده فرکانسی $\omega<<(g_{m3}/C_{gs3})$ به‌صورت تقریبی زیر محاسبه می‌شود:

$$Z_{in} \approx \frac{L_1C_{gs1}s\left(L_2C_{gs1}s^2+1\right)\left(L_3s^2+g_{m2}L_3s+1\right)}{L_3g_{m1}g_{m2}\left(\frac{C_Ps^2}{g_{m2}\omega_{T1}}+1\right)\left((L_1+L_2)C_{gs1}s^2+1\right)} \quad (۴)$$

که $\omega_{T1}=g_{m1}/C_{gs1}$ فرکانس قطع ترانزیستور M_1 است. رابطه‌ی (۴) نشان می‌دهد که امپدانس ورودی دارای یک صفر در نزدیکی حالت DC است. درواقع، در فرکانس‌های بسیار پایین، سلف L_1 امپدانس بسیار کوچکی را نسبت به زمین ایجاد می‌کند.



شکل ۲: مدار تقویت‌کننده کم‌نویز پیشنهادی



شکل ۳: مدار معادل سیگنال کوچک LNA پیشنهادشده برای محاسبه امپدانس ورودی

همچنین مشاهده می‌شود که اگر در فرآیند طراحی، صفر تشدید ایجادشده در $1/\sqrt{(L_3C_P)}$ کوچکتر از قطب تشدید ایجادشده در $1/\sqrt{((L_1+L_2)C_{gs1})}$ قرار گیرد، می‌توان به تطبیق ورودی مناسب در پهنای باند وسیع دست یافت. بنابراین، با توجه به رابطه (۴)، امپدانس ورودی در فرکانس تشدید $\omega_0=1/\sqrt{(L_3C_P)}$ حقیقی بوده و به‌صورت رابطه زیر محاسبه می‌شود:

$$R_{in} \approx \frac{\left(1-\frac{L_2}{L_3}\frac{C_{gs1}}{C_p}\right)}{g_{m1}\left(\left(1+\frac{L_2}{L_1}\right)-\frac{L_3}{L_1}\frac{C_p}{C_{gs1}}\right)} \qquad (۵)$$

۲ ۳ -بهره و پهنای باند

به‌دلیل استفاده از فیدبک منفی در طبقه ورودی، طبقه‌ی دوم کسکود سورس‌مشترک برای افزایش بهره در فرکانس‌های بالا با طبقه اول متوالی شده است. شکل ۴، مدار معادل سیگنال کوچک LNA پیشنهادشده را برای تحلیل بهره و پهنای باند نشان می‌دهد.

با فرض $g_{m2}<<g_{m4}$ و صرف‌نظر از ظرفیت‌های خازنی C_{gd}، بهره LNA پیشنهادشده به‌صورت رابطه زیر به‌دست می‌آید:

$$A_v(s) \approx \frac{g_{m1}g_{m4}R_4L_3s\left(\frac{L_4}{R_4}s+1\right)}{\left(L_2C_{gs1}s^2+1\right)\left(L_3C_ps^2+g_{m2}L_3s+1\right)} \qquad (۶)$$

از رابطه (۶) مشاهده می‌شود که پاسخ فرکانسی بهره ولتاژ دارای دو صفر در فرکانس‌های پایین است. همچنین، درصورتی‌که g_{m2} کوچک انتخاب شود، پهنای باند LNA پیشنهادشده توسط فرکانس‌های تشدید $\omega_{H1}=\sqrt{1/C_PL_3}$ و $\omega_{H2}=\sqrt{1/C_{gs1}L_2}$ تعیین می‌شود.

اثر فیدبک منفی اعمال‌شده به طبقه دوم در افزایش مقاومت خروجی دیده شده در درین M_3 (تکنیک بهره افزایش یافته[۱۴]) است؛ که باعث کاهش اثر بارگذاری شبکه فیدبک بر روی امپدانس ورودی می‌شود. در واقع با این روش می‌توان مقاومت خروجی دیده‌شده در این گره را به میزان دو برابر نسبت به حالت بدون استفاده از فیدبک دوم، افزایش داد. بنابراین امکان ایجاد تطبیق ورودی مناسب با مقادیر کوچکتری از g_{m2} ایجاد می‌شود و در نتیجه می‌توان به عدد نویز پایین‌تری دست یافت.

۲ ۴ -عدد نویز

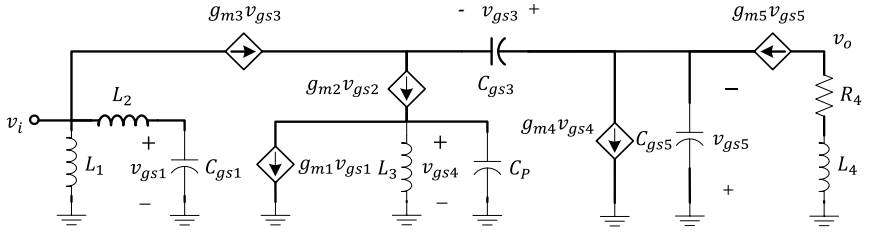
به دلیل عملکرد فرکانس بالا و سادگی محاسبات، از دو منبع نویز حرارتی در گیت و نویز فلیکر ترانزیستور MOS در تحلیل نویز LNA صرف‌نظر شده است. اما سه منبع جریان نویز حرارتی کانال MOS، نویز حرارتی مقاومت منبع و مقاومت پارازیتی سلف‌ها مطابق شکل ۵ برای محاسبه عدد نویز در نظر گرفته می‌شوند. در این شکل، $\overline{I_{n,i}^2}=4KT\left(\gamma/\alpha\right)g_{mi}$ نشان‌دهنده متوسط توان نویز جریان حرارتی است؛ که γ بیانگر ضریب نویز حرارتی ترانزیستور MOS و $\alpha=g_m/g_{d0}$ هستند (g_{d0} ترارسانایی کانال در ولتاژ درین- سورس صفر است).

عدد نویز LNA با استفاده از رابطه کلی زیر محاسبه می‌شود:

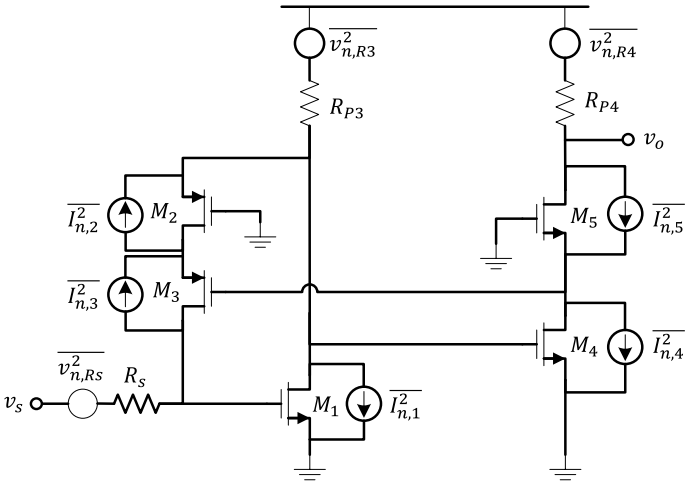
$$NF=\frac{1}{A_{vs}^2}\left(\overline{v_{n,out}^2}\Big/\overline{v_{n,Rs}^2}\right) \qquad (۷)$$

که $\overline{v_{n,out}^2}$ و $\overline{v_{n,Rs}^2}$ به‌ترتیب متوسط توان نویز ایجادشده در خروجی و توان نویز ناشی از مقاومت منبع هستند. A_{vs} نشان‌دهنده بهره ولتاژ از ورودی آنتن به خروجی در مدار ارائه‌شده در شکل ۵ است و به‌صورت زیر بیان می‌شود:

$$A_{vs}=\frac{g_{m1}g_{m4}R_{P3}R_{P4}}{1+g_{m2}R_{P3}\left(1+g_{m1}R_s\right)}\approx\frac{g_{m4}R_{P4}}{g_{m2}R_s} \qquad (۸)$$



شکل ۴: مدار معادل سیگنال کوچک LNA برای تحلیل بهره و پهنای باند



شکل ۵: مدل LNA پیشنهادشده برای محاسبه نویز

که R_{P3} و R_{P4} به‌ترتیب نشان‌دهنده مقاومت موازی معادل سلف L_3 و مقاومت موازی معادل مجموع مقاومت پارازیتی سلف L_4 و R_4 هستند. با انجام تحلیل سیگنال کوچک برای مدار ارائه‌شده در شکل ۵ و استفاده از روابط (۷) و (۸)، عدد نویز LNA پیشنهادشده به‌صورت زیر محاسبه می‌شود:

$$NF = 1 + \frac{\gamma}{\alpha}\frac{1}{g_{m1}R_s} + \frac{\gamma}{\alpha}g_{m2}R_s\left(1+\frac{g_{m2}}{g_{m4}}\right) + \frac{\gamma}{\alpha}\frac{R_s}{g_{m3}r_{o2}^2} + \frac{1}{g_{m1}^2R_{P3}R_s} + \frac{R_s}{R_{P4}}\frac{g_{m2}^2}{g_{m4}^2} \quad (۹)$$

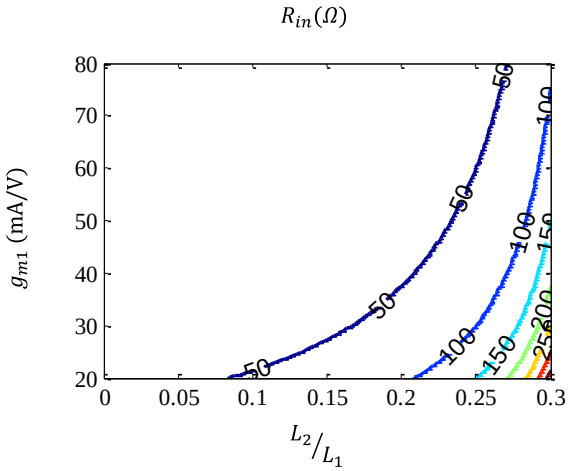
۳ -شبیه‌سازی و بحث

در این بخش ابتدا فرایند طراحی تقویت‌کننده کم‌نویز پیشنهادشده ارائه و سپس نتایج شبیه‌سازی بحث و نتیجه‌گیری می‌شوند.

۳ ـ۱ فرآیند طراحی

با استفاده از روابط تحلیلی به‌دست‌آمده در بخش ۲، فرآیند طراحی با فرض $C_P=۲C_{gs1}$ آغاز می‌شود. با در نظرگرفتن پهنای باند ۳ dB در گستره‌ی ۳/۱-۱۰/۶ GHz و نیز مکان قطب‌های تشدید در رابطه بهره ولتاژ، ω_{H2}=۹ GHz و ω_{H1}=۴/۵ GHz انتخاب می‌شوند. بنابراین، با استفاده از نسبت ω_{H2}/ω_{H1}، مقدار $L_3=۲L_2$ محاسبه می‌شود. همچنین از رابطه (۵)، رابطه میان مقاومت ورودی، g_{m1} و نسبت L_2/L_1 به‌صورت شکل ۶ به‌دست می‌آید. همان‌طور که در شکل ۶ مشاهده می‌شود، با انتخاب L_2/L_1=۰/۲۵، می‌توان به مقاومت ورودی ۵۰ Ω در g_{m1}=۶۰ mA/V دست‌یافت. از طرف دیگر، با توجه به یکسان‌بودن جریان بایاس M_2 و M_3، ترارسانایی آن‌ها نسبت به یکدیگر به‌صورت رابطه (۱۰) بیان می‌شود.

$$k = \frac{g_{m2}}{g_{m3}} = \frac{V_{eff\,3}}{V_{eff\,2}} \quad (۱۰)$$

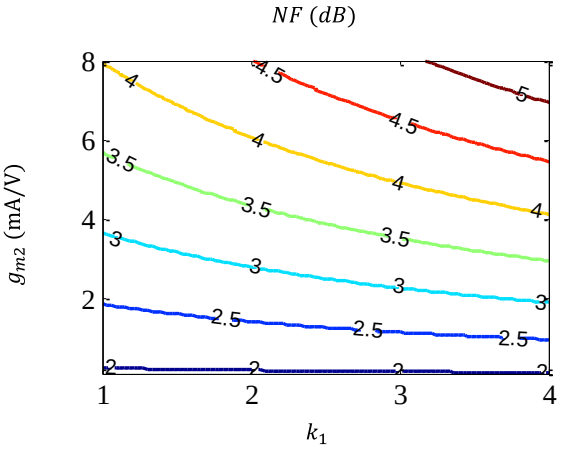


شکل ۶: کانتور تغییرات R_{in} با g_{m1} و L_2/L_1

که V_{effi}، ولتاژ مؤثر ترانزیستور M_i است. بنابراین، با استفاده از چهار مؤلفه‌ی اول تأثیرگذار در تعیین عدد نویز و با فرض $g_{m4}=g_{m1}$ (برای دستیابی به بهره بالا)، رابطه (۹) به‌صورت تقریبی زیر بازنویسی می‌شود:

$$NF \approx 1 + \frac{\gamma}{\alpha}\frac{1}{g_{m1}R_s} + \frac{\gamma}{\alpha}g_{m2}R_s\left(1+\frac{g_{m2}}{g_{m1}}\right) + \frac{\gamma}{\alpha}\frac{kg_{m2}R_s}{\left(g_{m2}r_{o2}\right)^2} \quad (۱۱)$$

در شکل ۷، کانتور تغییرات NF با g_{m2} و k، و با فرض $g_{m2}r_{o2}$=۱۰، γ=۱/۳۴ و α=۰/۸ رسم شده است. البته در انتخاب g_{m2} باید توجه شود که اگر مقدار آن خیلی کوچک انتخاب شود، ضریب کیفیت در فرکانس تشدید $\omega_{H1}=\sqrt{1/C_PL_3}$ زیاد شده و یکنواختی بهره از بین خواهد رفت. بنابراین،برای دستیابی به NF<۳ dB، g_{m2}=۴/۵ mA/V و k=۱/۵ انتخاب می‌شوند.



شکل ۷: کانتور تغییرات عدد نویز با g_{m2} و k به ازای g_{m1}=۶۰ mA/V

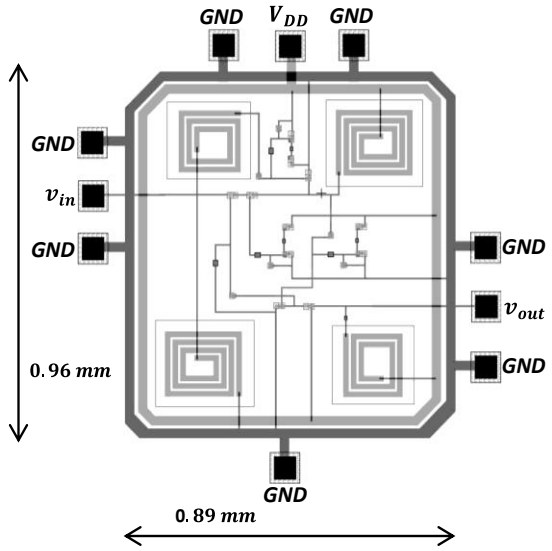
درنهایت، فرآیند طراحی با فرض مصرف توان کمتر از ۱۰ mW و تعیین جریان ترانزیستورها و در نتیجه ابعاد آن‌ها کامل می‌شود. در LNA پیشنهادشده از منبع تغذیه V_{DD}=۱ V استفاده شده و با توجه به اهداف طراحی و نتایج به‌دست‌آمده، مقادیر پارامترهای مدار بعد از بهینه‌سازی جزئی مطابق جدول ۲ انتخاب شده‌اند.

البته ولتاژهای بایاس به‌وسیله‌ی منابع جریان آینه‌ای با خازن بزرگ متصل به زمین ایجاد شده‌اند. همچنین پیاده‌سازی تمامی سلف‌های ساختار به‌صورت داخل تراشه با پهنای خط ۱۵ µm و فاصله میان خطوط ۱/۵ µm در فنّاوری ۰/۱۸ µm RF- CMOS TSMC انجام شده است. چینش LNA پیشنهادشده در شکل ۸ نشان داده شده است و ابعاد تراشه در حدود ۹۶۰ µm × ۸۹۰ µm است.

جدول ۲: مقادیر طراحی CS-LNA پیشنهادشده

پارامتر		مقدار		جریان
ترانزیستور	M_1	۱۷×(۵/۵µm/۰/۱۸µm)		I_D=۵ mA
	M_2	۵۵×(۱/۸µm/۰/۱۸µm)		I_D=۰/۵ mA
	M_3	۱۰×(۲/۲µm/۰/۱۸µm)		I_D=۰/۵ mA
	M_4	۳۳×(۵µm/۰/۱۸µm)		I_D=۴/۵ mA
	M_5	۳۰×(۳/۲µm/۰/۱۸µm)		I_D=۴/۵ mA
المان فشرده	R_4	۱۵ Ω		
	C_1.C_5	۵ pF		
		مقدار	ابعاد	
	L_1	۱۰/۳ nH	N=۴/۵ ،r=۱۰۵ µm	
	L_2	۲/۳ nH	N=۲/۵ ،r=۶۰ µm	
	L_3	۴/۸ nH	N=۴/۵ ،r=۴۵ µm	
	L_4	۲/۳ nH	N=۲/۵ ،r=۶۰ µm	
بایاس	V_{B1}	۰/۷ V		
	V_{B2}	۰/۳۵ V		
	V_{B4}	۰/۶۵ V		

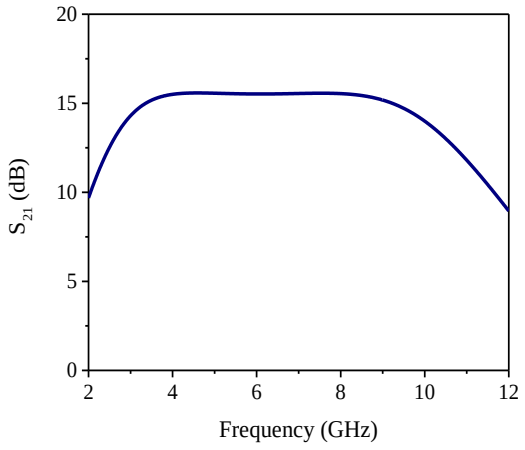
در جدول ۲، N و r به‌ترتیب نشان‌دهنده تعداد دورها و شعاع داخلی سلف مارپیچ هستند.



شکل ۸: جانمایی تقویت‌کننده کم‌نویز پیشنهادی

۳-۴- نتایج شبیه‌سازی

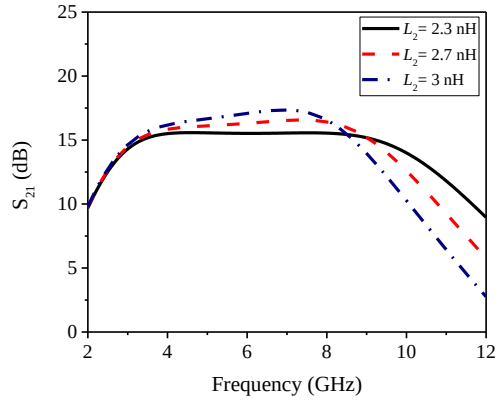
LNA پیشنهادشده با استفاده از فنّاوری ۰/۱۸ µm RF- CMOS TSMC در نرم‌افزار ADS شبیه‌سازی شده است. شکل ۹ نتیجه شبیه‌سازی بهره توان مستقیم LNA (S_{21}) را در بازه فرکانسی GHz ۱۲-۲ نشان می‌دهد. همان‌طور که مشاهده می‌شود، LNA پیشنهادشده دارای بهره توان مسطح ۱۶ dB در بازه فرکانسی GHz ۸-۴ و دارای پهنای باند ۳ dB، GHz ۱۰/۶-۲/۵ است.



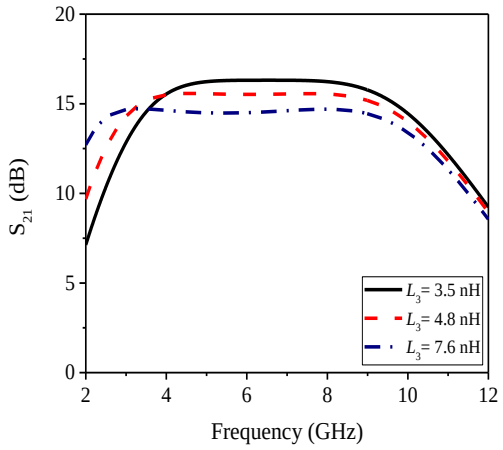
شکل ۹: بهره توان مستقیم CS-LNA پیشنهادشده

در شکل‌های ۱۰ و ۱۱، اثر تغییرات L_2 و L_3 بر بهره توان مستقیم LNA شبیه‌سازی شده است. همان‌طور که در بخش قبل بیان شد، فرکانس تشدید بالا (ω_{H2}) توسط L_2 تعیین شده و افزایش آن باعث کاهش پهنای باند LNA می‌شود. همچنین فرکانس تشدید پایین (ω_{H1}) توسط L_3 تعیین شده و افزایش آن باعث افزایش پهنای

باند LNA می‌شود؛ و این موضوع به‌خوبی در شکل‌های ۱۰ و ۱۱ تایید می‌شوند.

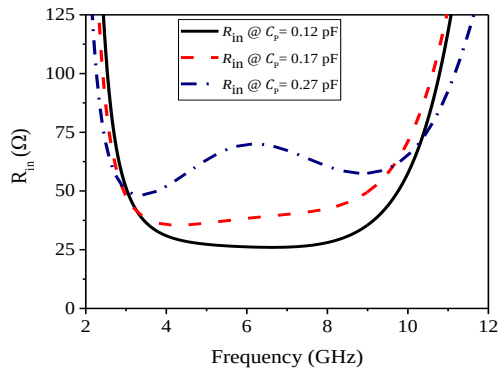


شکل ۱۰: بهره توان مستقیم CS-LNA پیشنهادشده با تغییر L_2



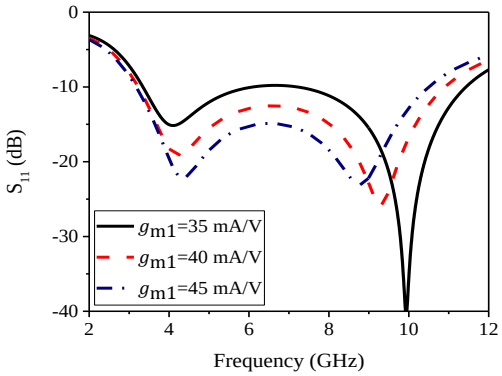
شکل ۱۱: بهره توان مستقیم CS-LNA پیشنهادشده با تغییر L_3

برای نشان‌دادن اثر خازن پارازیتی C_P بر مقاومت ورودی، مقدار پهنای دو ترانزیستور M_2 و M_4 متغیر فرض شده و اثر آن بر مقاومت ورودی در شکل ۱۲ نشان داده شده است.



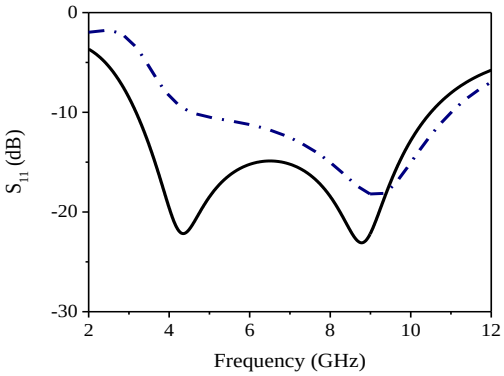
شکل ۱۲: مقاومت ورودی CS-LNA پیشنهادشده با تغییر C_P

البته این عمل با توجه به ثابت نگه‌داشتن دیگر پارامترهای مؤثر بر مقاومت ورودی انجام شده است. همان‌طور که در شکل ۱۲ مشاهده می‌شود، افزایش C_P مطابق تحلیل تئوری انجام‌شده، باعث افزایش R_{in} در محدوده پهنای باند LNA می‌شود. در شکل ۱۳، تلفات توان بازگشتی (S_{11}) LNA به‌ازای مقادیر مختلف g_{m1} ارائه شده است. همان‌طور که مشاهده می‌شود، این تقویت‌کننده به ازای g_{m1}=۴۵ mA/V در بازه فرکانسی ۳/۱-۱۰/۶ GHz، دارای S_{11} کمتر از ۱۰- dB است و توانایی LNA پیشنهادشده را در ایجاد تطبیق امپدانس ورودی پهن باند نشان می‌دهد.



شکل ۱۳: تلفات توان بازگشتی (S_{11}) CS-LNA پیشنهادشده

همچنین در شکل ۱۴، اثر استفاده از فیدبک دوم بر روی تطبیق امپدانس ورودی نشان داده شده است؛ و مشاهده می‌شود که استفاده از این فیدبک منفی مطابق انچه در بخش ۲-۳ بیان شد، باعث بهبود تطبیق ورودی در بازه فرکانسی مورد نظر می‌شود.

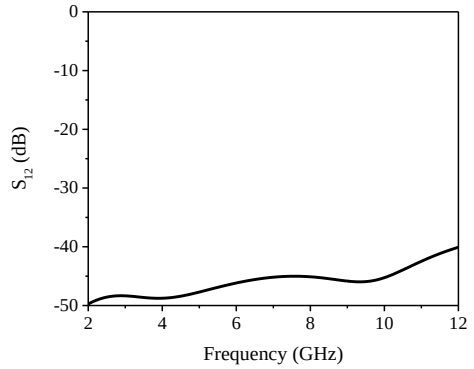


شکل ۱۴: تلفات توان بازگشتی (S_{11}) CS-LNA پیشنهادشده با دو فیدبک منفی (خط توپر) و بدون فیدبک طبقه دوم (خط‌چین)

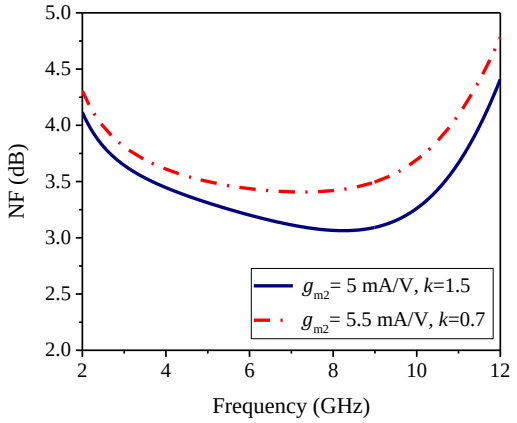
شکل ۱۵، بهره توان معکوس (S_{12}) LNA پیشنهادشده را نشان می‌هد و مشاهده می‌شود که در بازه فرکانسی ۲-۱۲ GHz، مجزاسازی مطلوبی میان ورودی و خروجی تقویت‌کننده برقرار بوده و مقدار S_{12}<-۴۰ dB است.

شکل ۱۶ تغییرات عدد نویز LNA پیشنهادشده را با تغییر gm2 و k نشان می‌دهد. همان‌طور که در شکل ۷ پیش‌بینی شد، عدد نویز با کاهش k و افزایش gm2، افزایش می‌یابد. همچنین مشاهده

می‌شود که LNA به‌ازای 5gm2 =mA/V و k۱/۵=، دارای عـدد نـویز کمتر از 5/3 dB در محدوده‌ی پهنای باند است.

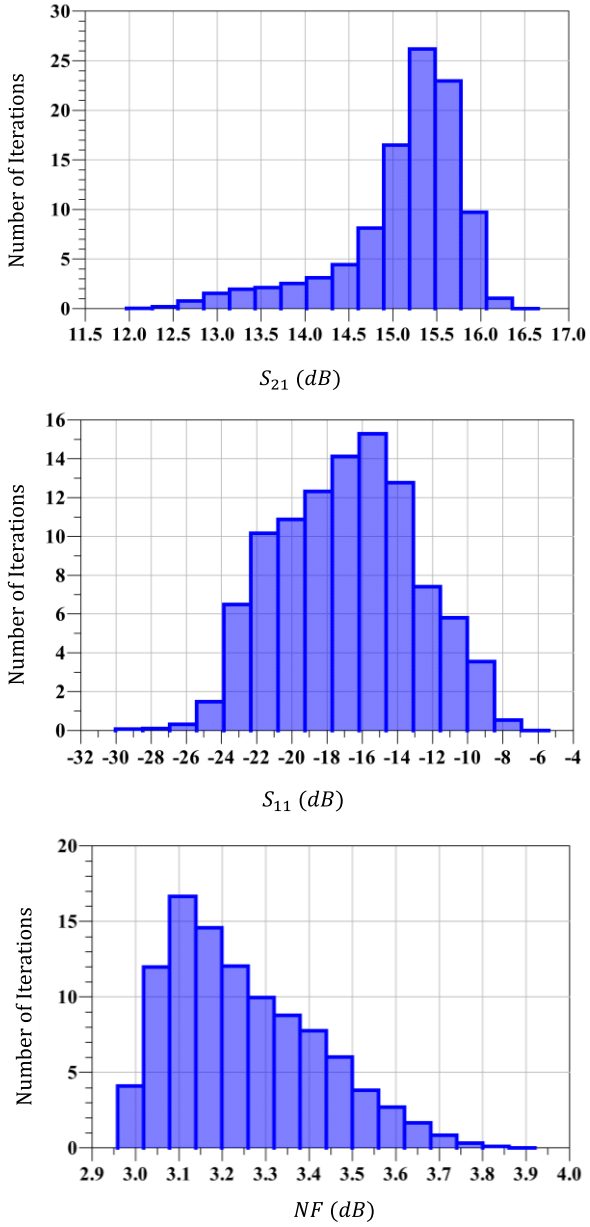


شکل ۱۵: بهره توان معکوس شبیه‌سازی‌شده CS-LNA



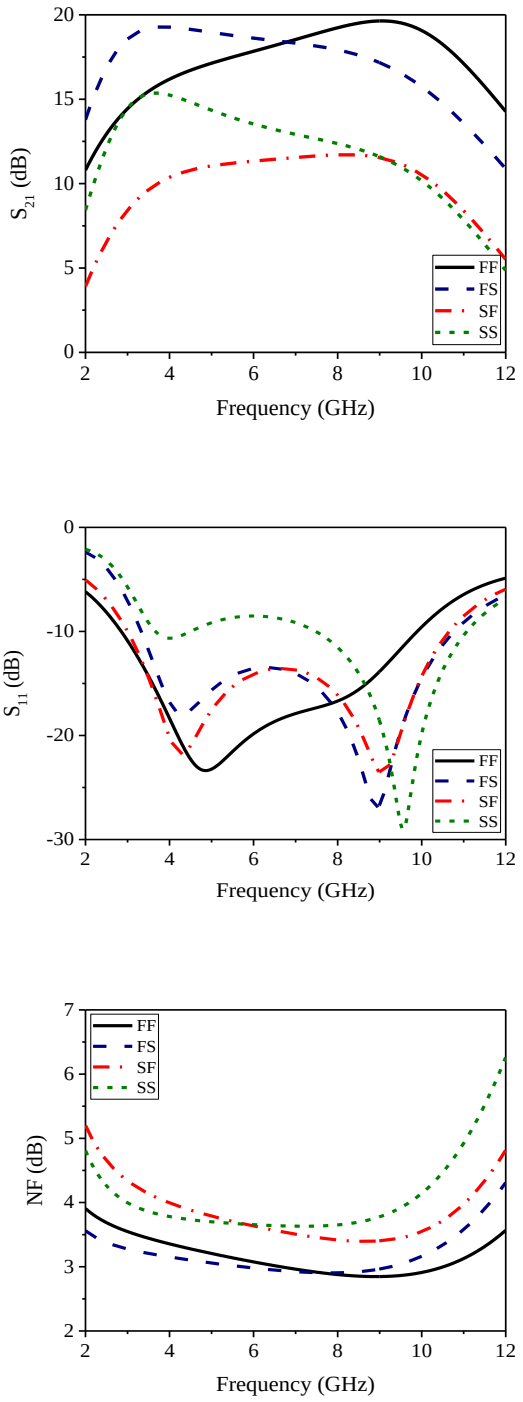
شکل ۱۶: عدد نویز شبیه‌سازی‌شده CS-LNA

برای بررسی عدم تطابق پهنای ترانزیستورها بـر عملکـرد LNA پیشنهادی، تحلیل مونت‌کارلو در بازه فرکانسـی ۶ GHz-۱۰/۱-۳ بـا انحراف معیار ۵٪ و با توزیع گوسی و ۱۰۰ مرتبه تکـرار انجـام شـده اسـت. نتـایج تحلیـل مونـت‌کـارلو در شـکل ۱۷ آورده شـده اسـت. همان‌طور که مشاهده می‌شود، باوجود ایجاد عدم تطابق برای بهـره توان مستقیم (S_{21}) تنها ۹٪ نمونه‌هـا خـارج از بهـره یکنواخـت dB ۱±۱۵ و برای تلف بازگشتی (S_{11}) تنها ۴٪ نمونه‌ها بـزرگ‌تـر از dB ۱۰- و در مورد عـدد نـویز تنهـا ۸٪ نمونـه‌هـا بـزرگ‌تـر از ۳/۵ dB هستند.



شکل ۱۷: نتایج شبیه‌سازی مونت‌کارلو در پهنای باند CS-LNA

همچنـین بـرای بررسـی اثـرات ناشـی از تغییـرات تصـادفی پارامترهای ترانزیستورها در فرآیند ساخت (نظیـر ولتـاژ آسـتانه یـا قابلیت تحرک الکترونهای آزاد و حفره‌هـا) شـبیه‌سـازی مـداری در گوشه‌های مختلف فرآیند سـاخت (FF، SS، SF و FS) انجـام شـده است. همـان‌طـور کـه در شـکل ۱۸ مشـاهده مـی‌شـود، CS-LNA پیشنهادشده عملکرد قابل‌قبولی در گوشه‌های مختلف فرآیند ساخت از خود نشان می‌دهد؛ به‌طوری‌که تقویـت‌کننـده در بـازه فرکانسـی GHz ۱۰-۳، حداقل بهره توان dB ۱۰، تلفـات برگشـتی در ورودی (S_{11}) کمتر از dB ۹/۵- و عدد نویز کمتر از dB ۴/۵ را ارائه می‌دهد.



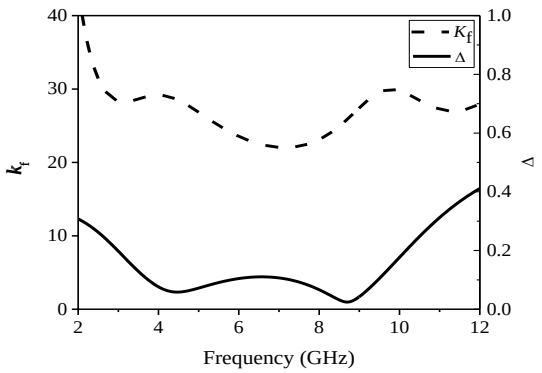
شکل ۱۸: بررسی مشخصات CS-LNA در گوشه‌های فرآیند

به‌دلیل استفاده از فیدبک منفی ترانزیستوری در CS-LNA پیشنهادشده، پایداری تقویت‌کننده با استفاده از شرایط پایداری اشترن[۱۵] (k_f>۱ و Δ<۱) بررسی شده است:

$$\Delta = S_{11}S_{22} - S_{12}S_{21} \quad (۱۲)$$

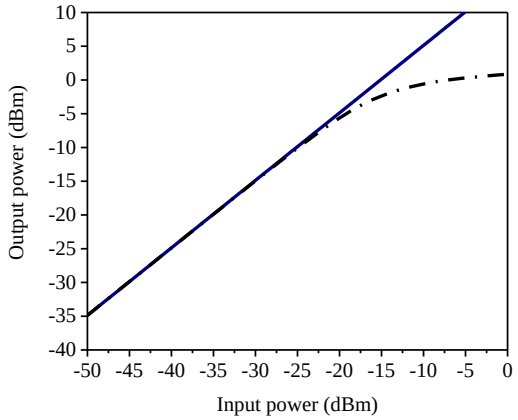
$$k_f = \frac{1-|S_{11}|^2+|S_{22}|^2+|\Delta|^2}{2|S_{12}S_{21}|} \quad (۱۳)$$

نتایج شبیه‌سازی پارامترهای پایداری اشترن در شکل ۱۹، نشان می‌دهد که در تمام بازه فرکانسی ۱۲-۲ GHz، شرایط پایداری برقرار بوده و درنتیجه LNA پیشنهادشده از وضعیت پایداری مطلوبی برخوردار است.



شکل ۱۹: نتایج شبیه‌سازی پایداری اشترن

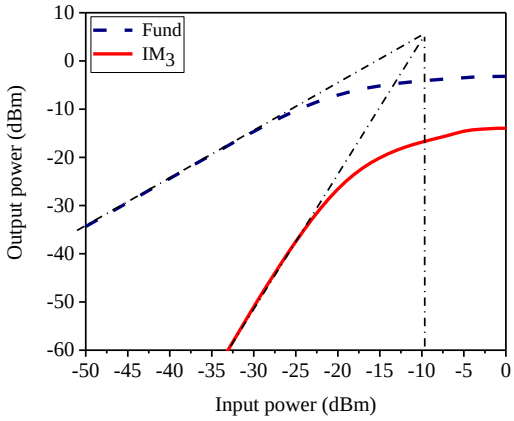
نتایج شبیه‌سازی DC نشان می‌دهد که LNA پیشنهادشده دارای مصرف توانی در حدود ۱۰ mW است. با توجه به اینکه سیگنال‌های فرا پهن‌باند دارای چگالی طیفی توان بسیار پایینی می‌باشند، در تقویت‌کننده‌های UWB، پدیده فشردگی بهره به‌ندرت موردتوجه قرار می‌گیرد. اما به‌دلیل پهنای باند وسیع آنها و امکان وجود سیگنال‌های تداخلی، پارامتر نقطه تقاطع مرتبه سوم ورودی (IIP3)، مهم‌ترین پارامتر مربوط به خطسانی است [۲۳]. شکل ۲۰ نتیجه شبیه‌سازی نقطه فشردگی ۱ dB در فرکانس ۷ GHz را برای LNA پیشنهادشده، نشان می‌دهد؛ که مقدار آن برابر با ۱۹- dBm است.



شکل ۲۰: شبیه‌سازی نقطه فشردگی ۱ dB

همچنین، آزمون دو تن در فرکانس ۷ GHz و با فاصله فرکانسی ۴ MHz (با توجه به فاصله کانال ۴/۱۲۵ MHz در استاندارد MB-OFDM) انجام شده است. در شکل ۲۱، نتیجه شبیه‌سازی این

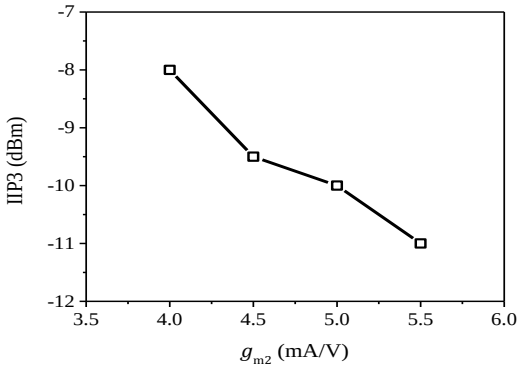
آزمون با تغییر توان ورودی در بازه ۵۰- تا dBm ۰ ارائه شده است، که مقدار IIP3، برابر با dBm ۱۰- را نشان می‌دهد.



شکل ۲۱: شبیه‌سازی نقطه تقاطع مرتبه سوم

همچنین در شکل ۲۲، اثر تغییر g_{m2} بر خطسانی تقویت‌کننده نشان داده شده است. همان‌طور که مشاهده می‌شود مطابق تحلیل ارائه‌شده در جدول ۱، با افزایش g_{m2} و درنتیجه کاهش ضرایب α و β، خطسانی LNA پیشنهادشده کاهش می‌یابد.

شکل ۲۲: نمودار تغییرات IIP3 با gm2



در جداول ۳ و ۴ نتایج شبیه‌سازی LNA پیشنهادشده با تعدادی از تقویت‌کننده‌های کم‌نویز با ساختار ورودی سورس‌مشترک و دیگر ساختارها نظیر گیت‌مشترک و کسکود، مقایسه شده‌اند. در این جداول، معیار شایستگی به‌صورت رابطه زیر تعریف شده است:

$$FOM = \frac{|S_{21}| BW_{GHz}}{(|NF|-1)P_{mW}} \quad (۱۴)$$

جدول ۳: مقایسه عملکرد CS-LNA پیشنهادشده با دیگر تقویت‌کننده‌های کم‌نویز سورس‌مشترک

مراجع	[۱]	[۹]	[۱۶]	[۲۴]	[۲۵]	[۲۶]	[۲۷]	[۲۸]	[۲۹]	مدار پیشنهادی
سال	۲۰۱۱	۲۰۱۰	۲۰۱۰	۲۰۱۵	۲۰۱۲	۲۰۱۴	۲۰۱۳	۲۰۱۷	۲۰۱۶	-
فنّاوری	۰/۱۸ µm	۰/۱۸ µm	۹۰ nm	۱۳۰ nm	۰/۱۸ µm	۰/۱۸ µm	۰/۱۸ µm	۱۳۰ nm	۰/۱۸ µm	۰/۱۸ µm
اندازه‌گیری	ساخت	ساخت	ساخت	شبیه‌سازی	شبیه‌سازی	ساخت	شبیه‌سازی	شبیه‌سازی	شبیه‌سازی	شبیه‌سازی
BW(GHz)	۳/۱-۱۰/۶	۳/۱-۱۰/۶	۳/۱-۱۰/۶	۲/۳-۹/۴	۳-۱۱	۳-۱۰	۱/۵-۱۱/۹	۲/۱-۷/۶	۱-۱۰/۳	۲/۵-۱۰/۶
NF(dB)	۳/۹	۴/۷	۳	۳/۷	۳/۹	۲/۳	۴/۳	۳/۵	۴/۷	۳/۵
S_{21}(dB)	۱۲/۷	۱۱/۲	۱۰/۵	۱۰/۳	۱۷	۱۳/۷	۱۰/۴	۱۱/۷	۱۶	۱۵
S_{11}(dB)	<-۹	<-۱۱/۸	<-۱۴/۱	<-۸	<-۸	<-۱۰/۷	<-۱۰/۶	<-۱۰	<-۱۰	<-۱۰
IIP3(dBm)	-۳	-۱۲	۴	-۴	۶/۴	-۰/۲	-۳/۶	۱۵/۷	۱۱	-۱۰
(mW) Power	۱۳/۴	۱۰/۳	۲۱/۶	۱۰	۱۶/۲	۱۸	۶/۹	۱۳/۴	۱۰/۹	۱۰
V_{DD} (V)	۱/۵	۱/۸	۱/۲	۱/۳	۱/۸	۱/۸	۱/۱	-	۱/۸	۱
FOM	۷/۱۶	۴/۹۱	۳/۹۱	۵/۶۵	۱۷	۱۳/۰۵	۹/۷۷	۴/۹	۱۷/۴	۲۰/۶۷

جدول ۴: مقایسه عملکرد CS-LNA پیشنهادشده با دیگر تقویت‌کننده‌های کم‌نویز

مراجع	[۲۸]	[۲۹]	[۳۰]	[۳۱]	مدار پیشنهادی
سال	۲۰۱۷	۲۰۱۶	۲۰۱۷	۲۰۱۷	-
نوع ساختار ورودی	کسکود سورس‌مشترک	گیت‌مشترک	گیت‌مشترک	گیت‌مشترک	سورس‌مشترک
فنّاوری	۱۳۰ nm	۰/۱۸ µm	۰/۱۸ µm	۱۳۰ nm	۰/۱۸ µm
اندازه‌گیری	شبیه‌سازی	شبیه‌سازی	شبیه‌سازی	شبیه‌سازی	شبیه‌سازی
BW(GHz)	۲/۱-۷/۶	۱-۱۰/۳	۰/۱-۱/۸	۳-۱۲	۲/۵-۱۰/۶
NF(dB)	۳/۵	۴/۷	۳/۸	۴/۳	۳/۵
S_{21}(dB)	۱۱/۷	۱۶	۱۵	۱۳/۵	۱۵

S_{11}(dB)	<-۱۰	<-۱۰	<-۷/۸	<-۱۱	<-۱۰
IIP3(dBm)	۱۵/۷	۱۱	۰/۲۵	-۷	-۱۰
Power(mW)	۱۳/۴	۱۰/۹	۱۰/۸	۸/۵	۱۰
V_{DD} (V)	۱	۱/۸	۱/۸	۱/۲	۱
FOM	۴/۹	۱۷/۴	۳/۵۵	۱۴	۲۰/۶۷

۴ -نتیجه‌گیری

در این مقاله، یک تقویت‌کننده کم‌نویز (LNA) دوطبقه سورس‌مشترک با شبکه تطبیق جدید برای کاربرد در باند فرکانسی فرا پهن‌باند (UWB) ارائه شد. در LNA پیشنهادشده، از دو شبکه فیدبک منفی فعال برای ایجاد تطبیق امپدانس ورودی پهن باند و یکنواختی بهره استفاده شد. شبکه فیدبک فعال اول به‌صورت آرایش کسکود گیت‌مشترک میان خروجی و ورودی طبقه اول پیاده‌سازی شده و به همراه دو سلف در ورودی، توانسته است علاوه بر ایجاد مجزاسازی بالا، تطبیق ورودی مناسبی را در پهنای باند وسیع ایجاد کند. نتایج شبیه‌سازی در فنّاوری CMOS ۰/۱۸ µm و مقایسه آن با دیگر ساختارهای سورس‌مشترک نشان می‌دهد که CS-LNA پیشنهادشده از عملکرد فرکانسی و مصرف توان مطلوبی برخوردار بوده و برای استفاده در گیرنده‌های UWB مناسب است.

مراجع

[1] Y. Lo and J. Kiang, "Design of wideband LNAs using parallel-to-series resonant matching network between common-gate and common-source stages", *IEEE Transactions on Microwave Theory and Techniques*, vol. 59, no. 9, pp. 2285-2294, 2011.

[2] Q. Wan and C. Wang, "Design of 3.1–10.6 GHz ultra-wideband CMOS low noise amplifier with current reuse technique", *AEU - International Journal of Electronics and Communications*, vol. 65, no. 12, pp. 1006-1011, 2011.

[۳] الهام بهرامی، حسین شمسی، «تقویت‌کننده لگاریتمی کم مصرف و کم‌نویز برای کاربرد ضبط سیگنال‌های زیست-پتانسیل»، مجله مهندسی برق دانشگاه تبریز، دوره ۴۶، شماره ۳، صفحه ۷۳-۸۱، ۱۳۹۵.

[4] H. Nejati, T. Ragheb, A. Nieuwoudt and Y. Massoud, "Analytical modeling methodology for ultra wideband low noise amplifiers with generalized filter-based impedance matching", *Analog Integrated Circuits and Signal Processing*, vol. 51, no. 2, pp. 121-127, 2007.

[5] C. T. Fu, C.N. Kuo and S. Taylor, "Low-noise amplifier design with dual reactive feedback for broadband simultaneous noise and impedance matching", *IEEE Transactions on Microwave Theory and Techniques*, vol. 58, no. 4, pp. 795-806, 2010.

[6] S. Asgaran, M. Deen and C. Chen, "Design of the input matching network of RF CMOS LNAs for low-power operation", *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 54, no. 3, pp. 544-554, 2007.

[۷] پرویز امیری، محمود صیفوری، بابک آفرین، آوا هدایتی پور، «طراحی پیش تقویت‌کننده RGC کم‌نویز مدار مجتمع CMOS با پهنای باند GHz ۲۰ و بهره dBΩ ۶۰ »، مجله مهندسی برق دانشگاه تبریز، دوره ۴۶، شماره ۲، صفحه ۱۵-۲۳، ۱۳۹۵.

[8] M. Khurram and S. M. R. Hasan, "A 3–5 GHz current-reuse gm-boosted CG-LNA for ultra wideband in 130 nm CMOS", in *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 20, no. 3, pp. 400-409, 2012.

[9] Y. S. Lin and *et al*., "Analysis and design of a CMOS UWB LNA with dual-RLC-branch wideband input matching network", in *IEEE Transactions on Microwave Theory and Techniques*, vol. 58, no. 2, pp. 287-296, 2010.

[10] F. Chen, W. Zhang, W. Rhee, J. Kim, D. Kim and Z. Wang, "A 3.8-mW 3.5–4-GHz regenerative FM-UWB receiver with enhanced linearity by utilizing a wideband LNA and dual bandpass filters", in *IEEE Transactions on Microwave Theory and Techniques*, vol. 61, no. 9, pp. 3350-3359, 2013.

[11] M. Battista, J. Gaubert, M. Egels, S. Bourdel and H. Barthelemy, "6–10 GHz ultra-wideband CMOS LNA", *Electronics Letters*, vol. 44, no. 5, pp. 343-345, 2008.

[12] D. Cassan and J. Long, "A 1-V transformer-feedback low-noise amplifier for 5 GHz wireless LNA in 0.18-µm CMOS", *IEEE Journal of Solid-State Circuits*, vol. 38, no. 3, pp. 427-435, 2003.

[13] X. Guan, C. Huynh and C. Nguyen, "Design of a 0.18-µm CMOS resistive shunt feedback low-noise amplifier for 3.1–10.6-GHz UWB receivers", *2011 International Conference on Infrared, Millimeter, and Terahertz Waves*, Houston, USA, 2011, pp. 1-2.

[14] J. Borremans, P. Wambacq, C. Soens, Y. Rolain and M. Kuijk, "Low-area active-feedback low-noise amplifier design in scaled digital CMOS", in *IEEE Journal of Solid-State Circuits*, vol. 43, no. 11, pp. 2422-2433, 2008.

[15] A. Bevilacqua and A. Niknejad, "An ultra-wideband CMOS low-noise amplifier for 3.1-10.6-GHz wireless receivers", *IEEE Journal of Solid-State Circuits*, vol. 39, no. 12, pp. 2259-2268, 2004.

[16] H. K. Chen, Y. S. Lin and S. S. Lu, "Analysis and design of a 1.6–28-GHz compact wideband LNA in 90-nm CMOS using a Π-match input network", in *IEEE Transactions on Microwave Theory and Techniques*, vol. 58, no. 8, pp. 2092-2104, 2010.

[17] P. Y. Chang, S. H. Su, S. S. H. Hsu, W. H. Cho and J. D. Jin, "An ultra-low-power transformer-feedback 60 GHz low-noise amplifier in 90 nm CMOS", in *IEEE Microwave and Wireless Components Letters*, vol. 22, no. 4, pp. 197-199, 2012.

[18] J.-Y. Lee, W.-J. Lin, M.-P. Houng and L.-S. Chen, "A compact wideband matching 0.18 m CMOS UWB low noise amplifier using active feed-back technique", *Progress In Electromagnetics Research C*, Vol. 16, pp. 161-169, 2010.

[19] L. Ma, Z. Wang, J. Xu, and X. Chen, " A 45-GHz CMOS low-power LNA using active feedback", *PIERS Proceedings*, Prague, Czech Republic, 2015, pp. 6-9.

[20] C. Feng, Z. Lu, W. Lim, W. Sui and X. Yu, "3–10 GHz self-biased resistive-feedback LNA with inductive

source degeneration", *Electronics Letters*, vol. 49, no. 6, pp. 387-388, 2013.

[21] H. Chen, D. Chang, Y. Juang and S. Lu, "A compact wideband CMOS low-noise amplifier using shunt resistive-feedback and series inductive-peaking techniques", *IEEE Microwave and Wireless Components Letters*, vol. 17, no. 8, pp. 616-618, 2007.

[22] J. Borremans, P. Wambacq and D. Linten, "An ESD-protected DC-to-6GHz 9.7 mW LNA in 90nm digital CMOS", *2007 IEEE International Solid-State Circuits Conference. Digest of Technical Papers*, San Francisco, USA, 2007, pp. 422-424.

[23] Y. Lu, K. Yeo, A. Cabuk, J. Ma, M. Do and Z. Lu, "A novel CMOS low-noise amplifier design for 3.1- to 10.6-GHz ultra-wide-band wireless receivers", *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 53, no. 8, pp. 1683-1692, 2006.

[24] S. Arshad, R. Ramzan, K. Muhammad and Q. Wahab, "A sub-10mW, noise cancelling, wideband LNA for UWB applications", *AEU - International Journal of Electronics and Communications*, vol. 69, no. 1, pp. 109-118, 2015.

[25] A. Galal, R. Pokharel, H. Kanaya and K. Yoshida, "High linearity technique for ultra-wideband low noise amplifier in 0.18μm CMOS technology", *AEU - International Journal of Electronics and Communications*, vol. 66, no. 1, pp. 12-17, 2012.

[26] Y. S. Lin, C. C. Wang, G. L. Lee and C. C. Chen, "High-performance wideband low-noise amplifier using enhanced Π-match input network", in *IEEE Microwave and Wireless Components Letters*, vol. 24, no. 3, pp. 200-202, 2014.

[27] C. Wu, Y. Lin and C. Wang, "A 3.1-10.6-GHz current-reused CMOS ultra-wideband low-noise amplifier using self-forward body bias and forward combining techniques", *Microwave and Optical Technology Letters*, vol. 55, no. 10, pp. 2296-2302, 2013.

[28] Z. Zhang, A. Dinh, L. Chen, and H. Wang, "Wide range linearity improvement technique for linear wideband LNA", *IEICE Electronics Express*, vol. 14, no. 4, pp. 1-10, 2017.

[29] A. Sahafi, J. Sobhi, and Z. D. Koozehkanani, "Linearity improvement of gm-boosted common gate LNA: Analysis to design", *Microelectronics Journal*, vol. 56, pp. 156-162, 2016.

[30] Y. Yu, K. Kang, Y. Fan, C. Zhao, H. Liu, Y. Wu, Y. Ban and W. Yin, "Analysis and design of inductorless wideband low-noise amplifier with noise cancellation technique", in *IEEE Access*, vol. 5, pp. 9389-9397, 2017.

[31] N. Li, W. Feng and X. Li, "A CMOS 3–12-GHz ultrawideband low noise amplifier by dual-resonance network", in *IEEE Microwave and Wireless Components Letters*, vol. 27, no. 4, pp. 383-385, 2017.

زیرنویس‌ها

[1] Ultra-wideband
[2] Wireless personal area networks
[3] Wireless metropolitan area networks
[4] Passive
[5] Bevilacqua
[6] Chebyshev
[7] Chen
[8] Chang
[9] Li
[10] Ma
[11] Shunt peaking
[12] Shunt feedback
[13] Degeneration
[14] Gain-boosting
[15] Stern