

روش جدید مدولاسیون پهنای پالس مبتنی بر مفهوم تجزیه مدار پایه برای یکسوساز ویینا

طاهره فدائیان^۱، دانشجوی دکتری؛ سید اصغر غلامیان^۲، دانشیار؛ هدی قریشی^۳، استادیار

۱- دانشکده مهندسی برق و کامپیوتر- دانشگاه صنعتی نوشیروانی بابل- مازندران- ایران - tfadaeian@gmail.com

۲- دانشکده مهندسی برق و کامپیوتر- دانشگاه صنعتی نوشیروانی بابل- مازندران- ایران - gholamian@nit.ac.ir

۳- دانشکده مهندسی برق و کامپیوتر- دانشگاه صنعتی نوشیروانی بابل- مازندران- ایران - ghoreishy@nit.ac.ir

چکیده: در این مقاله، راهبرد جدیدی از مدولاسیون پهنای پالس مبتنی بر مفهوم تجزیه مدار پایه، به عنوان جایگزینی برای روش‌های متعارف مدولاسیون ناپیوسته در یکسوساز ویینا پیشنهاد گردیده است. براساس روش پیشنهادی، یکسوساز ویینا در هر ناحیه کاری معین به دو مبدل بوست دوسطحی تجزیه شده که این امر کاهش چشمگیری در پیچیدگی طراحی کنترل کننده به همراه خواهد داشت. از طرفی، در مقایسه با سایر روش‌های متعارف مدولاسیون پهنای پالس پیوسته، راهبرد پیشنهادی سبب کاهش تلفات کلیدزنی در فرکانسهای کلیدزنی مشابه نیز می‌گردد. در این مقاله، پیاده‌سازی نرم‌افزاری روش کنترلی تحت توان نامی ۸۸۲ وات و فرکانس کلیدزنی ۱۰ کیلوهرتز بر روی یکسوساز ویینا صورت گرفته است. نتایج شبیه‌سازی موید برتری روش پیشنهادی نسبت به سایر روش‌های مدولاسیون پیوسته و ناپیوسته به ترتیب از نقطه نظر کاهش تلفات و کاهش پیچیدگی ساختار کنترلی می‌باشد.

واژه‌های کلیدی: یکسوساز ویینا، تجزیه مدار پایه، مدولاسیون پهنای پالس ناپیوسته، تعادل نقطه خنثی

A Novel Pulse Width Modulation Strategy Based on Circuit-Level Decoupling for Vienna Rectifier

Tahere Fadaeian¹, PhD student; Seyed Asghar Gholamian², Assistant professor; Hoda Ghoreishy³, Assistant professor

1- Faculty of Electrical and Computer Engineering, BabolNoshirvani University of Technology, Babol, Iran, Email: tfadaeian@gmail.com

2- Faculty of Electrical and Computer Engineering, BabolNoshirvani University of Technology, Babol, Iran, Email: gholamian@nit.ac.ir

3- Faculty of Electrical and Computer Engineering, BabolNoshirvani University of Technology, Babol, Iran, Email: ghoreishy@nit.ac.ir

Abstract: In this paper, a novel pulse width modulation strategy based on circuit level decoupling concept is presented for Vienna rectifier as an alternative of conventional discontinuous modulation methods. Based on the proposed strategy, the Vienna rectifier can be decoupled into two two-level boost converters in every defined operating section, and though the controller design will be simplified. Moreover, compared to conventional continuous PWM methods, the proposed scheme, can also results in reduction of the switching loss by one third at the same switching frequencies. In this paper, the software implementation of the control technique has been carried out on Vienna rectifier under 882w output power and 10 KHz switching frequency. The simulation results prove the effectiveness of the proposed method over other continuous and discontinuous modulation schemes, in terms of loss reduction and reduced complexity in control structure.

Keywords: Vienna rectifier, circuit-level decoupling, discontinuous pulse width modulation, neutral point balance

تاریخ ارسال مقاله: ۱۳۹۵/۱۲/۰۸

تاریخ اصلاح مقاله: ۱۳۹۶/۰۷/۰۱ و ۱۳۹۶/۰۸/۱۵

تاریخ پذیرش مقاله: ۱۳۹۶/۰۹/۲۱

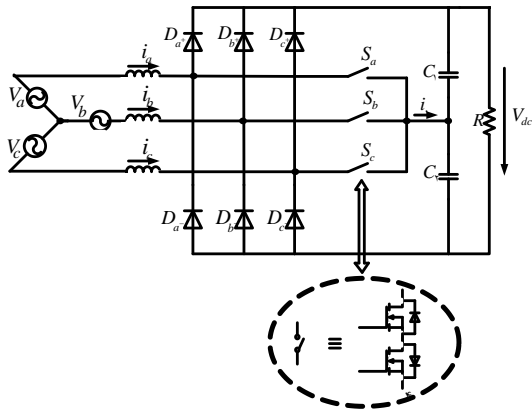
نام نویسنده مسئول: هدی قریشی

نشانی نویسنده مسئول: دانشکده مهندسی برق و کامپیوتر؛ دانشگاه صنعتی نوشیروانی بابل، مازندران، ایران.

۱- مقدمه

در این تحقیق اگرچه مشکل موجود در روش CB-PWM برطرف گردیده، اما روش قابل قبولی جهت مقابله با نامتعادلی ولتاژ باس DC در آن ارائه نشده است.

در مرجع [۱۱]، از روش کنترل جریان هیستریزس جهت دستیابی به جریان ورودی سینوسی استفاده شده که این روش تحت فرکانس کلیدزنی متغیر اجرا می‌گردد.



شکل ۱: شماتیک مداری یکسوساز ویینا [۷]

اغلب روش‌های مدولاسیون پیوسته متعارف، به خوبی قابلیت رفع چالش‌ها و دستیابی به اهداف کنترلی موردنظر را دارا می‌باشند، اما در عین حال راهبرد مناسبی جهت کاهش تلفات کلیدزنی و کاهش پیچیدگی کنترل کننده در آنها ارائه نشده است. روش مدولاسیون پهنای پالس ناپیوسته (DPWM) از حیث راندمان نسبت به سایر روش‌های کلیدزنی کارا تر بوده و در برخی موارد برتری مشهودی نسبت به روش‌های PWM پیوسته به خصوص در کاربردهای عملی دارا می‌باشد. چنانچه تلفات کلیدزنی در یک مبدل مدنظر نباشد، راهبردهای فرکانس بالا همانند مدولاسیون پهنای پالس مبتنی بر موج حامل و روش‌های مشابه برای کنترل آن بسیار مناسب خواهد بود. در مقابل، در سیستم‌هایی که راندمان بالا از حداکثر اهمیت برخوردار است، به کارگیری روش‌هایی که منجر به کاهش تلفات کلیدزنی خواهند شد، مطلوب می‌باشد. به عبارتی دیگر، در حالی که به دلیل استفاده از یکسوساز سه سطحی ویینا، مشخصه‌های عملکردی مطلوب در ولتاژهای متوسط و توان بالا به دست می‌آید، تلفات کلیدزنی نیز به طرز قابل ملاحظه‌ای کاهش خواهد یافت [۱۵-۱۳].

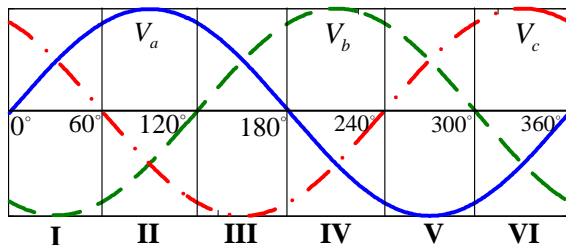
در مرجع [۱۳]، روش DPWM توسط مدولاسیون بردار فضایی (SVM) و در گستره‌ی محدودی از شاخص مدولاسیون اجرا شده است. اگر چه واحدهای میکروکنترلر گران قیمت ارائه دهنده عملکرد مطلوب می‌باشند، اما پیاده‌سازی روش DPWM مبتنی بر SVM به نظر مشکل می‌آید. در مرجع [۱۴]، روش PWM ناپیوسته مبتنی بر موج حامل که ولتاژهای مرجع با افزودن ولتاژ آفست در هر فاز تعیین می‌شوند، پیشنهاد شده است. در این روش، متعادل‌سازی ولتاژ باس DC مجدداً با افزودن آفست به ولتاژ مرجع ساخته شده، امکان پذیر می‌باشد. روش ارائه شده نسبت به روش DPWM مبتنی بر SVM، ساده‌تر بوده و پیاده‌سازی آن راحت تر می‌باشد.

یکسوسازهای سه فاز فعال و غیرفعال در کاربردهای بسیاری از قبیل سیستم‌های ولتاژ بالای جریان مستقیم (HVDC)، منابع تغذیه بدون وقفه (UPS) و محرکه‌های سرعت متغیر مورد استفاده قرار می‌گیرند. در تمامی ساختارهای موجود یکسوسازها، وجود هارمونیک در جریان ورودی مسئله مهمی به شمار می‌رود، که سبب کاهش کیفیت توان و اعوجاج در ولتاژ خروجی می‌گردد. از طرفی دستیابی به ضریب توان ورودی واحد چالش دیگر مطرح شده در ارتباط با ساختارهای مذکور می‌باشد. در یکسوسازهای غیرفعال به منظور غلبه بر موارد فوق الذکر، می‌توان از انواع فیلترهای غیرفعال، فعال و یا ترکیبی استفاده نمود که نهایتاً منجر به افزایش هزینه و تلفات سیستم و در نتیجه کاهش راندمان خواهد شد. تاکنون ساختارهای گوناگونی از یکسوسازهای سه فاز ارائه شده است [۴-۱]، که هر یک دارای مزایا و معایبی در کاربردهای مختلف می‌باشند.

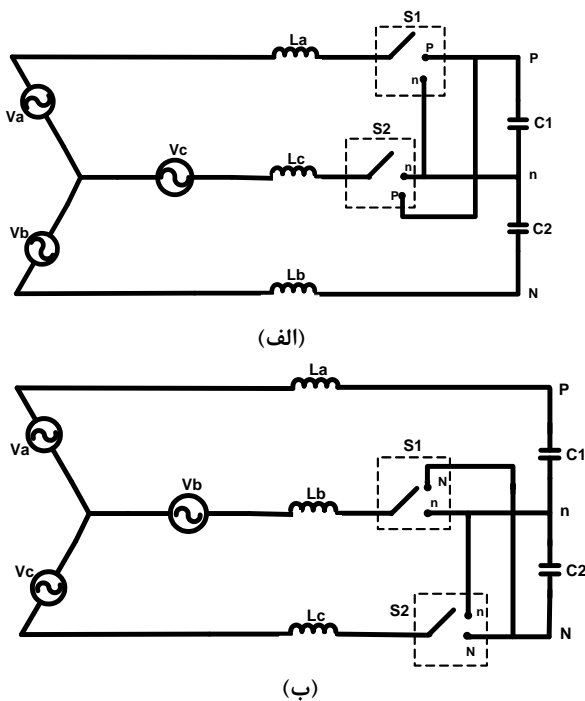
امروزه در بین یکسوسازهای فعال سه فاز، یکسوساز ویینا که یک مبدل بوست سه سطحی یکسویه می‌باشد، به دلیل مزایایی از جمله ساختار مداری و کنترلی ساده‌تر، تداخل الکترومغناطیسی و استرس ولتاژ پایین‌تر، تلفات کلیدزنی پایین‌تر و هزینه کمتر، بالاخص در کاربردهای تولید توان بادی و سیستم‌های مخابراتی مورد توجه روزافزون محققین قرار گرفته است [۶-۴]. یکسوساز ویینا با ۶ دیود و ۳ کلید دوجبهته، یکی از ساختارهای قابل قبول در تصحیح ضریب توان (PFC) و تقویت ولتاژ خروجی به شمار می‌آید. ساختار کلی این یکسوساز در شکل (۱) نشان داده شده است.

روش‌های کلیدزنی و تکنیک‌های کنترلی متعددی برای یکسوساز ویینا ارائه شده است که کاملاً متفاوت از تکنیک‌های کنترلی سایر ساختارهای سه فاز است. هدف از کنترل این مبدل، کاهش اعوجاج هارمونیک در جریان ورودی، متعادل‌سازی ولتاژ باس DC، بهبود ضریب توان ورودی و کاهش تلفات می‌باشد. در مراجع [۹-۷]، روش کنترلی مدولاسیون بردار فضایی برای یکسوساز ویینا ارائه شده که در آن به علت وابستگی ولتاژ فاز به جهت جریان ورودی، تعیین بردار ولتاژ اعمال شده به منظور تولید بردار مرجع و زمان استمرار آن، بسیار پیچیده‌تر و زمان برتر از ساختارهای سه فاز متعارف می‌باشد. روش دیگر، روش مدولاسیون پهنای پالس بر پایه موج حامل (CB-PWM) بوده که در آن از دو موج حامل جهت تحقق مدولاسیون پهنای پالس (PWM) استفاده می‌گردد [۷، ۸]. در این روش ولتاژ نقطه خنثی باس DC با افزودن ولتاژ آفست به سیگنال مرجع ولتاژ فاز، قابل کنترل بوده که این مسئله سبب کلیدزنی پیوسته شده و در نتیجه به این نوع کلیدزنی، روش مدولاسیون پهنای پالس پیوسته (CB-CPWM) اطلاق می‌گردد. محاسبه ولتاژ اعمال شده و زمان استمرار آن در روش CB-CPWM ساده‌تر می‌باشد، اما پیاده‌سازی عملی آن جهت هم‌زمان‌سازی دو موج حامل با فرکانس برابر چندان ساده به نظر نمی‌رسد. در مرجع [۱۰]، روش PWM برای یکسوساز ویینا با استفاده از یک موج حامل اجرا و پیاده‌سازی شده است.

ناحیه خاموش نگه داشته شده و کلیدهای باقیمانده با سیکل کاری^{۱۳} (d_p, d_n) کلیدزنی می‌شوند. از طرفی دیگر، در نواحی $(0^\circ - 60^\circ, 120^\circ - 180^\circ, 240^\circ - 300^\circ, 360^\circ)$ ولتاژ یک فاز همواره منفی تر از دو فاز دیگر بوده و براساس راهبرد پیشنهادی، کلید با بیشترین ولتاژ در کل سیکل خاموش خواهد ماند. شکل (۳)، مدل مداری یکسوساز را در نواحی I و II نشان می‌دهد.



شکل ۲: ولتاژهای سه فاز ورودی یکسوساز وینا



شکل ۳: مدار معادل یکسوساز وینا در هر ۶۰ درجه؛

$$\text{الف) } (0^\circ - 60^\circ) i = a, c \quad (60^\circ - 120^\circ) i = b, c$$

مطابق شکل (۳-الف)، در ناحیه I، از آنجا که ولتاژ فازهای a و c مثبت می‌باشند، لذا امکان اتصال به پایه منفی باس DC را نداشته و کلیدهای S_1, S_2 بین پایه‌های P و n کلیدزنی می‌گردند. سیکل کاری کلیدهای S_1, S_2 به صورت زیر تعریف می‌شود:

$$d_p = \frac{T_{0S_1}}{T} \quad , \quad d_n = \frac{T_{0S_2}}{T} \quad (1)$$

که در آن، T_{0S_i} (i=1,2)، مدت زمان هدایت هر کلید و T، دوره تناوب کلیدزنی می‌باشند. با اعمال اصل تعادل ولتاژ تمامی القاگرهای موجود در ناحیه I، طی یک سیکل کلیدزنی از رابطه (۲) حاصل می‌گردد:

در یکسوساز وینا، نقطه خنثی باس DC از طریق کلیدهای نیمه‌هادی به ورودی متصل بوده و به همین جهت عدم تعادل در ولتاژ باس DC از چالش‌های مهم در این ساختار به شمار می‌رود. لذا در تمامی روشهای کنترلی موجود برای یکسوساز وینا، از حلقه کنترلی فیدبک و کنترل کننده PI به منظور متعادل سازی ولتاژ خازن‌ها استفاده شده است [۱۷-۱۵]. بدیهی است که به کارگیری کنترل کننده حلقه بسته اضافی، خود نیازمند سنسور ولتاژ اضافی و تنظیمات کنترل کننده بوده که در نهایت هزینه و پیچیدگی سیستم را افزایش خواهد داد [۱۸].

در مقاله پیش‌رو، روش PWM ناپیوسته جدید مبتنی بر مفهوم تجزیه مدار پایه (CLD) برای یکسوساز وینا معرفی گردیده است. در راهبرد مذکور، در هر ۶۰ درجه از ولتاژ ورودی، یکسوساز به دو مبدل بوست دوسطحی تجزیه می‌شود که هر یک به طور مستقل کنترل می‌گردند. که به تبع آن، طراحی کنترل کننده حلقه بسته بسیار ساده‌تر شده و به روشهای به کاررفته برای مبدل‌های DC-DC محدود خواهد شد. روش کنترلی پیشنهادی نیاز به حلقه فیدبک اضافی جهت متعادل سازی ولتاژ خازن‌ها را مرتفع ساخته و تنها نیازمند یک موج حامل جهت انجام مدولاسیون و تولید سیگنال‌های کلیدزنی می‌باشد. به علاوه در کنار مزایای فوق‌الذکر، کاهش تلفات کلیدزنی را نیز به دنبال داشته که این مسئله در کاربردهای ولتاژ متوسط/بالا بسیار تاثیر گذار خواهد بود.

در بخش ۲، مفهوم تجزیه مدار پایه معرفی شده و با توجه به آن راهبرد جدید مدولاسیون ناپیوسته برای یکسوساز وینا پیشنهاد می‌گردد. تغییرات ولتاژ باس DC در روش مذکور در بخش ۳ مورد بررسی قرار گرفته است. به منظور تأیید عملکرد روش مذکور در کاهش تلفات کلیدزنی، روابط مربوط به دو روش کنترلی پیشنهادی و متعارف برای ساختار وینا، در بخش ۴ ارائه و تلفات کلیدزنی محاسبه گردید. در نهایت در بخش ۵، مزایای روش مورد نظر با ارائه نتایج شبیه سازی، تحت توان خروجی ۸۸۲ کیلووات و فرکانس کلیدزنی ۱۰ کیلوهرتز، مورد ارزیابی قرار گرفته است.

۲- روش تجزیه مدار پایه

با توجه به شکل (۱)، ساختار یکسوساز وینا دارای شش دیود به صورت پل دیودی، سه کلید دوجته (S_a, S_b, S_c) ، القاگرهای ورودی (L_a, L_b, L_c) و خازن‌های باس DC (C_1, C_2) می‌باشد. ولتاژهای V_{sa}, V_{sb} و V_{sc} مطابق شکل (۲) و به واسطه کلیدزنی کلیدهای دوجته در ورودی یکسوساز تولید می‌شوند. شکل (۲) ولتاژهای سه فاز ورودی یکسوساز وینا را نشان می‌دهد. هر سیکل از ولتاژ خط را می‌توان به ۶ ناحیه ۶۰ درجه‌ای تقسیم نمود. با بررسی شکل موج ولتاژهای سه فاز، مشاهده می‌شود که در نواحی $(0^\circ - 60^\circ, 120^\circ - 180^\circ, 240^\circ - 300^\circ)$ ، ولتاژ دو فاز همواره مثبت و ولتاژ فاز دیگر همواره منفی می‌باشد. لذا در این نواحی، مدولاسیون بر روی کلیدهای دوفاز هم علامت انجام شده، در حالی که کلید مربوط به فاز دیگر، حالت خود را در کل ناحیه حفظ می‌کند. به بیانی دیگر، کلید مربوط به فاز با علامت متفاوت، در کل

جدول ۱: منطق کنترل کننده پیشنهادی

ناحیه	تعیین سیگنال مدولاسیون		تعیین سیگنال گیت		
	Contp	Contn	d_p	d_n	d_t
I	$E - V_{an}$	$E - V_{cn}$	S_a	S_c	S_b
II	$E - V_{nb}$	$E - V_{nc}$	S_b	S_c	S_a
III	$E - V_{an}$	$E - V_{bn}$	S_a	S_b	S_c
IV	$E - V_{na}$	$E - V_{nc}$	S_a	S_c	S_b
V	$E - V_{bn}$	$E - V_{cn}$	S_b	S_c	S_a
VI	$E - V_{na}$	$E - V_{nb}$	S_a	S_b	S_c

در مقاله پیش‌رو، با الهام از مرجع [۱۹]، متناسب با نیازمندی‌های یکسوساز ویینا در روش CLD-DPWM تغییراتی صورت پذیرفته‌است. بدین ترتیب که با توجه به خاصیت تقویت‌کنندگی یکسوساز ویینا، ساختار مذکور در هر ۶۰ درجه به دو مبدل بوست دوسطحی تجزیه می‌گردد. بلوک دیاگرام ارائه شده در شکل ۵، مراحل پیاده‌سازی روش کلیدزنی بر مبنای مدار پایه را مستقل از ساختار مبدل نشان می‌دهد که عبارتند از: ۱- انتخاب ناحیه، ۲- تعیین سیگنال مدولاسیون، ۳- هسته کنترلی PWM و ۴- تعیین سیگنال گیت. بخشهای ذکر شده در بلوک دیاگرام موردنظر، مطابق با ساختار مبدل و متناسب با نیازمندیهای یکسوساز، بر اساس روابط (۲)، (۳) و جدول (۱) طراحی شده‌اند.

در بخش انتخاب ناحیه، ناحیه کاری فعال با ارزیابی سیگنال مرجع ورودی (d_{abc}^*) مشخص می‌شود. در بخش انتخاب سیگنال مدولاسیون، سیگنال‌های کنترلی فعال ($Cont_p, Cont_n$) با توجه به ناحیه موردنظر انتخاب می‌شوند. سپس سیگنال‌های مدولاسیون منتخب، در واحد کنترلی PWM با موج حامل مقایسه شده و سیگنال‌های سیکل کاری (d_p, d_n) تولید می‌گردند. که سیگنال‌های d_p, d_n در واقع از اعمال روش PWM ساده بر روی دو مبدل بوست مدل شده در هر ناحیه، استخراج می‌شوند. نهایتاً، سیگنال‌های سیکل کاری به هدف راه‌اندازی کلیدهای S_a, S_b, S_c ، بر اساس اطلاعات بخش اول تعیین و ارسال می‌گردند. لذا طبق تحلیل ارائه شده در جدول (۱)، الگوریتم مدولاتور ساده بوده و بسیار راحت‌تر و سریع‌تر از روش‌های متعارف، از جمله روش مدولاسیون بردار فضایی، پیاده‌سازی و پردازش خواهد شد.

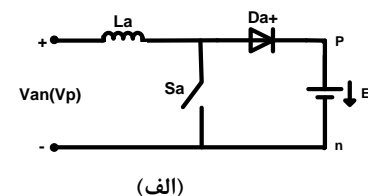
ساختار کلی سیستم کنترل حلقه بسته در شکل (۶) ارائه شده‌است. با توجه به شکل مربوطه، ساختار کنترلی شامل دو حلقه می‌باشد. یک حلقه جریان داخلی، به منظور دستیابی به جریان ورودی سینوسی و یک حلقه ولتاژ خارجی با هدف تثبیت ولتاژ خروجی یکسوساز در ساختار موردنظر به کار گرفته شده‌است. لازم به ذکر است که در سایر روش‌های موجود برای یکسوساز ویینا، متعادل‌سازی ولتاژ خازن‌های باس DC، مستلزم به کارگیری حلقه فیدبک دیگری نیز بوده که همان‌طور که در بخش‌های پیشین اشاره گردید، روش پیشنهادی از این امر مستثنی می‌باشد.

$$\begin{cases} V_{an}d_p + (V_{an} - E)(1 - d_p) = 0 \\ V_{cn}d_n + (V_{cn} - E)(1 - d_n) = 0 \end{cases} \Rightarrow \begin{cases} d_p = \frac{E - V_{an}}{E} \\ d_n = \frac{E - V_{cn}}{E} \end{cases} \quad (2)$$

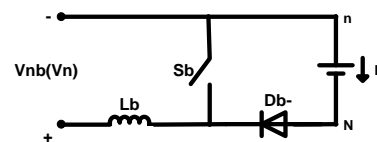
در رابطه فوق، E ، ولتاژ هر یک از خازن‌های باس DC و $V_{in}(i = a, b, c)$ ، ولتاژهای فاز ورودی می‌باشند. بر اساس تحلیلی مشابه، در ناحیه II، ولتاژ فازهای b و c منفی بوده و لذا کلیدهای S_1, S_2 بین پایه‌های n و N کلیدزنی می‌شوند. به‌طور مشابه، بر اساس اصل تعادل ولتاژ القاگر در یک سیکل کلیدزنی، رابطه (۲) به صورت زیر بازنویسی می‌گردد:

$$\begin{cases} V_{nb}d_p + (V_{nb} - E)(1 - d_p) = 0 \\ V_{nc}d_n + (V_{nc} - E)(1 - d_n) = 0 \end{cases} \Rightarrow \begin{cases} d_p = \frac{E - V_{nb}}{E} \\ d_n = \frac{E - V_{nc}}{E} \end{cases} \quad (3)$$

معادلات (۲) و (۳)، روابط دو مبدل بوست دوسطحی را بیان می‌کنند. مدارات معادل مربوطه در شکل (۴) ترسیم شده‌اند. نهایتاً، با اعمال تحلیل مشابه بر روی کل شش ناحیه از سیکل خط، یکسوساز ویینا در هر یک از نواحی ($0^\circ - 60^\circ, 120^\circ - 180^\circ, 240^\circ - 300^\circ$) و ($60^\circ - 120^\circ, 180^\circ - 240^\circ, 300^\circ - 360^\circ$)، به دو مبدل بوست دوسطحی تجزیه می‌گردد که کنترل هر یک به‌طور مستقل صورت می‌گیرد. لذا بر اساس مفهوم تجزیه مدار پایه، از پیچیدگی طراحی کنترل حلقه بسته کاسته شده و به روش‌های کنترل مبدل‌های DC-DC محدود خواهد شد. مزیت روش پیشنهادی که ساختار یکسوساز را به دو مبدل بوست در هر ناحیه ۶۰ درجه‌ای تجزیه می‌کند، نسبت به روش‌های متعارف، از دید پیچیدگی کنترل حلقه بسته موردنیاز می‌باشد. بدین ترتیب که کنترل حلقه بسته در روش پیشنهادی مشابه با کنترل مبدل بوستی که عمل تصحیح ضریب توان را انجام می‌دهد، است.



(الف)



(ب)

شکل ۴: مدار تجزیه شده یکسوساز ویینا در هر ۶۰ درجه.

(الف) ($0^\circ - 60^\circ$) (ب) ($60^\circ - 120^\circ$)

نحوه آنالیز و استخراج سیگنال‌های کلیدزنی در هر ناحیه در جدول (۱) ارائه شده‌است. در جدول مربوطه، به کلیدی اختصاص دارد که در ناحیه موردنظر همواره خاموش می‌باشد.

$$i_n = d_{a0}i_a + d_{b0}i_b + d_{c0}i_c \quad (۶)$$

که در آن d_{i0} ($i = a, b, c$)، نسبت زمانی روشن بودن کلید مربوط به هر فاز می‌باشد. به‌عنوان نمونه در ناحیه I، کلید مربوط به فازهای a و c به ترتیب با سیکل کاری d_p و d_n کلیدزنی می‌شوند. اما از آنجا که کلید فاز b خاموش می‌باشد، لذا به نقطه خنثی متصل نشده و با توجه به رابطه (۶) خواهیم داشت:

$$i_{n1} = d_p i_a + 0 \times i_b + d_n i_c = (1 - V_{an})i_a + (1 - V_{cn})i_c \quad (۷)$$

رابطه فوق برای نواحی (II-VI) نیز به‌صورت زیر بازنویسی می‌گردند:

$$i_{nII} = 0 \times i_a + d_p i_b + d_n i_c = (1 - V_{nb})i_b + (1 - V_{nc})i_c \quad (۸)$$

$$i_{nIII} = d_p i_a + d_n i_b + 0 \times i_c = (1 - V_{an})i_a + (1 - V_{bn})i_b \quad (۹)$$

$$i_{nIV} = d_p i_a + 0 \times i_b + d_n i_c = (1 - V_{na})i_a + (1 - V_{nc})i_c \quad (۱۰)$$

$$i_{nV} = 0 \times i_a + d_p i_b + d_n i_c = (1 - V_{bn})i_b + (1 - V_{cn})i_c \quad (۱۱)$$

$$i_{nVI} = d_p i_a + d_n i_b + 0 \times i_c = (1 - V_{na})i_a + (1 - V_{nb})i_b \quad (۱۲)$$

با جای‌گذاری (۴) در روابط (۷-۱۲) و جمع این روابط، مقدار جریان تزریقی به نقطه خنثی و یا خروجی از آن در یک سیکل از ولتاژ ورودی حاصل می‌شود:

$$i_n = 4\alpha \sin(\varphi - \theta) + 4\alpha \sin(\varphi - \theta + 120) + 4\alpha \sin(\varphi - \theta - 120) = 0 \quad (۱۳)$$

با توجه به نتایج حاصله مشاهده می‌شود که ولتاژ نقطه خنثی در طول یک سیکل از ولتاژ ورودی، دچار انحراف نشده و در نتیجه ولتاژ خازن‌ها به‌طور طبیعی و بدون نیاز به حلقه فیدبک متعادل خواهند شد.

۴- محاسبه تلفات کلیدزنی

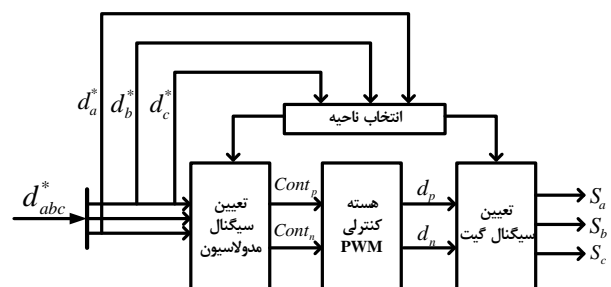
تلفات کلیدزنی شامل توان تلف‌شده در بازه قطع و وصل قطعات نیمه‌هادی بوده و با فرکانس کلیدزنی رابطه مستقیم دارد. تلفات کلیدزنی شامل تلفات قطع و وصل ماسفت و تلفات بازبایی معکوس دیود می‌باشد و برای سیستم‌های القایی به‌صورت زیر تعریف می‌شود [۲۰ و ۲۱]:

$$P_{swr} = (E_{onr} + E_{offr}) \cdot f_{sw} \Rightarrow P_{swM} = \frac{f_{sw} V_{DS} I_{sw(pk)} (t_{sw(on)} + t_{sw(off)})}{\pi} \quad (۱۵)$$

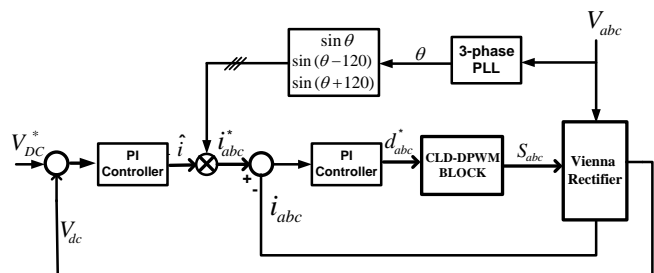
$$P_{swD} = (E_{onD} + E_{offD}) \cdot f_{sw} \approx E_{offD} \cdot f_{sw} \Rightarrow P_{swD} = \frac{1}{2} Q_{rr} V_D f_{sw} \quad (۱۶)$$

که P_{swD} و P_{swr} به ترتیب تلفات کلیدزنی ماسفت و دیود، E_{on} و E_{off} به ترتیب، تلفات انرژی حالت قطع و وصل قطعات، f_{sw} فرکانس کلیدزنی، V_{DS} ولتاژ حالت قطع دوسر کلید، $I_{sw(pk)}$ حداکثر جریان کلیدزنی ماسفت، Q_{rr} بار بازبایی معکوس دیود، $t_{sw(on)}$ و $t_{sw(off)}$

در شکل (۶)، از مقایسه ولتاژ مرجع خروجی (V_{DC}^*) با ولتاژ واقعی (V_{DC})، دامنه جریان مرجع (\hat{i}) تولید می‌شود. از طرفی، فاز ولتاژهای سه‌فاز شبکه (V_{abc}) توسط بلوک PLL استخراج شده و سیگنال‌های سه‌فاز با اختلاف ۱۲۰ درجه تولید می‌گردند. به هدف دستیابی به ضریب توان واحد، این سیگنال‌های سه‌فاز در دامنه جریان مرجع ضرب شده و سیگنال‌های مرجع جریان (i_{abc}^*) برای حلقه کنترل جریان حاصل می‌شود. در نهایت، با عبور خطای جریان ورودی از یک کنترل‌کننده PI مناسب، سیگنال‌های سیکل کاری مرجع (d_{abc}^*) برای روش کلیدزنی CLD-DPWM پیشنهادی فراهم خواهند شد.



شکل ۵: بلوک دیاگرام روش کلیدزنی پیشنهادی (CLD-DPWM)



شکل ۶: بلوک دیاگرام سیستم کنترل حلقه بسته

۳- بررسی ولتاژ نقطه خنثی

در بررسی موردنظر، ولتاژ و جریان‌های ورودی یکسوساز با فرض اینکه سینوسی و متعادل می‌باشند، به‌صورت زیر نوشته می‌شوند:

$$\begin{aligned} V_a &= \alpha \sin \omega t & I_a &= I_m \sin(\varphi t - \theta) \\ V_b &= \alpha \sin(\omega t - 120) & I_b &= I_m \sin(\varphi t - \theta - 120) \\ V_c &= \alpha \sin(\omega t + 120) & I_c &= I_m \sin(\varphi t - \theta + 120) \end{aligned} \quad (۴)$$

که در آن؛

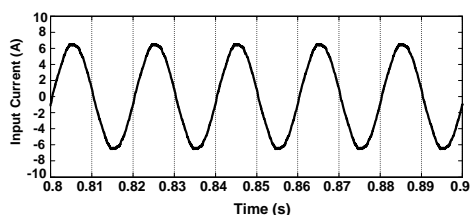
$$\alpha = \frac{V_m}{E}, \quad \varphi = \omega t \quad (۵)$$

در رابطه فوق، V_m دامنه ولتاژ ورودی یکسوساز و ω فرکانس زاویه‌ای شبکه است.

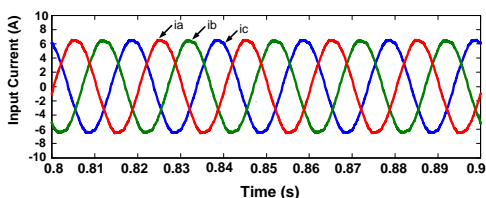
زمانی که کلید مربوط به یک فاز روشن می‌شود، جریان به نقطه خنثی وارد و یا از آن خارج شده و در نتیجه، پتانسیل نقطه خنثی از مقدار صفر منحرف می‌شود. جریان نقطه خنثی در طول یک سیکل از ولتاژ خط، از رابطه زیر حاصل می‌گردد:

همانند سایر روش‌های ناپیوسته موجود، دستخوش تغییرات شده و اعوجاج هارمونیکی آن نسبت به سایر روش‌های پیوسته موجود تا حدی افزایش یافته که این مسئله برای تمامی روشهای ناپیوسته اجتناب‌ناپذیر می‌باشد.

طبق شکل‌های مذکور، THD جریان ورودی یکسوساز در روش متعارف برابر ۱.۸۸٪ و در روش مورد پیشنهادی ۲.۹۶٪ می‌باشد که از حد مجاز ۵٪ تجاوز نکرده‌است. لذا، در مقابل سایر مزایای اشاره‌شده برای روش پیشنهادی، این مقدار افزایش THD قابل توجهی به نظر می‌رسد.

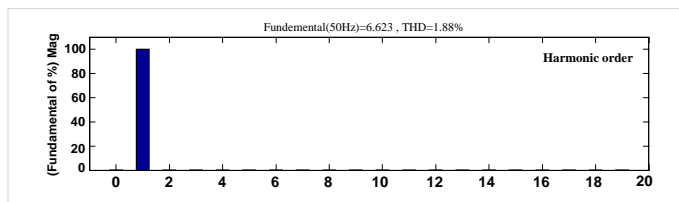


(الف)

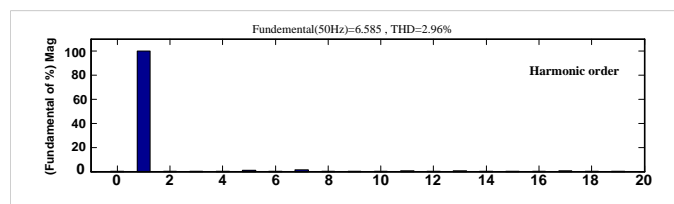


(ب)

شکل ۷: نتایج شبیه‌سازی برای: الف) جریان ورودی فاز a؛ ب) جریان‌های سه‌فاز ورودی



شکل ۸: طیف هارمونیکی جریان ورودی یکسوساز در روش CB-PWM



شکل ۹: طیف هارمونیکی جریان ورودی یکسوساز در روش پیشنهادی

همچنین شکل‌موج‌های ولتاژ و جریان ورودی فاز a در شکل (۱۰) نمایش داده شده‌اند. با بررسی شکل مشاهده می‌شود که جریان ورودی کاملاً هم‌فاز با ولتاژ شبکه بوده و ضریب توان واحد حاصل گردیده‌است، که این مسئله موید کارایی کنترل‌کننده ارائه‌شده می‌باشد.

شکل (۱۱)، ولتاژ باس DC را که مجموع ولتاژهای خازن‌های هر باس می‌باشد، نشان می‌دهد. در حضور کنترل‌کننده پیشنهادی، ولتاژ باس DC کاملاً از مقدار مرجع ۲۱۰ ولت پیروی می‌کند. برطبق طراحی انجام‌شده، ریبیل ولتاژ خروجی در مقداری کمتر از ۱٪ تنظیم شده‌است.

زمانهای قطع و وصل ماسفت و V_D حداکثر ولتاژ اعمال‌شده به دوسر دیود می‌باشند. به‌منظور محاسبه تلفات کلیدزنی در ساختار یکسوساز موردنظر، پارامترهای کلید و دیود به شرح زیر می‌باشند:

$$t_{sw(on)} = 75ns, \quad t_{sw(off)} = 84ns, \quad V_D = 0.99V, \quad Q_{rr} = 400nC, \\ r_{di} = 0.1\Omega, \quad R_{ds(on)} = 0.46\Omega, \quad f_{sw} = 10kHz$$

لازم به ذکر است از آنجا که در روش پیشنهادی، هر کلید تنها به مدت ۲۴۰ درجه در هر سیکل خط هدایت می‌کند، لذا برطبق روابط (۱۶) و (۱۷)، تعداد دفعات کلیدزنی قطع و وصل ماسفت و دیود متناظر با آن در پل دیودی، ۲/۳ برابر حالت CB-PWM خواهد بود:

$$N_{on} = N_{off} = \frac{f_{sw}}{f} \Rightarrow N_{on} = N_{off} = \frac{2}{3} \times \frac{f_{sw}}{f} \quad (16)$$

$$P_{sw} = f \left(\frac{2}{3} \times \frac{f_{sw}}{f} E_{on} + \frac{2}{3} \times \frac{f_{sw}}{f} E_{off} \right) = \frac{2}{3} f_{sw} (E_{on} + E_{off}) \quad (17)$$

براساس مقادیر فوق و روابط تحلیلی ارائه‌شده، تلفات کلیدزنی قطعات نیمه‌هادی در روش CB-PWM متعارف و روش CLD-DPWM پیشنهادی، برای کل سه‌فاز محاسبه و به‌ترتیب معادل ۱/۶۹۲ و ۱/۱۲۸ وات می‌باشند.

۵- نتایج شبیه‌سازی

در این بخش، جهت تأیید صحت عملکرد روش کنترلی تجزیه مدار پایه، یکسوساز نشان داده‌شده در شکل (۱) با توان خروجی نامی ۸۸۲ وات مورد شبیه‌سازی قرار گرفته‌است. با توجه به مرجع [۲۲]، حداکثر شاخص مدولاسیون مجاز در یکسوساز وینا از رابطه زیر حاصل می‌شود:

$$M \leq \frac{2}{\sqrt{3}} \quad (18)$$

لذا:

$$\sqrt{3}V_m \leq V_{dc} \quad (19)$$

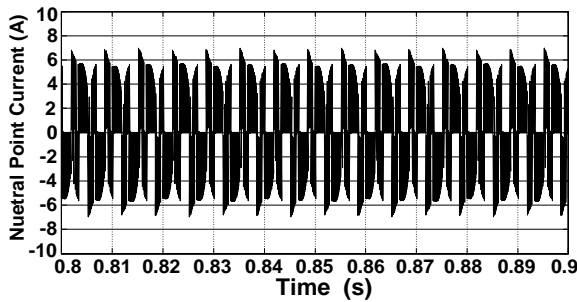
در رابطه فوق، V_m دامنه ولتاژ شبکه می‌باشد.

پارامترهای سیستم شبیه‌سازی‌شده در جدول (۲) ارائه شده‌اند.

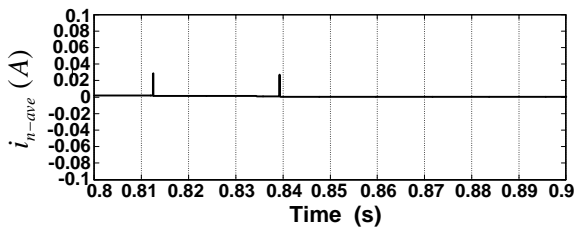
جدول ۲: پارامترهای شبیه‌سازی

$V_{L-L} = 120V$	ولتاژ خط ورودی
$L = 5mH$	القار ورودی
$C_1, C_2 = 1300\mu F$	خازن باس dc
$V_{dc} = 210V$	ولتاژ مرجع خروجی
$f_s = 10kHz$	فرکانس کلیدزنی
$f_m = 50Hz$	فرکانس پایه
$R_L = 50\Omega$	مقاومت بار

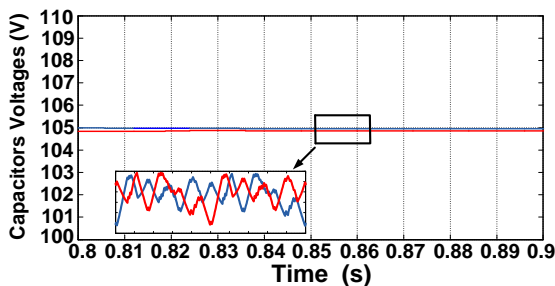
مقادیر القاگر و خازن‌های ارائه‌شده در جدول (۲) براساس مرجع [۲۳] و مقادیر ولتاژهای ورودی و خروجی یکسوساز طراحی شده‌اند. ساختار موردنظر، براساس مقادیر جدول (۲) و با توجه به بلوک دیاگرام حلقه بسته شکل (۶) در نرم‌افزار متلب مورد شبیه‌سازی قرار گرفته‌است. شکل (۷)، شکل موج‌های جریان یکسوساز را برای فاز a و برای هر سه‌فاز نشان می‌دهد. طیف هارمونیکی جریان ورودی یکسوساز در روش پیوسته موجود و روش پیشنهادی در شکل‌های (۸) و (۹) ارائه شده‌اند. بر این اساس مشاهده می‌شود که جریان ورودی یکسوساز



شکل ۱۳: نمایش لحظه‌ای جریان نقطه خنثی



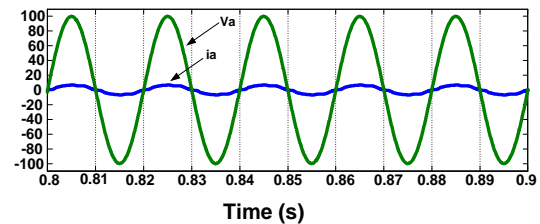
شکل ۱۴: مقدار متوسط جریان تزریقی به نقطه خنثی در هر سیکل ورودی



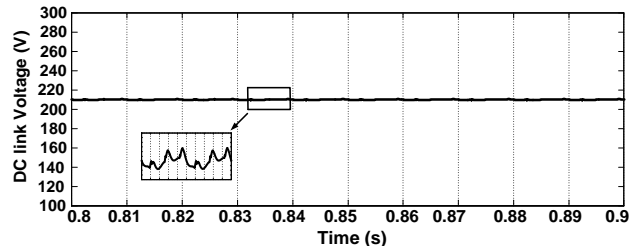
شکل ۱۵: مقدار متوسط ولتاژ خازن‌های سری باس DC در روش پیشنهادی

۶- نتیجه‌گیری

در این مقاله، یک روش کنترلی جدید برای یکسوساز ویینا با به‌کارگیری مفهوم تجزیه مدار پایه و به هدف کنترل پارامترهای مختلف یکسوساز ارائه شده‌است. براساس روش پیشنهادی، ساختار یکسوساز سه‌فاز در هر ۶۰ درجه از سیکل ورودی به دو مبدل بوست دوسطحی تبدیل می‌شود. مزایای روش ارائه‌شده برای یکسوساز ویینا عبارتند از: (۱) ساده‌سازی طراحی کنترلی- هسته کنترلی در روش مذکور توسط تمامی روش‌های کنترلی DC-DC قابل اجرا می‌باشد. (۲) کاهش تلفات کلیدزنی- در این روش در هر ناحیه تنها دو از سه کلید موجود در مبدل تحت فرکانس بالا کلیدزنی می‌شوند. (۳) عدم‌نیاز به طراحی حلقه فیدبک جهت متعادل‌سازی ولتاژ خازن‌های باس DC. نتایج شبیه‌سازی به‌منظور تأیید عملکرد روش پیشنهادی ارائه شده‌اند. با توجه به نتایج مشاهده می‌شود که روش مدولاسیون ناپیوسته‌CLD به‌خوبی قابلیت حفظ ضریب توان ورودی در مقدار واحد، کاهش تلفات کلیدزنی سیستم به مقدار ۱/۳ و متعادل‌سازی ولتاژ خازن‌های باس DC را دارا می‌باشد.

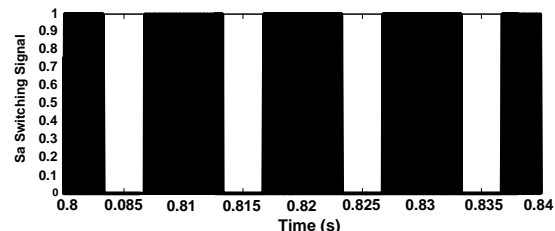


شکل ۱۰: ولتاژ شبکه و جریان ورودی یکسوساز



شکل ۱۱: ولتاژ باس DC در حضور بار اهمی خالص

به‌منظور ارزیابی کارایی روش پیشنهادی در کاهش تلفات کلیدزنی، سیگنال کلیدزنی مربوط به فاز (a) در شکل (۱۲) ارائه شده‌است. با توجه به شکل مشاهده می‌شود که پیرو مطالب ذکرشده در بخش قبل، کلید مربوط به هر فاز در ساختار موردنظر به مدت ۱/۳ از هر سیکل ورودی کلیدزنی نشده و خاموش می‌باشد. که این مسئله موید کاهش حدود ۳۳٪ تلفات کلیدزنی خواهد بود.



شکل ۱۲: سیگنال کلیدزنی فاز (a)

شکل‌های (۱۳-۱۵) به‌ترتیب نحوه تغییرات لحظه‌ای و متوسط جریان نقطه خنثی، به‌همراه ولتاژ خازن‌های باس DC در روش کنترلی پیشنهادی را نمایش می‌دهند. مطابق شکل (۱۳) و (۱۴) مشاهده می‌شود که، تغییرات جریان نقطه خنثی در هر سیکل کاملاً متقارن بوده و در نتیجه مقدار متوسط جریان تزریقی به نقطه خنثی یکسوساز برابر صفر خواهد بود. با بررسی شکل (۱۵) مشاهده می‌شود که روش مذکور به‌طور طبیعی و بدون نیاز به حلقه فیدبک اضافی، به‌خوبی قابلیت متعادل‌سازی ولتاژ خازن‌ها را دارا می‌باشد.

در نهایت، براساس نتایج شبیه‌سازی می‌توان نتیجه گرفت که راهبرد پیشنهادی، علاوه بر به‌کارگیری تمامی مزایای یکسوساز ویینا، منجر به کاهش پیچیدگی و حجم سیستم کنترلی، زمان پردازش و تلفات کل سیستم خواهد شد.

مراجع

- Rectifiers," IEEE Trans. Power Electron., vol.23, Issue: 2, PP.530-542, ISSN :0885-8993, March 2008.
- [13] Kolar, J.W. and Drogenik, U., "A new switching loss reduced discontinuous PWM scheme for a unidirectional three-phase/switch/level boost-type PWM (VIENNA) rectifier," 21st International Telecommunication Energy Conference, Copenhagen, June 1999.
- [14] Jene-Seok Lee and Kyo-Beum Lee, "Carrier-Based Discontinuous PWM Method for VIENNA Rectifiers," IEEE Trans. Power Electron, DOI: 10.1109, 2016.
- [15] J. Alahuhtala, and H. Tuusa, "Space Vector Modulated Four-Wire Unidirectional Three-Phase/Level/Switch (VIENNA) Rectifier with an Additional Leg for DC Link Voltage Balancing," 23rd Annual IEEE Applied Power Electronics Conference and Exposition, May 2008.
- [16] Rixin Lai, Fei (Fred) Wang, Rolando Burgos, Dushan Boroyevich, Dong Jiang and Di Zhang, "Average Modeling and Control Design for VIENNA-Type Rectifiers Considering the DC-Link Voltage Balance," IEEE Trans. Power electron., vol. 24, no.11, November 2009.
- [17] Hui Ma, Yunxiang Xie, Biaoguang Sun and Lingjun Mo, "Modeling and Direct Power Control Method of Vienna Rectifiers Using the Sliding Mode Control Approach," Journal of Power Electronics, vol. 15, no. 1, pp. 190-201, January 2015.
- [18] سعید سعیدآبادی، امین اشرف گندمی، سید حسین حسینی و مهران صباحی، "اینورتر جدید چند سطحی سه فاز هیبریدی بهبود یافته"، مجله مهندسی برق دانشگاه تبریز، دوره ۴۷، شماره ۲، صفحات ۵۶۲-۵۵۱، تابستان ۱۳۹۶.
- [19] Zhe Zhang, Ole C. Thomsen, and Michael A. E. Andersen, "Discontinuous PWM Modulation Strategy With Circuit-Level Decoupling Concept of Three-Level Neutral-Point-Clamped (NPC) Inverter," IEEE Trans. Ind. Electron., vol. 60, no.5, May 2013.
- [20] Rajesh Gupta, Arindam Ghosh, and Avinash Joshi, "Control of 3-level Shunt Active Power Filter using Harmonic Selective Controller," 0-7803-9525-5, IEEE, 2006.
- [21] مهدی سلیمی و مریم پرندام، "مبدل DC-DC افزاینده جدید مبتنی بر کلیدزنی سلفی/اخزانی با بهره ولتاژ بسیار بالا"، مجله مهندسی برق دانشگاه تبریز، جلد ۴۷، شماره ۱، صفحات ۱۲۱-۱۰۸، بهار ۱۳۹۶.
- [22] Rixin Lai, Fei (Fred) Wang, Rolando Burgos, Dushan Boroyevich, Dong Jiang and Di Zhang, "Average Modeling and Control Design for Vienna-Type Rectifiers Considering the DC-Link Voltage Balance," IEEE Trans. Power Electron., vol. 24, no. 11, November 2009.
- [23] H. Kanaan, K. Al-Haddad and F. Fnaiech, "Modelling and control of three-phase/switch/level fixed-frequency PWM rectifier: state-space averaged model," IEE Proc.-Electr. Power Appl., Vol. 152, No. 3, May 2005.
- [1] N. Masahiro, J.W. Dixon, AB. Kulkarni and B.T. Ooi, "An Integrated Controlled-Current PWM Rectifier Chopper Link for Sliding Mode Position Control," IEEE Trans. Ind. Applications, vol. IA-23, no.5, pp. 894-900, September 1987.
- [2] B. Singh, S. Gairola, B.N. Singh, A Chandra and K. Al-Haddad, "Multipulse AC-DC Converters for Improving Power Quality: A Review," IEEE Trans. Power Electron., vol.23, no.1, pp. 260-281, January 2008.
- [3] J.W. Kolar and T. Friedli, "The Essence of Three-Phase PFC Rectifier Systems-Part I," IEEE Trans. Power Electron., vol.28, no.1, pp. 176-198, January. 2013.
- [4] A. Rajaei, M. Mohamadian and A. Yazdian Varjani, "Vienna-Rectifier Based Direct Torque Control of PMSG for Wind Energy Application," IEEE Trans. Ind. Electron., vol. 60, pp. 2919-2929, July 2011.
- [5] Grzegorz Ramdomski, "Analysis of Vienna Rectifier," electrical power quality & utilization journal, Vol. XI, No.1, 2005.
- [6] S. Bhumika; J Shri Harsha, "Three-Phase Vienna Rectifier for Wind Power Generation System," International Journal of Research in Engineering and Technology, Volume.03, May 2014.
- [7] Lijun Hang, Bin Li, Ming Zhang, Yong Wang and Leon M. Tolbert, "Equivalence of SVM and Carrier-Based PWM in Three-Phase/Wire/Level Vienna Rectifier and Capability of Unbalanced-Load Control," IEEE Trans. Ind. Electron., vol. 61, no. 1, January 2014.
- [8] Rolando Burgos, Rixin Lai, Yunqing Pei, Fei (Fred) Wang, Dushan Boroyevich and Josep Pou, "Space Vector Modulator for Vienna-Type Rectifiers Based on the Equivalence Between Two- and Three-Level Converters: A Carrier-Based Implementation," IEEE Trans. Power electron., vol. 23, no. 4, July 2008.
- [9] T. Vihanen and H. Tuusa, "Experimental Results of Vector Controlled and Vector Modulated VIENNA I Rectifier," 35th Annual IEEE Power Electronics Specialists Conference, Aachen, Germany, 2004.
- [10] Hag-wone Kim, Byung-chul Yoon, Kwan-Yuhl Chol, Byung-Kuk Lim, Soon-Sang Hwang and Chungju Nat, "Single Carrier Wave Comparison PWM for Vienna Rectifier and Consideration for DC-Link Voltage Unbalance of Offset Voltage Effects," IEEE 33rd International Telecommunications Energy Conference (INTELEC), PP.1- 6, ISSN :2158-5210, Amsterdam, October 2011.
- [11] Nicole C. Foureaux, James H. Oliveira, Jr., Filipe D. de Oliveira, Braz de J. Cardoso Filho and Rafael S. de Faria, "Command Generation for Wide-Range Operation of Hysteresis-Controlled Vienna Rectifiers," IEEE Trans. Ind. Applications, vol.51, Issue:3, PP. 2373 - 2380, ISSN : 0093-9994, May 2015.
- [12] Dalessandro, L., Round, S.D., Drogenik, U. and Kolar, J.W., "Discontinuous Space-Vector Modulation for Three-Level PWM

زیر نویس ها

Carrier-based Continuous PWM
 Single-Carrier PWM
 Discontinuous PWM
 Space Vector Modulation
 Circuit-Level Decoupling
 Duty Cycle
 Phase-locked loop

¹High Voltage Direct Current
²Uninterruptable Power Supply
³Variable Speed Drive
⁴Vienna Rectifier
 Power Factor Correction
 Carrier-based PWM
 Pulse Width Modulation