

طراحی VCO کلاس C با استفاده از سه برابر کننده برای دستیابی به فرکانس ۱۷/۸ GHz – ۱۹/۱۹ GHz

عباس نصری^۱، دانشجوی کارشناسی ارشد؛ مصطفی یارقلی^۲، استادیار

۱- گروه مهندسی برق - دانشکده مهندسی - دانشگاه زنجان - زنجان - ایران - abbas.nasri@znu.ac.ir

۲- گروه مهندسی برق - دانشکده مهندسی - دانشگاه زنجان - زنجان - ایران - yargholi@znu.ac.ir

چکیده: در این مقاله یک نوسان گر کنترل شده با ولتاژ توسط یک سه برابر کننده فرکانس ارائه شده است. هارمونیک دوم فرکانس سیگنال ($2f_0$)، مستقیماً برای مخلوط شدن با فرکانس اصلی (f_0) استفاده می شود. در طراحی VCO از یک آشکارساز و مقایسه کننده برای راه اندازی قوی نوسان ساز در کلاس AB و انجام نوسان در کلاس C، برای دستیابی به نویز فاز مناسب با توان مصرفی بهینه استفاده شده است. فرکانس تولید شده VCO از ۵/۹۳ GHz تا ۶/۳۹ GHz می باشد که بعد از سه برابر شدن، فرکانس ۱۷/۸ GHz تا ۱۹/۱۹ GHz به وجود می آید. این کار در تکنولوژی $0.18 \mu m$ تحلیل و شبیه سازی شده است. نویز فاز به دست آمده در آفست ۱ MHz و ۱۰ MHz به ترتیب -114.7 dBc/Hz و -135.1 dBc/Hz در فرکانس مرکزی ۱۷/۸ GHz است. تحلیل مونت کارلو و گوشه های تکنولوژی مقادیر به دست آمده را تأیید می کنند. اندازه جانمایی مدار $443 \mu m \times 547.47 \mu m$ در $547.47 \mu m$ می باشد. هسته اصلی این مدار جریان ۱۳/۴ mA از منبع ولتاژ تغذیه ۱ ولت تلف می کند.

واژه های کلیدی: نوسانگر کنترل شده با ولتاژ، نویز فاز، شرایط راه اندازی، توان مصرفی، کلاس C.

Design of Class C VCO with Frequency Tripler for 17.8 – 19.19 GHz

Abbas Nasri¹, MSc student; Mostafa Yargholi², Assistant professor

1- Department of Electrical Engineering, Faculty of Engineering, University of Zanjan, Zanjan, Iran, Email: abbas.nasri@znu.ac.ir

2- Department of Electrical Engineering, Faculty of Engineering, University of Zanjan, Zanjan, Iran, Email: yargholi@znu.ac.ir

Abstract: In this paper, a voltage-controlled oscillator is provided by a triple frequency. Second harmonic frequency ($2f_0$) is used directly for mixing with the frequency f_0 . The VCO consists of a detector and a comparator to shift LC-VCO bias condition from initial Class-AB start-up to steady class-C low current oscillation. The frequency of the VCO from 5.93 to 6.39 GHz has shown that the frequency tripling to 17.8 GHz - 19.19 GHz. This work has been simulated in a standard $0.18 \mu m$ CMOS process. The simulated VCO achieves a phase noise of -114.7 dBc/Hz at 1 MHz offset and -135.1 dBc/Hz at 10 MHz offset from the 17.8 GHz carrier that Monte Carlo and corners analysis confirmed the obtained values. Circuit layout area is $443 \mu m \times 547.47 \mu m$, while the power consumption is 13.4 mw from a 1V supply.

Keywords: Voltage-controlled oscillator (VCO), phase noise, start-up, power dissipation, class-C.

تاریخ ارسال مقاله: ۱۳۹۵/۱۰/۰۷

تاریخ اصلاح مقاله: ۱۳۹۶/۰۱/۰۴

تاریخ پذیرش مقاله: ۱۳۹۶/۰۵/۰۸

نام نویسنده مسئول: مصطفی یارقلی

نشانی نویسنده مسئول: زنجان - دانشگاه زنجان - دانشکده مهندسی - گروه برق - اتاق E108

۱- مقدمه

امروزه تکنولوژی CMOS^۱ برای پیاده‌سازی مدارهای مجتمع RF^۲ به‌طور گسترده مورد استفاده قرار می‌گیرد. نوسان‌ساز مجتمع یکی از مهم‌ترین بلوک‌های ساختاری در فرستنده و گیرنده می‌باشد، که اخیراً با افزایش تقاضا به نوسان‌سازهای با فرکانس کاری بالا، توان مصرفی پایین و نویز فاز کم‌تر نیاز داریم [۱]-[۴]. نویز فاز در نوسان‌سازها عملکرد سیستم را در سیستم‌های بی‌سیم و باسیم تعیین می‌کند. در طراحی نوسان‌سازها توان مصرفی و نویز فاز با هم در تقابل هستند، یعنی کاهش نویز باعث افزایش توان مصرفی می‌شود. بنابراین طراحی نوسان‌ساز با نویز کم و توان مصرفی کم مورد توجه است [۵]-[۷]. معروف‌ترین ساختارهای VCO^۳ که در تکنولوژی CMOS بیشتر مورد استفاده قرار می‌گیرند، عبارتند از:

- نوسان‌سازهای مبتنی بر حلقه
- نوسان‌سازی مبتنی بر تانک LC

ثابت شده است که نویز فاز VCOهای LC، بهتر از نویز فاز VCOهای حلقه هستند. ولی VCO LCها از نظر محدوده تنظیم، مساحت و گاهی مصرف توان بدتر از VCOهای حلقه هستند. نوسان‌سازهای LC به دلیل شرایط راه‌اندازی مطمئن و نویز فاز مناسب انتخاب خوبی برای کاربردهای RF هستند. جدول ۱ مقایسه بین اسیلاتورهای LC و اسیلاتورهای حلقه را به صورت ساده بیان می‌کند [۸]-[۱۰].

جدول ۱: مقایسه نسبی بین اسیلاتور LC و اسیلاتور حلقه.

اسیلاتور LC	اسیلاتور حلقه
توان مصرفی بالا	توان مصرفی پایین
نویز فاز متوسط	نویز فاز زیاد در فرکانس‌های بالا
فضای اشغالی نسبتاً زیاد	فضای اشغالی کم
قابلیت مجتمع سازی	قابلیت مجتمع سازی

در این مقاله برای دستیابی به نویز فاز مناسب در فرکانس مرکزی از ساختار اسیلاتور LC استفاده شده است. در اسیلاتورهای LC، تشدید کننده همچون یک شبکه R-L-C موازی مدل می‌شود. برای داشتن نوسان از ترانزیستورهای زوج ضربدری برای حذف مقاومت تلفاتی تانک استفاده می‌شود. در این کار برای دستیابی به توان و نویز فاز خوب با شرایط راه‌اندازی قوی، از این روش استفاده شده است. ابتدا VCO با ترانسانایی بزرگ راه‌اندازی شده است و در ادامه ترانسانایی به مقدار مطلوب جهت ادامه نوسان کاهش می‌یابد [۸].

در مرجع [۱۱] یک VCO متعامد همراه با دو برابر کننده استفاده شده است، ولی VCOها معمولاً فضای زیادی اشغال کرده و توان زیادی مصرف می‌کنند. در مرجع [۱۲] از یک میکسر برای دو برابر کردن فرکانس استفاده شده است که VCO به طور مستقیم به میکسر متصل است و خازن‌های پارازیتی میکسر مستقیماً بر روی تغییرات

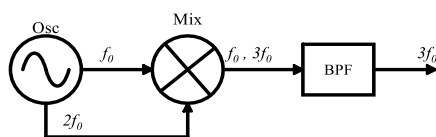
فرکانس VCO اثر می‌گذارند. همچنین هیچ یک از مراجع [۱۱]-[۱۲]، شرایط راه‌اندازی قوی همراه با نویز فاز مناسب را در نظر نگرفته‌اند. اخیراً استفاده از VCOهای کلاس C برای دستیابی به توان مصرفی بهینه همراه با نویز فاز مناسب گزارش شده است. برای مثال در مرجع [۱۳] از یک منبع جریان دم همراه با یک خازن دم بزرگ برای VCO کلاس C جهت دستیابی به نویز فاز بهینه استفاده شده است.

نویز فاز یک VCO با افزایش دامنه نوسان بهبود می‌یابد. دامنه نوسان توسط ولتاژ گیت زوج تفاضلی محدود می‌شود. برای داشتن دامنه نوسان بزرگ باید ولتاژ گیت زوج تفاضلی کم باشد، در حالی که کم بودن ولتاژ گیت شرایط راه‌اندازی را سخت می‌کند. بنابراین، برای داشتن یک راه‌اندازی مطمئن و نویز فاز مناسب، باید ولتاژ گیت متفاوتی در لحظه راه‌اندازی و ادامه نوسان به مدار اعمال کرد.

در این مقاله طراحی یک VCO با استفاده از سه برابر کننده، آشکارساز و مقایسه‌کننده برای افزایش فرکانس و دستیابی به توان مصرفی کم با نویز فاز پایین با شرایط راه‌اندازی قوی برای کاربردهای فرستنده و گیرنده‌های RF کاملاً مجتمع، ارائه شده است. مصالحه بین فرکانس و نویز فاز در رنج فرکانسی پایین نسبت به رنج فرکانسی بالا، آسان‌تر خواهد بود. به همین دلیل در این مقاله عمل مصالحه بین نویز فاز و فرکانس نوسان در فرکانس پایین انجام شده است. در ادامه با به‌کارگیری یک ضرب‌کننده، فرکانس کاری افزایش می‌یابد؛ این کار باعث دستیابی به نویز فاز کم و توان مصرفی پایین در فرکانس مورد نظر می‌شود. برای ضرب کردن فرکانس از یک تقویت کننده دیفرانسیلی غیرخطی استفاده می‌شود [۱۴]. همچنین در طراحی VCO برای داشتن شرایط راه‌اندازی قوی و نویز فاز مناسب ابتدا VCO در کلاس AB راه‌اندازی شده و در ادامه در کلاس C قرار می‌گیرد.

۲- طراحی مدار

شکل ۱ بلوک دیاگرام کلی مدار سه‌برابرکننده فرکانسی را نشان می‌دهد. هارمونیک دوم نوسان‌ساز از گره مشترک زوج تفاضلی حاصل می‌شود. مخلوط شدن فرکانس f_0 با هارمونیک دوم $(2f_0)$ دو فرکانس $2f_0 \pm f_0$ در خروجی میکسر حاصل می‌کند که با فیلتر کردن فرکانس خروجی میکسر، فرکانس $3f_0$ حاصل می‌شود.



شکل ۱. دیاگرام کلی مدار سه برابر کننده فرکانسی

۲-۱- طراحی نوسانگر

یک نوسان مطمئن باید ترانسانیی منفی ترانزیستورهای NMOS زوج ضربدردی بزرگتر از G_{tank} باشد. از این رو:

$$G_m > G_{tank} \quad (۱)$$

برای G_m ترانسانیی منفی ترانزیستورهای NMOS زوج ضربدردی است. مطمئن شدن از شرایط راه اندازی معمولاً ترانسانیی منفی، دو برابر مقدار ترانسانیی تانک انتخاب می شود. مقدار ترانسانیی منفی یک زوج ضربدردی $-G_{mn}/2$ می باشد. بنابراین:

$$\frac{G_{mn}}{2} = 2G_{tank} \quad (۲)$$

G_{mn} ترانسانیی ترانزیستورهای NMOS ($M_{1,2}$) می باشد. مقدار سایز (W/L) ترانزیستورهای $M_{1,2}$ باید با توجه به مقدار G_m انتخاب شوند. G_{mn} ترانزیستورها به صورت زیر حساب می شوند:

$$G_{mn} = \mu_n C_{ox} \left(\frac{W}{L} \right) (V_{GS} - V_t) \quad (۳)$$

مقدار L در تکنولوژی CMOS $0.18 \mu m$ نمی تواند کمتر از $0.18 \mu m$ باشد. در نتیجه برای داشتن یک نوسان مطمئن، سایز ترانزیستورها باید $(W/L)_{M1-M2} = 24 \mu m / 0.18 \mu m$ انتخاب شود.

همانطور که در بالا توضیح داده شد، R_p مقاومت تلفاتی تانک می باشد. R_p بیشتر توسط ضریب کیفیت سلف تعیین می شود، چون معمولاً ضریب کیفیت سلف از ضریب کیفیت المان های دیگر پایین تر است. بنابراین R_p به صورت زیر محاسبه می شود:

$$R_p = 2\pi f_{osc} L_{triple} Q_{ind} \quad (۴)$$

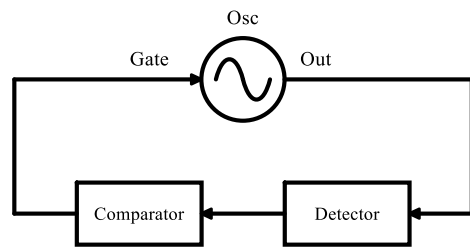
L مقدار سلف کل تانک، f_{osc} فرکانس نوسان و Q_{ind} ضریب کیفیت سلف می باشد. با جایگزین کردن رابطه $Q_{ind} = \frac{2\pi f_{osc} L_{triple}}{R_s}$ در رابطه ۴ می توان نوشت:

$$R_s = \frac{(2\pi f_{osc} L_{triple})^2}{R_p} \quad (۵)$$

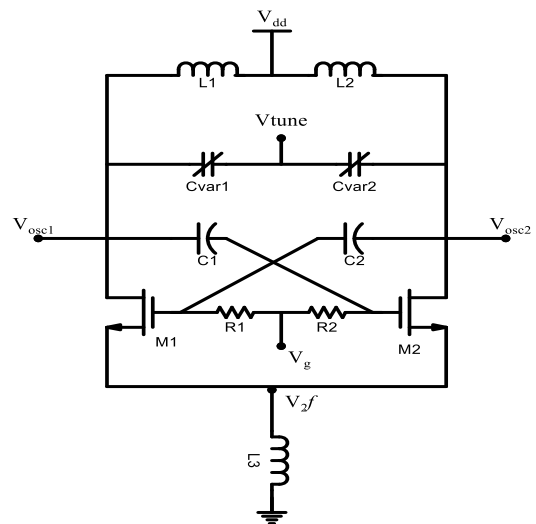
مقاومت سری پارازیتی سلف است. معادله ۵ نشان می دهد که با کاهش فرکانس، مقدار R_p کاهش می یابد؛ بنابراین با توجه به رابطه $G_{tank} = 1/R_p$ مقدار ترانسانیی تانک زیاد می شود.

با کاهش فرکانس، مقاومت R_p کم می شود. بنابراین طبق رابطه ۱ در فرکانس های پایین ($f_{osc,low}$) به دلیل افزایش ترانسانیی تانک (G_{tank})، شرایط راه اندازی محدود می شود. در نتیجه از رابطه ۱ می توان فهمید که برای داشتن یک شرایط راه اندازی مطمئن باید اندازه G_m افزایش یابد.

شکل ۲ شماتیک کلی نوسانگر کلاس C همراه با یک آشکارساز و مقایسه کننده را نشان می دهد. همچنین شکل ۳ مدار نوسانگر زوج ضربدردی را نشان می دهد. نوسانگرهای زوج ضربدردی مرسوم با یک تانک سلف-خازن، به دلیل سادگی در پیاده سازی و شرایط راه اندازی قوی به طور متداول استفاده می شود. توپولوژی دیگری که به نام نوسانگرهای کلاس C مرسوم هستند [۱۴]، نسبت به نوسانگرهای مرسوم نوین فاز بهتری دارند؛ در این طراحی برای اینکه بتوان به شرایط راه اندازی مطمئن همراه با نوین فاز مناسب دست پیدا کرد، در مرحله اول نوسانگر در کلاس AB نوسان می کند و در ادامه نوسانگر در کلاس C قرار می گیرد. برای شرایط راه اندازی قوی باید در ابتدا مقدار ترانسانیی ترانزیستور چند برابر ترانسانیی نوسان باشد. بنابراین ولتاژ تغذیه گیت ترانزیستورهای زوج ضربدردی در کلاس C و کلاس AB باید با هم فرق داشته باشد. این کار توسط یک فیدبک که شامل آشکارساز و مقایسه کننده است، انجام می شود.

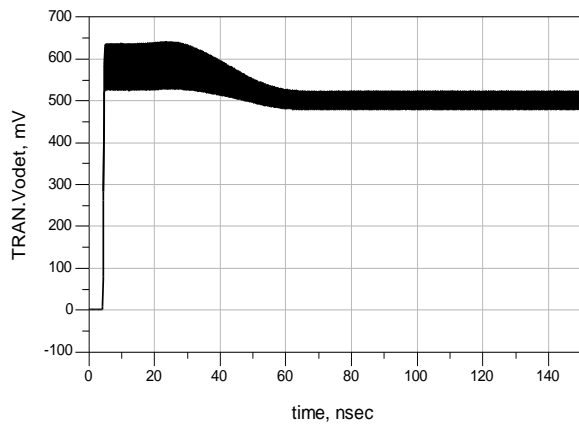


شکل ۲. شماتیک کلی نوسانگر.



شکل ۳. مدار نوسانگر زوج ضربدردی

اولین قدم طراحی اسیلاتور، انتخاب سایز مناسب برای المان های اکتیو است تا بتوانند بر تلفات تانک (R_p) غلبه کنند؛ زیرا مدار تانک یک مقاومت R_p (شامل مقاومت های سلف) از خود نشان می دهد. ترانسانیی تانک به صورت $G_{tank} = 1/R_p$ می باشد. بنابراین، برای داشتن

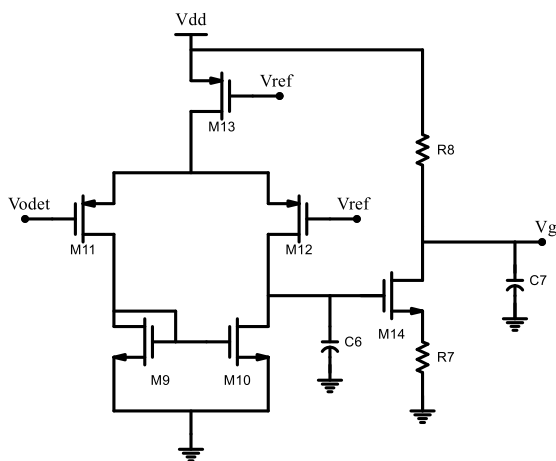


شکل ۵. تغییرات ولتاژ خروجی آشکار ساز

المان‌های اصلی مقایسه‌کننده همان‌گونه که در شکل ۶ نشان داده شده است، شامل ۵ ترانزیستور M9-M13 به همراه یک ترانزیستور به عنوان بافر می‌باشد. در ابتدا خروجی آشکار ساز برابر صفر است و خروجی مقایسه‌کننده برابر V_{dd} (۱ ولت) است. بنابراین یک ولتاژ بزرگی به گیت ترانزیستورهای M1 و M2 اعمال می‌شود. این ولتاژ بالا، طبق رابطه ۸، باعث تولید جریان زیاد می‌شود. این جریان زیاد شرایط راه‌اندازی قوی برای نوسان ساز را ایجاد می‌کند.

$$I_{D1} = \frac{1}{2} \mu_{c_{ox}} \frac{W}{L} (V_{gs} - V_{th})^2 \quad (۸)$$

در رابطه بالا، W و L پهنا و طول کانال، V_{gs} ولتاژ گیت و سورس ترانزیستورهای M1-2 می‌باشند و I_D جریان عبوری از ترانزیستور M1-2 می‌باشد. V_{th} ولتاژ آستانه هدایت ترانزیستور NMOS می‌باشد.



شکل ۶. مدار مقایسه کننده

زمان شروع به کار VCO، دامنه خروجی آشکار ساز صفر می‌باشد. بنابراین بیشتر جریان ترانزیستور M13 از ترانزیستور M11 عبور می‌کند. در نتیجه با آینه شدن این جریان به ترانزیستور M10 جریان آن نیز به شدت افزایش یافته و باعث کاهش ولتاژ گیت ترانزیستور M14 می‌شود. در این حالت ترانزیستور M14 خاموش شده و ولتاژ خروجی برابر ولتاژ

از طرفی $G_m = -G_{mn}/2$ است و G_{mn} را می‌توان به صورت زیر بیان کرد:

$$G_{mn} = \sqrt{2I \mu_n C_{ox} \left(\frac{W}{L}\right)} \quad (۹)$$

C_{ox} خازن اکسید و μ_n ضریب تحرک پذیری الکترون است. بنابراین برای برقراری شرایط نوسان باید مقدار جریان را زیاد کرد، این کار خود باعث افزایش توان مصرفی مدار می‌شود. پس برای یک توان مصرفی ثابت نمی‌توان فرکانس را از یک حدی کاهش داد.

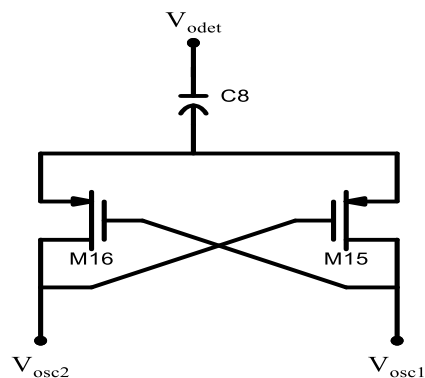
۲-۲- آشکار ساز دامنه و مقایسه کننده

شکل ۴ مدار آشکار ساز را نشان می‌دهد که شامل دو ترانزیستور PMOS و یک خازن می‌باشد. همچنین ورودی آشکار ساز، خروجی هسته نوسان‌گر می‌باشد. در ابتدا که نوسانگر نوسان نمی‌کند ولتاژ خروجی آشکار ساز برابر صفر است، در این حالت ولتاژ خروجی مقایسه کننده برابر ۱ ولت می‌باشد. به محض اینکه شرایط نوسان برقرار شود، نوسانگر شروع به نوسان می‌کند. وقتی که ترانزیستورهای M1 و M2 روشن می‌شوند، ولتاژ خروجی آشکار ساز افزایش پیدا می‌کند که این کار باعث کاهش ولتاژ خروجی مقایسه کننده به مقدار مطلوب ۰/۵۶ ولت می‌شود. برای اینکه VCO در کلاس C کار کند، ماکزیمم ولتاژ گیت هر ترانزیستور از مینیمم ولتاژ درین نباید از یک ولتاژ آستانه (V_{th}) بیشتر شود. برای اینکه ترانزیستورها در ناحیه فعال باقی بمانند، طبق رابطه زیر می‌توان ولتاژ مورد نظر برای اینکه VCO در کلاس C نوسان کند را پیدا کرد:

$$V_g \leq V_{dd} - \frac{3V_p}{2} + V_{th} \quad (۱۰)$$

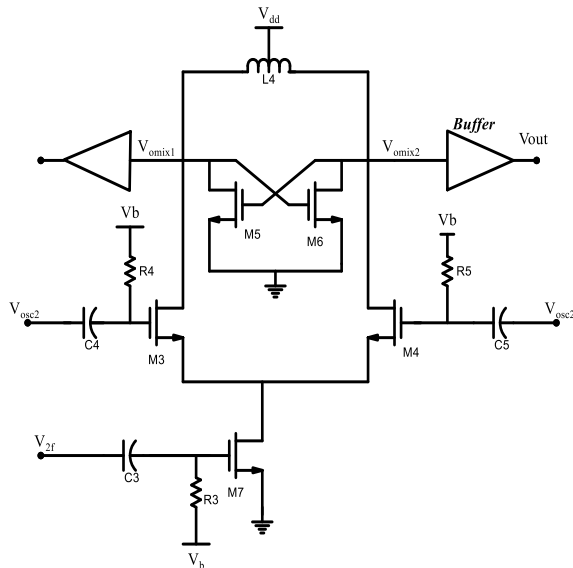
با توجه به جدول ۲ مقدار V_{dd} برابر با یک ولت است. V_p تغییرات ولتاژ درین می‌باشد. همان‌طور که در شکل ۸ نشان داده شده است، مقدار V_p برابر ۰/۶۵ ولت است. بنابراین با توجه به رابطه ۱۰ ولتاژ گیت باید حدود ۰/۵۶ باشد.

شکل ۵ تغییرات ولتاژ خروجی آشکار ساز را نشان می‌دهد.



شکل ۴. مدار آشکار ساز

سوئیچ زوج تفاضلی (M₃-M₄) و یک سلف L₄ که با خازن‌های تلفاتی رزونانس می‌کند (همانند یک فیلتر BPF)، می‌باشد.



شکل ۹. مدار میکسر همراه با بافر خروجی

۳- نویز فاز

نویز فاز یک اسپلاتور در آفست فرکانسی $\Delta\omega$ در فرکانس مرکزی با توجه به آنالیز خطی متغیر زمان (LTV^A) حاج میری و لی به صورت زیر بیان می‌شود [۱۵]-[۱۷]

$$L(\Delta\omega) = 10 \log \left(\frac{\sum_i N_{L,i}}{2\Delta\omega^2 C^2 A_T^2} \right) \quad (11)$$

که A_T دامنه نوسان، C خازن تانک و $N_{L,i}$ منابع نویز سفید هستند که به صورت زیر بیان می‌شود:

$$N_{L,i} = \frac{1}{T_0} \int_0^{T_0} \Gamma_i(t)^2 \overline{i_{n,i}(t)^2} dt \quad (12)$$

که T_0 دوره تناوب نوسان، $\overline{i_{n,i}(t)^2}$ چگالی توان نویز سفید جریان که به وسیله المان $\Gamma_i(t)^2$ تابع حساسیت ضربه است و $\Gamma_i(t)^2$ تابع حساسیت ضربه است. چگالی نویز مقاومت تلفاتی تانک به صورت $i_{n,tank}^2 = 4K_B T / R_p$ است که K_B و T به ترتیب ثابت بالتزن و دما می‌باشند [۱۶]. بنابراین با توجه به رابطه ۵ نویز تانک N_{L,R_p} به صورت زیر حساب می‌شود:

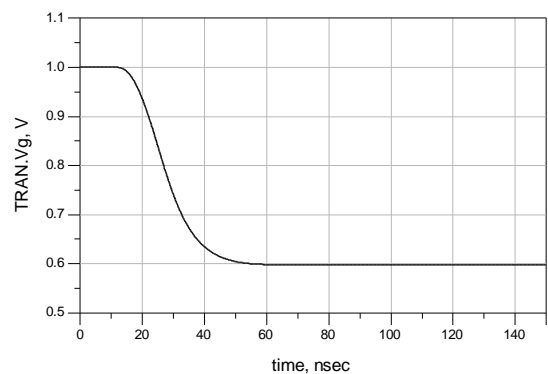
$$N_{L,R_p} = \frac{1}{T_0} \int_0^{T_0} \frac{4K_B T}{R_p} \cos^2(\omega t) dt = \frac{2K_B T}{R_p} \quad (13)$$

R_p مقاومت تلفاتی مدار رزونانس می‌باشد. نویز حرارتی ترانزیستورهای NMOS که به نوع المان، سایز و جریان بستگی ندارد به صورت زیر بیان می‌شود [۱۸].

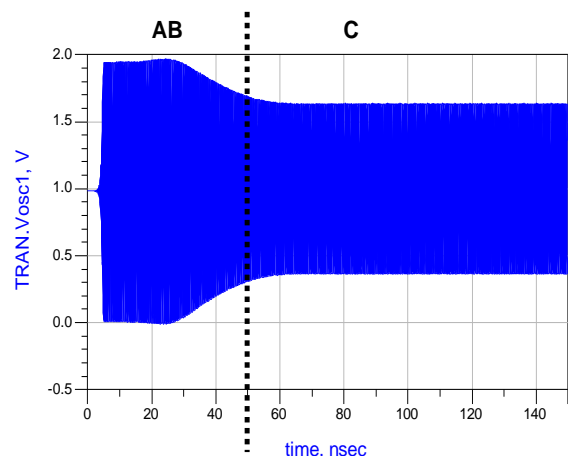
V_{dd} یعنی ۱ ولت می‌شود. بنابراین VCO در کلاس AB شروع به نوسان می‌کند. با افزایش خروجی آشکارساز، جریان M_{13} از M_{12} عبور کرده و باعث افزایش ولتاژ گیت ترانزیستور M_{14} می‌شود که طبق رابطه (۹) جریان M_{14} افزایش پیدا می‌کند. بنابراین، با توجه به رابطه ۱۰، ولتاژ خروجی مقایسه‌کننده به سمت مقدار مورد نظر کاهش پیدا می‌کند. در نتیجه یک ولتاژ گیت مناسب برای کار کردن نوسان‌ساز در کلاس C فراهم می‌کند. شکل ۷ تغییرات ولتاژ خروجی مقایسه‌کننده را نشان می‌دهد. شکل ۸ موج شبیه‌سازی شده ولتاژ درین ترانزیستورهای نوسان‌گر را نشان می‌دهد. همان‌طور که در شکل ۸ مشخص است سطح ولتاژ از مقدار بیشتر (کلاس AB) به مقدار کمتر (کلاس C) کاهش می‌یابد.

$$I_{M14} = \frac{1}{2} \mu_{ox} \frac{W_{M14}}{L_{M14}} (V_{gM14} - I_{M14} R_7 - V_{th})^2 \quad (9)$$

$$V_g = V_{dd} - I_{M14} R_8 \quad (10)$$



شکل ۷. تغییرات ولتاژ خروجی مقایسه‌کننده



شکل ۸. ولتاژ درین ترانزیستورهای نوسانگر

۳-۲ طراحی ضرب کننده

برای ضرب کردن فرکانس از یک تقویت‌کننده دیفرانسیلی غیرخطی استفاده می‌شود. شکل ۹ میکسر استفاده شده برای ضرب فرکانسی را نشان می‌دهد. این میکسر شامل یک مرحله سوئیچ RF (ترانزیستور M_7).

با جایگزین کردن رابطه‌های (۱۳)، (۱۴) و (۱۵) در رابطه (۱۱)، معادله نویز فاز به صورت زیر به دست می‌آید:

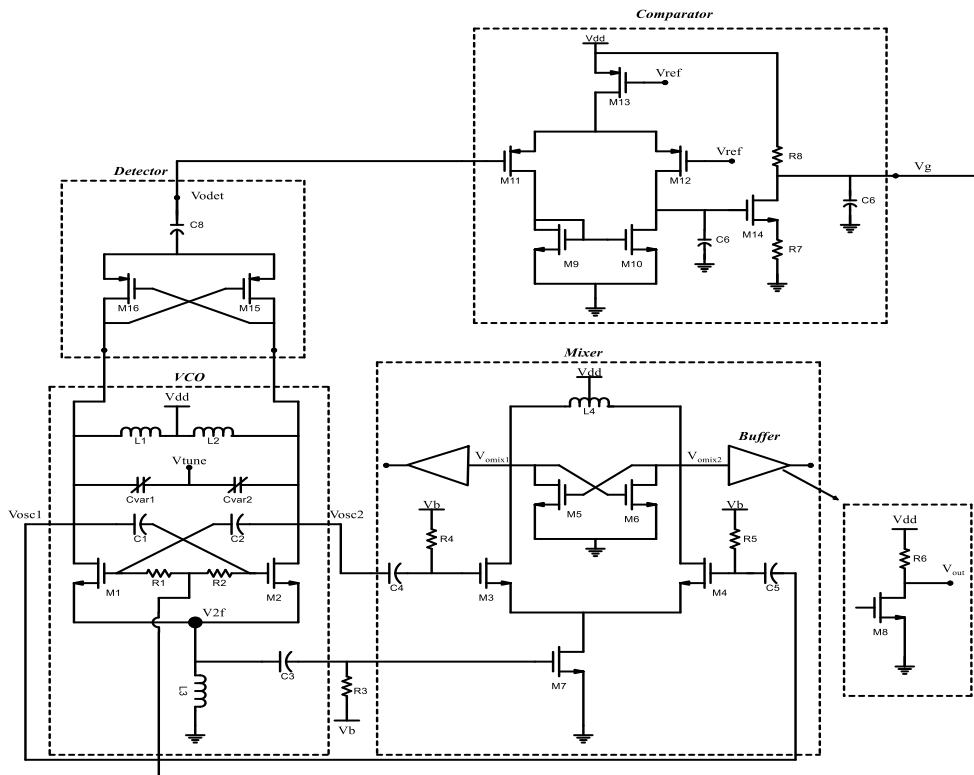
$$L(\Delta\omega) = 10 \log \left(\frac{K_B T}{4 \Delta \omega^2 C^2 R_p^3 I_{\text{oh}}^2} \left(1 + \frac{\gamma_n}{2} \right) \right) \quad (16)$$

همان‌طور که در رابطه ۱۶ مشاهده می‌شود نویز فاز به دما، جریان، فرکانس آفست و ضریب کیفیت تانک وابسته است. برای مثال با افزایش جریان، نویز فاز بهبود می‌یابد ولی توان مصرفی افزایش می‌یابد. همچنین با افزایش فرکانس آفست، نویز فاز کمتر می‌شود.

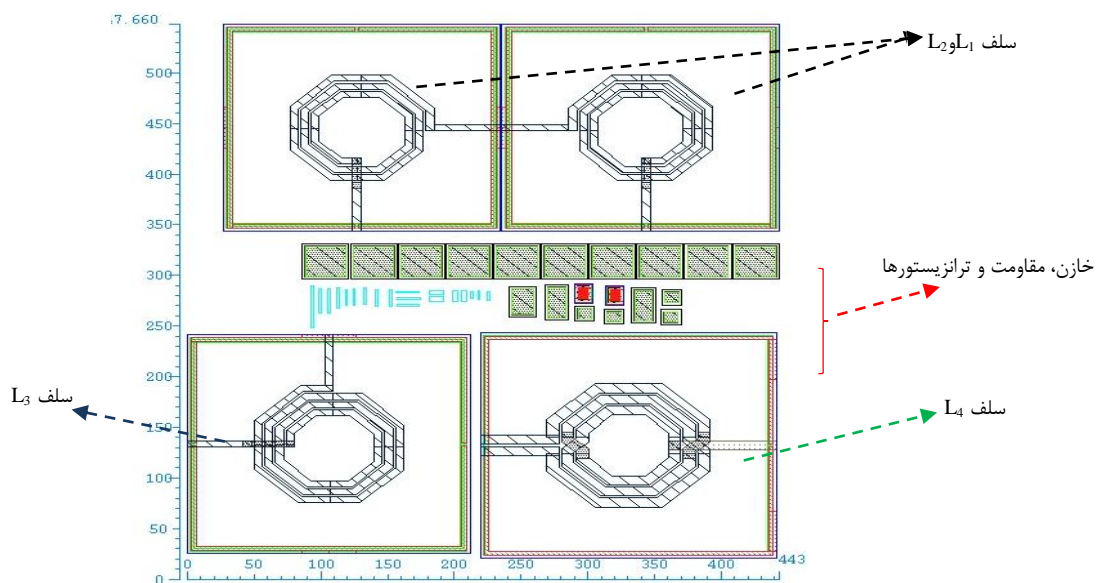
$$N_{L,nMOS} = \gamma_n \frac{\eta}{\alpha} N_{L,R_p} \quad (14)$$

که γ_n مقدار ثابت و برابر نسبت نویز حرارتی ترانزیستورها به ترانسای آن‌ها است. η نسبت بین نوسان ولتاژ در خروجی زوج تفاضلی به دامنه نوسان در سراسر تانک است و α نسبت بین نوسان ولتاژ هر زوج تفاضلی به ولتاژ تانک می‌باشد. همچنین دامنه نوسان به صورت زیر بیان می‌شود:

$$A_T = 2R_p I_{\text{oh}} \quad (15)$$



شکل ۱۰. نمای کلی مدار پیشنهاد شده



شکل ۱۱. جانمایی مدار ارائه شده

جدول ۲. مقادیر پارامترهای مدار پیشنهادی

M _{11,12}	M _{9,10}	M ₈	M ₇	M _{5,6}	M _{3,4}	M _{1,2}	V _{dd}	المان‌ها
15 μm/0.18μm	7.5μm/0.18μm	15μm/0.18μm	16μm/0.18μm	4μm/0.18μm	6μm/0.18μm	24μm/0.18μm	1	مقدار طراحی
C ₃₋₅	L _{1,2}	L ₃	L ₄	R ₆	R ₇	R ₈	R _{1,2}	المان‌ها
430fF	1nH	1.24nH	0.56nH	50Ω	600Ω	820Ω	1kΩ	مقدار طراحی
				M ₁₃	M ₁₄	M _{15,16}	R ₃₋₅	المان‌ها
				40μm/0.18μm	20μm/0.18μm	2μm/0.18μm	5kΩ	مقدار طراحی

۴- نتایج شبیه‌سازی

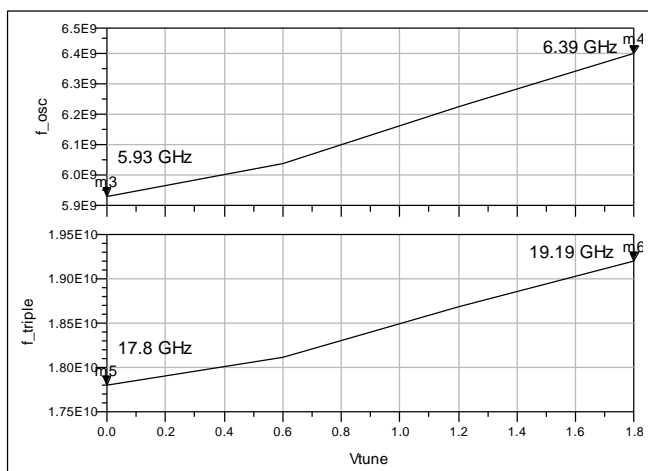
در این مقاله یک VCO کم‌نویز در فرکانس مرکزی ۱۸/۴۹ GHz معرفی و با استفاده از تکنولوژی ۰/۱۸ μm طراحی و شبیه‌سازی شده است. نمای کلی مدار ارائه شده در شکل ۱۰ نشان داده شده است. شکل ۱۱ تصویر جانشانی مدار را نشان می‌دهد. همانطور که مشاهده می‌شود، عمده فضای آی سی توسط سلف‌ها اشغال شده است. در این کار از یک سه برابر کننده فرکانس برای دستیابی به فرکانس ۱۷/۸ GHz تا ۱۹/۱۹ GHz با جریان مصرفی ۱۳/۶ میلی آمپر استفاده شده است. شکل ۱۲ محدوده تغییرات فرکانس مرکزی برحسب تغییرات ولتاژ V_{tune} را نشان می‌دهد. به ازای تغییرات ولتاژ از ۰ تا ۱/۸ ولت فرکانس اصلی نوسانگر از ۵/۹۳GHz تا ۶/۳۹ GHz و فرکانس نهایی خروجی بین ۱۷/۸ GHz تا ۱۹/۱۹ GHz تغییر می‌کند که رنج تغییرات فرکانس خروجی به‌صورت زیر بیان می‌شود:

$$Tuning\ Range\ (\%) = 200 \frac{\omega_{o,max} - \omega_{o,min}}{\omega_{o,max} + \omega_{o,min}} =$$

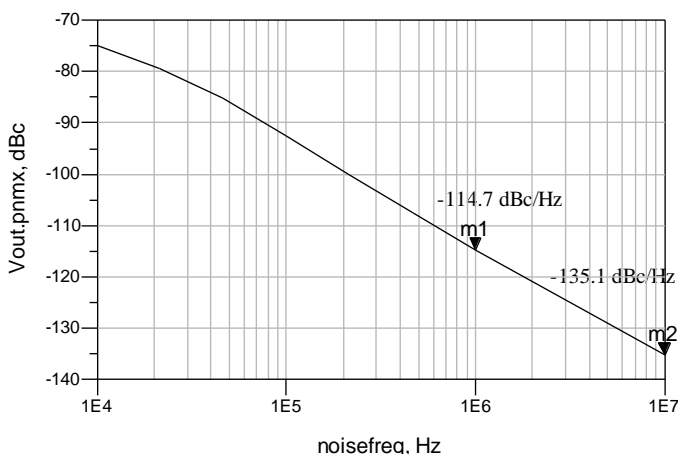
$$200 \frac{\left(\sqrt{\frac{C_{min}}{C_{max}} + \frac{C_{par}}{C_{max}}} \right)^{-1} - \left(\sqrt{1 + \frac{C_{par}}{C_{max}}} \right)^{-1}}{\left(\sqrt{\frac{C_{min}}{C_{max}} + \frac{C_{par}}{C_{max}}} \right)^{-1} + \left(\sqrt{1 + \frac{C_{par}}{C_{max}}} \right)^{-1}} \quad (17)$$

که $\omega_{o,min}$ و $\omega_{o,max}$ به ترتیب مین فرکانس ماکزیمم و مینیمم می‌باشند. C_{par} خازن تلفاتی ترانزیستورها، C_{min} و C_{max} مینیمم و ماکزیمم مقدار خازن ورکتور می‌باشد. با توجه به رابطه ۱۷ هر چه خازن‌های پارازیتی ترانزیستورها بیشتر باشد، رنج تغییرات فرکانس کاهش می‌یابد. بنابراین انتخاب مناسب اندازه ترانزیستورها در هنگام طراحی مهم است. در این کار یک محدوده تغییرات فرکانس ۷/۸٪ به دست آمده است.

شکل ۱۳ نویز فاز نوسانگر را نشان می‌دهد که در آفست فرکانسی MHz و ۱۰ MHz به ترتیب نویز فاز -۱۱۴/۷dBc/Hz و -۱۳۵/۱ dBc/Hz به‌دست آمده است. نویز فاز شبیه‌سازی شده برحسب تغییرات فرکانس نوسان در شکل ۱۴ نشان داده شده است. با تغییر فرکانس، نویز فاز بین -۱۱۳/۴۵ dBc/Hz تا -۱۱۴/۷۲ dBc/Hz تغییر می‌کند. شکل ۱۵ شکل موج خروجی نوسانگر f_o ، $2f_o$ و همچنین شکل موج خروجی میکسر را نشان می‌دهد.



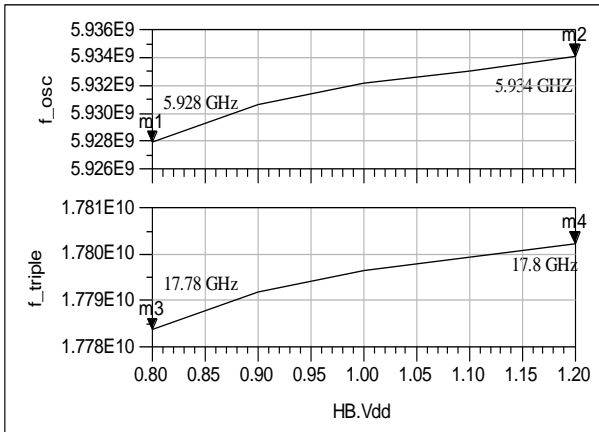
شکل ۱۲. محدوده تغییرات فرکانس خروجی اسپلاتور اصلی و سه برابر کننده برحسب V_{tune}



شکل ۱۳. تغییرات نویز فاز نوسانگر در فرکانس ۱۷/۸ GHz برحسب فرکانس آفست

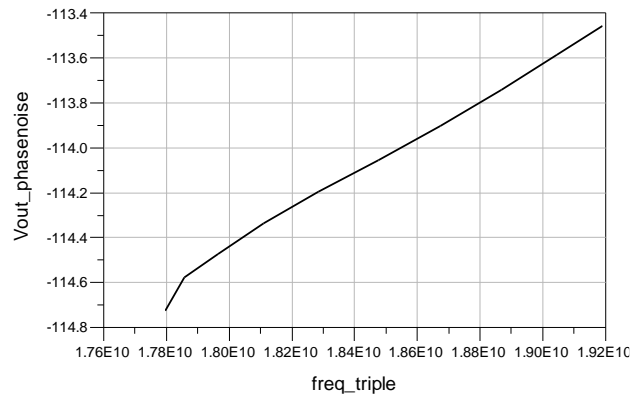
پارامترهایی مانند دما و تغییرات ولتاژ تغذیه، کارایی VCO را تحت تأثیر قرار می‌دهند. شکل ۱۶ و ۱۷ به ترتیب تغییرات فرکانس و نویز فاز بر حسب تغییرات ولتاژ تغذیه را نشان می‌دهند. با توجه به رابطه ۱۶ با افزایش ولتاژ تغذیه جریان زیاد شده و باعث بهتر شدن نویز فاز می‌شود که در شکل ۱۷ این بهبود نویز فاز نمایش داده شده است. همان‌طور که

به علاوه، شکل ۲۰ نشان می‌دهد که تغییرات نویز فاز با تحلیل مونت کارلو به ازای ۵۰ نمونه از $-114/619$ dBc/Hz تا $-114/629$ dBc/Hz می‌باشد. همچنین شکل ۲۱ شبیه‌سازی نویز فاز مدار VCO طراحی شده در حالت‌های مختلف گوشه‌های پروسه و حالت نرمال را نشان می‌دهد. در حالت نرمال فرکانس $17/8$ GHz با نویز فاز $-114/7$ dBc/Hz در فرکانس آفست 1 MHz به دست آمده است. در گوشه SS و FF به ترتیب فرکانس $17/68$ GHz با نویز فاز -114 dBc/Hz و فرکانس $17/88$ GHz با نویز فاز $-115/4$ dBc/Hz در فرکانس آفست 1 MHz حاصل شده است.

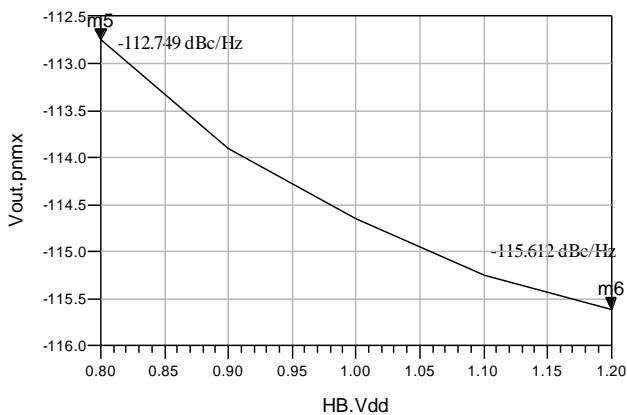


شکل ۱۶. فرکانس شبیه‌سازی شده بر حسب تغییرات ولتاژ تغذیه.

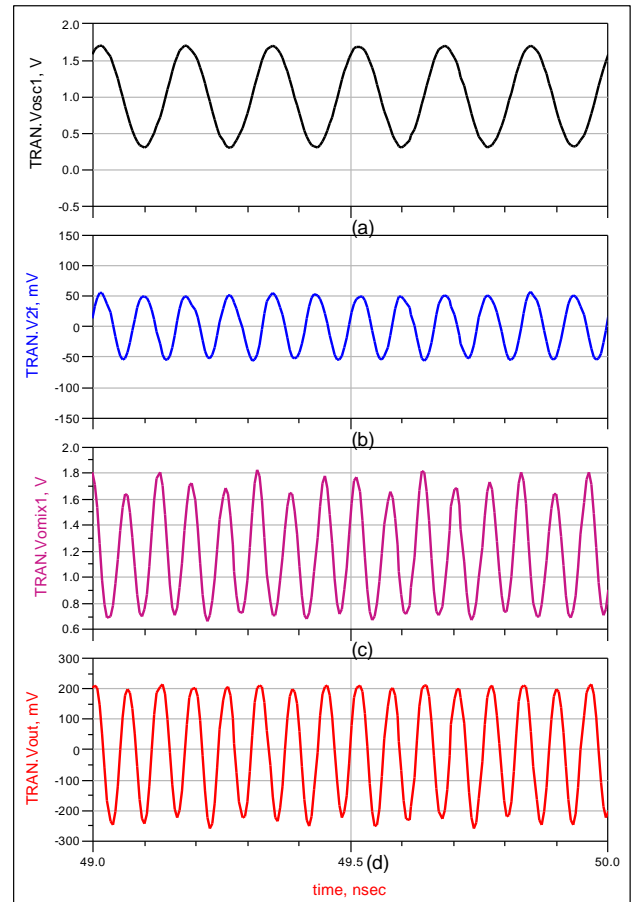
مشاهده می‌شود تغییرات فرکانس و نویز فاز بر حسب تغییرات ولتاژ تغذیه کم است. با تغییر ولتاژ تغذیه از $0/87$ تا $1/27$ نویز فاز از $-112/7$ تا $-115/6$ dBc/Hz تغییر می‌کند. تغییرات فرکانس و نویز فاز بر حسب تغییرات دما به ترتیب در شکل ۱۸ و شکل ۱۹ نشان داده شده است. همانطور که در رابطه ۱۶ مشخص است، با افزایش دما مقدار نویز فاز بدتر می‌شود که این اتفاق در شبیه‌سازی‌ها رخ داده است. با تغییر دما از -25 تا 100 درجه سانتی‌گراد فرکانس حدود 80 MHz و نویز فاز 111 dB تغییرات دارد.



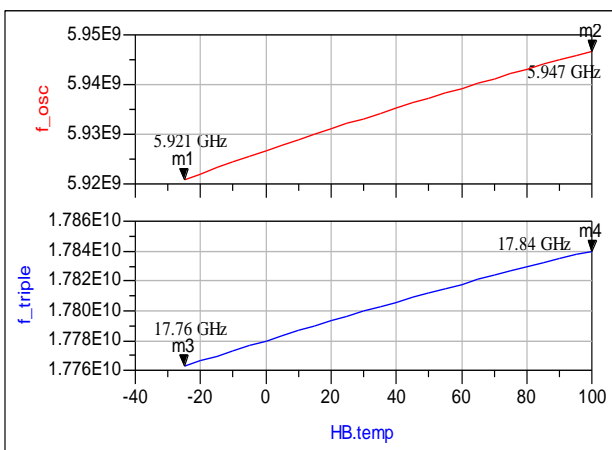
شکل ۱۴. نویز فاز VCO در آفست 1 MHz بر حسب فرکانس خروجی.



شکل ۱۷. نویز فاز شبیه‌سازی شده بر حسب تغییرات ولتاژ تغذیه.

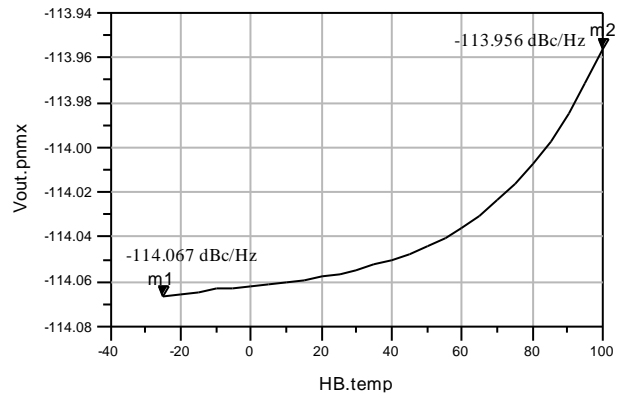


شکل ۱۵. شکل موج: (a) خروجی نوسانگر f_0 (b) خروجی نوسانگر $2f_0$ (c) خروجی میکسر قبل از بافر (d) خروجی میکسر بعد از بافر.



شکل ۱۸. فرکانس شبیه‌سازی شده بر حسب تغییرات دما.

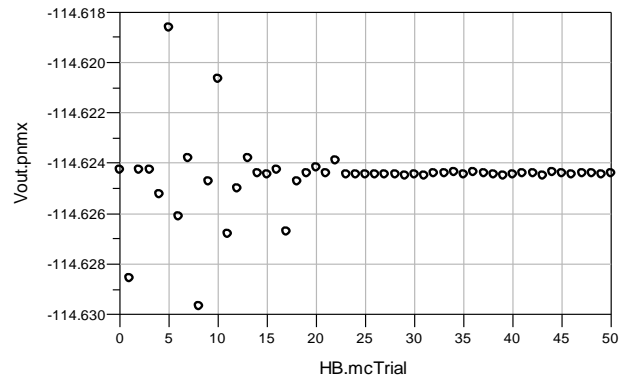
مشاهده می‌شود در محاسبه ضریب شایستگی، تمامی پارامترهای مدار در نظر گرفته شده است. به عنوان مثال با افزایش فرکانس نوسان، FOM بهتر می‌شود. همچنین با افزایش جریان با توجه به رابطه ۱۶ نویز فاز بهتر شده و توان مصرفی افزایش می‌یابد. مشاهده می‌شود که اثر تغییرات هر دو مورد در رابطه ۱۸ در نظر گرفته شده است و باعث تغییر ضریب شایستگی VCO می‌شود. جدول ۳ مقایسه کارایی VCO با کارهای دیگران از نظر فرکانس مرکزی، نویز فاز، توان مصرفی و FOM را نشان می‌دهد. با توجه به جدول ۳، مدار VCO طراحی شده در مقایسه با کارهای دیگران دارای نویز فاز کم با توان مصرفی و ضریب شایستگی مناسب می‌باشد.



شکل ۱۹. نویز فاز شبیه سازی شده برحسب تغییرات دما.

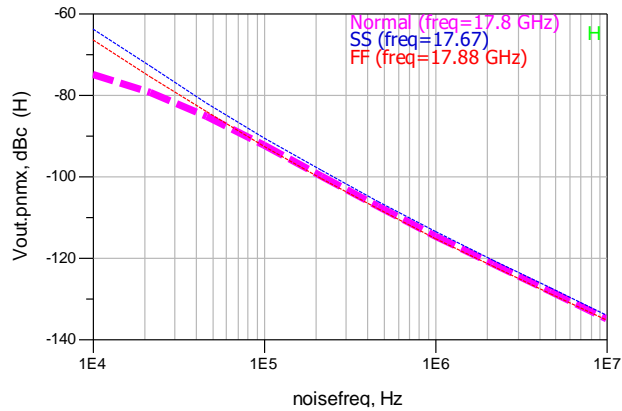
۵- نتیجه گیری

با استفاده از تکنولوژی ۰/۱۸ μm، نوسانگری با فرکانس نوسان خروجی در محدوده ۱۷/۸ GHz تا ۱۹/۱۹ GHz طراحی و در نرم افزار ADS و Cadence شبیه سازی شده است. وکتورها در محدوده فرکانس پایین خوب کار می‌کنند. برای این منظور، VCO در فرکانس پایین طراحی شده است. با استفاده از ضرب کننده این امکان به وجود می‌آید که عمل مصالحه بین نویز فاز، توان مصرفی و بازه فرکانس در فرکانس‌های بالا به راحتی انجام گیرد. بنابراین، با این کار می‌توان به نویز فاز بهتری در فرکانس مورد نظر دست پیدا کرد. همچنین در طراحی هسته VCO شرایط راه اندازی قوی در نظر گرفته شده است. VCO برای اینکه شرایط راه اندازی خوبی داشته باشد، ابتدا در کلاس AB راه می‌افتد و در ادامه برای داشتن نویز فاز بهتر با توان مصرفی مناسب در کلاس C قرار می‌گیرد.



شکل ۲۰. نویز فاز شبیه سازی شده با مونت کارلو به ازای ۵۰ نمونه.

کاربرد این مدار برای طراحی فرستنده و گیرنده‌های RF کاملاً مجتمع در باند K مناسب می‌باشد. در فرکانس مرکزی ۱۷/۸ GHz نویز فاز -۱۱۴/۷ dBc/Hz در آفست ۱ MHz به دست آمده است. هسته اصلی این مدار جریان ۱۳/۴ mA در ولتاژ تغذیه ۱ ولت مصرف می‌کند. در مرحله آخر، شبیه سازی و تحلیل اثر تغییرات پارامترهای فرآیند ساخت و تغییرات دما انجام شده است. نتایج به دست آمده از تحلیل مونت کارلو و گوشه‌های فرآیند نشان می‌دهد که مدار طراحی شده نسبت به تغییرات دما و پارامترهای فرآیند ساخت مقاوم است.



شکل ۲۱. منحنی‌های نویز فاز به دست آمده در تحلیل گوشه‌های فرآیند.

جدول ۳. مقایسه نوسان ساز طراحی شده با کارهای دیگران.

*frequency Tuning Range

مراجع	پروژه	فرکانس مرکزی و FTR*	نویز فاز در آفست ۱ MHz (dBc/Hz)	توان مصرفی (mw)	ضریب شایستگی** (dBc/Hz)
[۵]	0.18-μm BiCMOS	3.3% 12.64	-117.4 @1MHz	4.3	-183.4
[۱۵]	0.25-μm SiGe	1.8% 23.29	-80 @100KHz	180	-135
[۱۲]	0.18-μm CMOS	10.4% 20.92	-111.7 @1MHz	40.3	-182.7
این کار	0.18-μm CMOS	7.8% 18.49	-114.7 @1MHz	13.4	-186.6

** FOM_T

برای مقایسه کارایی VCO با کارهای دیگران، پارامتر ضریب شایستگی (FOM) استفاده شده است [۷] و FOM_T و FOM_T به صورت زیر تعریف می‌شوند:

$$FOM = L\{f_{offset}\} - 20\log\left(\frac{f_0}{f_{offset}}\right) + 10\log\left(\frac{P_{DC}}{1mw}\right) \quad (18)$$

$$FOM_T = FOM - 20\log\left(\frac{FTR}{10\%}\right) \quad (19)$$

که $L\{f_{offset}\}$ نویز فاز در فرکانس مرکزی، f_0 فرکانس نوسان، f_{offset} فرکانس آفست و P_{DC} توان مصرفی می‌باشد. همان طور که در رابطه ۱۸

مراجع

- [10] روح‌الله نوروزی دهناشی و ابراهیم فرشیدی، «افزایش توان تفکیک ساختار MASH مرتبه دو مبتنی بر GRO و مدولاسیون عرض پالس در ورودی»، *مجله مهندسی برق دانشگاه تبریز*، جلد ۴۵، شماره ۴، صفحه ۲۲۱-۲۲۱، ۱۳۹۴.
- [11] A. Bevilacqua, F. P. Pavan, C. Sandner, A. Gerosa, and A. Neviani, "Transformer-based dual-mode voltage-controlled oscillators," *IEEE Trans. Circuits Syst. II, Exp. Briefs*, vol. 54, no. 4, pp. 293-297, 2007.
- [12] S. Ko, J. -G. Kim, T. Song, E. Yoon, and S. Hong, "K- and Q-bands CMOS frequency sources with X-band quadrature VCO," *IEEE Trans. Microw. Theory Techn.*, vol. 53, no. 9, pp. 2789-2800, 2005.
- [13] G. Bu, A. R. Tavakoli, and K. Entesari, "A 24 GHz indirect VCO in 0.18 μ m CMOS technology," in *Proc. Microw. Integr. Circuits Conf.*, pp. 71-74, 2008.
- [14] A. Mazzanti, P. Andreani, "Class-C harmonic CMOS VCOs with a general result on phase noise," *IEEE Journal of Solid-State Circuits*, vol. 43, no. 12, pp. 2716-2729, 2008.
- [15] M. Danesh, F. Gruson, P. Abele, and H. Schumacher, "Differential VCO and frequency tripler using SiGe HBTs for the 24 GHz ISMband," in *IEEE RFIC Symp.*, pp. 277-280, 2003.
- [16] A. Hajimiri and T. H. Lee, "Corrections to A general theory of phase noise in electrical oscillators," *IEEE J. Solid-State Circuits*, vol. 33, no. 6, pp. 928-928, 1998.
- [17] L. Lu, Z. Tang, P. Andreani, A. Mazzanti, and A. Hajimiri, "Comments on 'A general theory of phase noise in electrical oscillators'", *IEEE J. Solid-State Circuits*, vol. 43, no. 9, p. 2170, 2008.
- [18] A. Hajimiri and T.H. Lee, "A general theory of phase noise in electrical oscillators," *IEEE J. Solid-State Circuits*, vol. 33, no. 2, pp. 179-194, 1998.

- [1] J. Sun, A. Ch. Boon, X. Zhu, X. Yi, Kh. Dervishi, and F. Meng, "A Low-Power Low-Phase-Noise VCO with Self-Adjusted Active Resistor," *IEEE Microw. Wireless letters*, vol. 26, no. 3, pp. 201-203, 2016.
- [2] G. Li, L. Liu, Y. Tang, and E. Afshari, "A low-phase-noise wide-tuning-range oscillator based on resonant mode switching," *IEEE J. Solid-State Circuits*, vol. 47, no. 6, pp. 1295-1308, 2012.
- [3] M. M. Bajestan, V. D. Rezaei, and K. Entesari, "A Low Phase-Noise Wide Tuning-Range Quadrature Oscillator Using a Transformer-Based Dual-Resonance LC Ring," *IEEE Trans. Microw. Theory Techn.*, vol. 63, no. 4, pp. 1142-1153, 2015.
- [4] Q. Zou, K. Ma, and K. S. Yeo, "A Low Phase Noise and Wide Tuning Range Millimeter-Wave VCO Using Switchable Coupled VCO-Cores," *IEEE Trans. Circuits Syst. I*, vol. 62, no. 2, pp. 554-563, 2015.
- [5] Q. Zou, K. Ma, K. S. Yeo, and W. M. LiM, "Design of a Ku band low-phase-noise VCO using the dual LC tanks," *IEEE Trans. Circuits Syst. II, Exp. Briefs*, vol. 59, no. 5, pp. 262-266, 2012.
- [6] T. P. Wang, Z.M. Tsai, K. J. Sun, and H. Wang, "Phase-noise reduction of X-band push-push oscillator with second-harmonic self-injection technique," *IEEE Trans. Microw. Theory Techn.*, vol. 55, no. 1, pp. 66-77, 2007.
- [7] L. Fanori and P. Andreani, "Low-phase-noise 3.4-4.5 GHz dynamic bias class-C CMOS VCOs with a FoM of 191 dBc/Hz," in *Proc. Eur. Solid State Circuits Conf.*, pp. 406-409, 2012.
- [8] M. Hsieh, and G. E. Sobelman, "Comparison of LC and Ring VCOs for PLLs in a 90 nm Digital CMOS Process," In *Proceedings, international SOC design conference*, pp. 19-22, 2006.
- [9] محمدعظیم کرمی، میثاق انصاریان و سوده عقلی‌مقدم، «نوسان‌ساز حلقوی جدید کنترل‌شده با ولتاژ با استفاده از اثر میلر»، *مجله مهندسی برق دانشگاه تبریز*، جلد ۴۷، شماره ۱، صفحه ۲۲۱-۲۲۸، ۱۳۹۶.

زیرنویس‌ها

⁸ Linear time variation⁹ Lee¹ Impulse sensitivity function (ISF) 0¹ Tuning range 1¹ Figure of merit 2¹ Complementary Metal Oxide Semiconductor² Radio frequency³ Voltage control oscillator⁴ Ring⁵ layout⁶ Quadrature voltage control oscillator⁷ Tail