استراتژی کنترلی تعمیم‌یافته مدولاسیون پهنای پالس بر مبنای حامل(GCB-PWM)برای مبدل‌های پشت به پشت چندسطحی

سید مهرداد موسویان[۱]، کارشناسی ارشد؛ هدی قریشی[۲]، استادیار؛ محمدرضا ذهابی[۳]، استادیار

۱- دانشکده مهندسی برق و کامپیوتر- دانشگاه صنعتی نوشیروانی بابل- بابل- ایران- mehrdadmosavian@yahoo.com
۲- دانشکده مهندسی برق و کامپیوتر- دانشگاه صنعتی نوشیروانی بابل- بابل- ایران- ghoreishy@nit.ac.ir
۳- دانشکده مهندسی برق و کامپیوتر- دانشگاه صنعتی نوشیروانی بابل- بابل- ایران- zahabi@nit.ac.ir

چکیده: در این مقاله، یک استراتژی کنترلی تعمیم‌یافته از مدولاسیون پهنای پالس بر مبنای حامل (GCB-PWM) که برای مبدل‌های چندسطحی پشت به پشت مناسب می‌باشد، پیشنهاد گردیده است. هدف از روش پیشنهادی، ایجاد یک الگوی کلیدزنی به نحوی است که بدون افزایش فرکانس کلیدزنی، دامنه اولین هارمونیک حذف نشده ولتاژ خروجی، حذف شود یا به زیر حد مجاز استاندارد خود کاهش یابد. این امر با ثابت نگه‌داشتن اندیس مدولاسیون دامنه در مقدار یا مقادیر مشخص و در عوض تغییر ولتاژ لینک dc میانی، محقق و منجر به مزایای قابل توجهی از جمله بهبود اعوجاج هارمونیکی کل (THD) و کاهش اندازه فیلتر خروجی می‌گردد. روش پیشنهادی بر روی مبدل هفت‌سطحی پشت به پشت (BTB) از نوع پل H متوالی (CHB) اعمال شده است. نتایج شبیه‌سازی حاکی از برتری روش کنترلی پیشنهادی نسبت به روش متعارف CB-PWM از نقطه‌نظر اعوجاج هارمونیکی کل و اندازه فیلتر خروجی می‌باشد.

واژه‌های کلیدی: پل H متوالی، GCB-PWM، منابع dc متغیر، سایز فیلتر خروجی، اعوجاج هارمونیکی کل

A Generalized Carrier-Based PWM Technique for Multi-Level Back-to-Back Converters

Seyyed Mehrdad Mousavian[1], MSc; Hoda Ghoreishy[2], Assistant Professor; Mohammad Reza Zahabi[3], Assistant Professor

1- Faculty of Electrical and Computer Engineering, Babol Noushirvany University of Technology, Babol, Iran, Email: mehrdadmosavian@yahoo.com
2- Faculty of Electrical and Computer Engineering, Babol Noushirvany University of Technology, Babol, Iran, Email: ghorishy@nit.ac.ir
3- Faculty of Electrical and Computer Engineering, Babol Noushirvany University of Technology, Babol, Iran, Email: zahabi@nit.ac.ir

Abstract: This paper proposes a generalized carrier-based pulse width modulation (GCB-PWM) technique suitable for multi-level back to back (BTB) converters. The objective of GCB-PWM technique is to produce a pulse pattern in such a way that the first non-eliminated harmonic contentof the output voltage is eliminated or reduced below its permitted value without increasing the switching frequency. This is achieved by fixing the amplitude modulation index in some special values but changing the intermediate dc link voltages instead; leading to salient advantages such as the total harmonic distortion (THD) improvement and output filter size reduction. The proposed GCB-PWM technique has been applied on a seven-level BTB cascaded H-bridge (CHB) system. Simulation results show the superiority of this technique over the conventional CB-PWM from the THD and filter size points of view.

Keywords: Cascaded H-Bridge, GCB-PWM, variable dc sources, output filter size, total harmonic distortion

تاریخ ارسال مقاله: ۱۳۹۵/۱۰/۱۸
تاریخ اصلاح مقاله: ۱۳۹۵/۱۲/۱۵
تاریخ پذیرش مقاله: ۱۳۹۶/۰۵/۳۰
نام نویسنده مسئول: هدی قریشی
نشانی نویسنده مسئول: ایران- بابل- خیابان شریعتی- دانشگاه صنعتی نوشیروانی بابل

۱- مقدمه

امروزه روش‌های مختلفی از مدولاسیون به منظور تولید ولتاژ خروجی که حتی‌الامکان به شکل موج مرجع نزدیک باشد، برای مبدل‌های چندسطحی پشت به پشت (BTB[۱]) پیشنهاد گردیده است [۴ - ۱]. این روش‌ها به دو دسته فرکانس بالا و فرکانس پایین تقسیم می‌شوند. شرایط زیر را باید به هنگام مقایسه روش‌های متفاوت از مدولاسیون در نظر داشت:

- استفاده مناسب ازمنبع تغذیه dc،که امکان دست‌یابی به ولتاژخروجی بالاتر را بدون تغییر در اندازه‌ی منبع dc فراهم می‌سازد.
- کنترل خطی مطلوب برای ولتاژ یا جریان.
- محتوای هارمونیکی کم در ولتاژ یا جریان خروجی به ویژه در ناحیه فرکانس پایین.
- تلفات کم کلیدزنی (مرتبط با کاهش فرکانس کلیدزنی).

روش‌های کنترلی فرکانس پایین از جمله حذف هارمونیک انتخابی (SHE[۲]) و یا بهینه سازی آن (SHM[۳])، محبوبیت بسیاری در کاربردهای ولتاژ متوسط و توان بالا به‌دست آورده‌اند. این محبوبیت به دلیل توانایی آن‌ها در کاهش فرکانس کلیدزنی بدون اعوجاج در شکل موج خروجی می‌باشد [۷ - ۵]. به هر حال، روش‌های کنترلی فرکانس پایین به طور ذاتی پاسخ دینامیکی کندی دارند و همین مساله موجب می‌شود تا برای برخی از کاربردها نامناسب باشند. در مقابل، انواع روش‌های مدولاسیون پهنای پالس بر مبنای حامل (CB-PWM[۴]) [۱۲-۸] و مدولاسیون بردار فضایی (SVM[۵]) [۱۶-۱۳]، در رده‌ی روش‌های فرکانس بالا قرار می‌گیرند و پاسخ دینامیکی سریع‌تری از خود نشان می‌دهند. مرجع [۱۷] به تحلیل هارمونیک‌های خروجی اینورترهای چندسطحی در حالت کلیدزنی نامتقارن پرداخته است. کلیدزنی نامتقارن به دلیل عدم یکسان بودن کلیدهای نیمه هادی در مدار مبدل اتفاق می‌افتد و منجر به تولید هارمونیک‌های اضافی در سیستم می‌شود.

به طور کلی روش‌های کنترلی مذکور در راستای رسیدن به اهداف خود، ازمشخصه پهنای پالس به عنوان درجه آزادی استفاده می‌نمایند. واضح است که با افزایش فرکانس کلیدزنی، تعداد هارمونیک‌های مضر بیش‌تری در ولتاژ خروجی حذف می‌شود. اما با افزایش فرکانس، تلفات نیز به صورت قابل ملاحظه‌ای افزایش می‌یابد.

در نظر گرفتن مشخصه دامنه پالس‌ها به عنوان درجه آزادی اضافی در سیستم، دید تعمیم یافته‌ای به روش‌های کنترلی متعارف می‌بخشد. بدین معنا که مشخصه دامنه پالس نیز از وزنی مساوی با مشخصه پهنای پالس در جهت تولید خروجی مطلوب برخوردار باشد. به بیانی دیگر، مدولاسیون دامنه پالس (PAM[۶]) به طور همزمان با PWM به اینورتر چندسطحی اعمال می‌گردد. در این صورت، کیفیت روش‌های کنترلی متعارف مدولاسیون پهنای پالس بیش از پیش بهبود می‌یابد.

در این مقاله، استراتژی جدید کنترلی بر مبنای حامل که دو مدولاسیون پهنای پالس و دامنه پالس را با هم ترکیب می‌نماید (GCB-PWM[۷])، برای اینورترهای چندسطحی ولتاژ متوسطی که در سیستم‌های BTB مورد استفاده قرار می‌گیرند، پیشنهاد شده است. روش پیشنهادی GCB-PWM از طریق ثابت نگه‌داشتن اندیس مدولاسیون دامنه در مقدار یا مقادیر مشخص و در عوض تغییر ولتاژ لینک‌های dc میانی در مبدل‌های BTB تحقق می‌یابد. بدین ترتیب درجه آزادی سیستم در راستای رسیدن به مشخصات عملکردی مطلوب افزایش یافته که منجر به کاهش اعوجاج هارمونیکی کل (THD[۸]) و بهبود اندازه فیلتر خروجی بدون افزایش فرکانس کلیدزنی می‌گردد.

در بخش دوم به معرفی روش پیشنهادی GCB-PWM پرداخته می‌شود. سپس طراحی یک مبدل BTB هفت سطحی از نوع CHB[۹] جهت تحقق روش GCB-PWM در بخش سوم ارائه گشته، نتایج شبیه‌سازی و مقایسه روش پیشنهادی با روش متعارف CB-PWM جهت اثبات برتریGCB-PWM از نقطه نظر بهبود THD و کاهش سایز فیلتر خروجی نیز در بخش چهارم نشان داده خواهد شد.

۲- روش پیشنهادی GCB-PWM

ولتاژ فاز منتجه از روش CB-PWM دوسطحی با سیگنال حامل مثلثی، دارای طیف هارمونیکی به صورت زیر می‌باشد [۱۸]:

$$\begin{aligned} V_p(t) &= m_a \frac{V_{dc}}{2}\cos(\omega_F t+\theta) \\ &+ \frac{2V_{dc}}{\pi}\sum_{i=1}^{\infty}\frac{J_0(im_a\frac{\pi}{2})}{i}\sin(\frac{i\pi}{2})\cos(i(\omega_C t+\varphi)) \\ &+ \frac{2V_{dc}}{\pi}\sum_{i=1}^{\infty}\sum_{j=\pm1}^{\infty}[\frac{J_j(im_a\frac{\pi}{2})}{i}\sin((i+j)\frac{\pi}{2}) \\ &\times\cos(i(\omega_C t+\varphi)+j(\omega_F t+\theta))] \end{aligned} \quad (۱)$$

که m_a اندیس مدولاسیون دامنه، ω_F فرکانس موج مرجع، ω_C فرکانس موج حامل، i اندیس گروه، j اندیس هارمونیک باند کناری از هر گروه، φ شیفت فاز موج حامل، θ شیفت فاز موج مرجع و J_0 و J_1 توابع بسل نوع اول می‌باشند.

با تعمیم رابطه (۱) برای اینورترهای چندسطحی، ولتاژ فاز یک اینورتر چندسطحی با N سطح به قرار زیر است:

$$\begin{aligned} V_p(t) &= m_a V\cos(\omega_F t+\theta) \\ &+ \frac{4V}{\pi}\sum_{h=1}^{\infty}\frac{J_0(hm_a\pi)}{2h}\sin(h\pi)\cos(2h(\omega_C t+\varphi)) \\ &+ \frac{4V}{\pi}\sum_{h=1}^{\infty}\sum_{j=\pm1}^{\infty}[\frac{J_j(hm_a\pi)}{2h}\sin((2h+j)\frac{\pi}{2}) \\ &\times\cos(2h(\omega_C t+\varphi)+j(\omega_F t+\theta))] \end{aligned} \quad (۲)$$

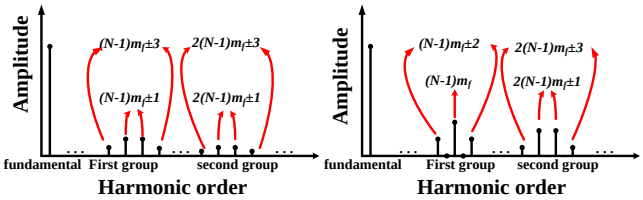
که V دامنه ولتاژ پله‌ای خروجی اینورتر، $h=h_0(N-1)/2$ و h_0 اندیس گروه ولتاژ فاز می‌باشد. این معادله شامل سه عبارت به شرح زیر است:

- عبارت اول، دامنه هارمونیک اصلی را ارائه، و نسبت مستقیم آن را با اندیس مدولاسیون دامنه نشان می‌دهد.

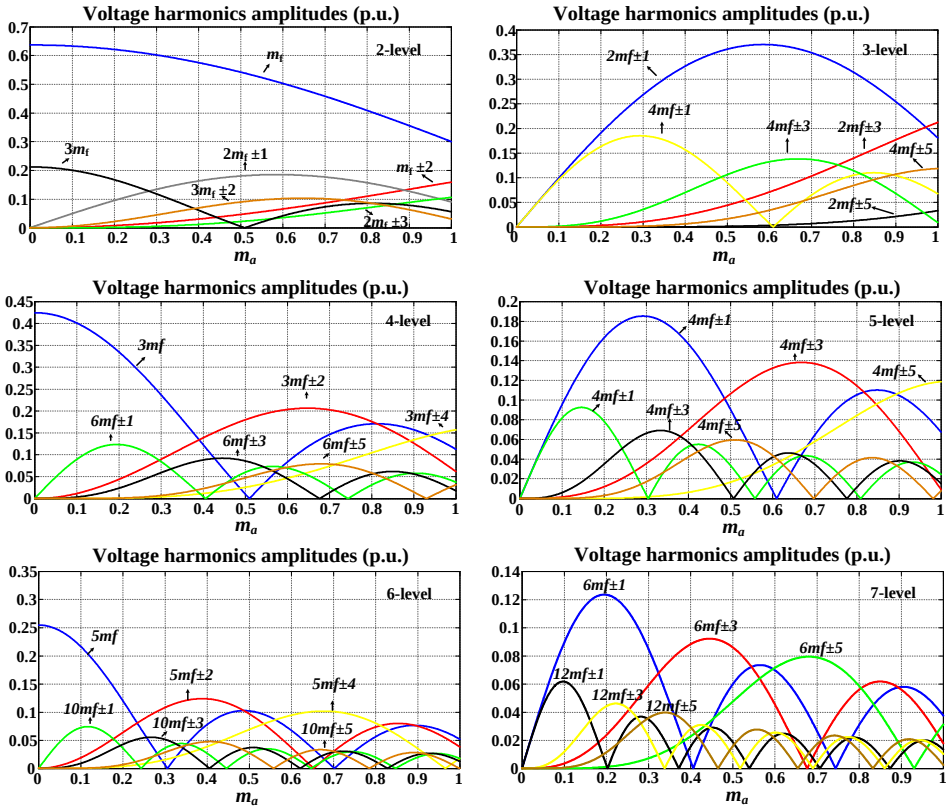
- عبارت دوم، دامنه هارمونیک‌های ولتاژ خروجی را در فرکانس‌هایی برابر مضرب‌های طبیعی از فرکانس حامل (هارمونیک مرکزی هر گروه) ارائه، و نشان می‌دهد که اگر h عددی طبیعی باشد، در فرکانس‌های مذکور، هارمونیکی وجود نخواهد داشت.
- محتوای عبارت سوم، دامنه هارمونیک‌های باند کناری در دو سمت هارمونیک مرکزی را مشخص می‌کند. براساس بخش $\sin[(2h+j)\pi/2]$ در این عبارت، هارمونیک‌های باند کناری مرتبه فرد برای هارمونیک‌های مرکزی مرتبه زوج و هارمونیک‌های باند کناری مرتبه زوج برای هارمونیک‌های مرکزی مرتبه فرد وجود خواهد داشت.

نمونه‌ای از طیف هارمونیکی ولتاژ خروجی چندسطحی برای روش PWM با حامل مثلثی، به ازای یک اندیس مدولاسیون مشخص در شکل ۱ نمایش داده شده است، که m_f اندیس مدولاسیون فرکانس و N تعداد سطوح اینورتر می‌باشد. شکل ۲ نیز مقادیر پریونیت (بر مبنای V) محاسبه‌شده‌ی هارمونیک‌های ولتاژ فاز بر حسب اندیس مدولاسیون را برای اینورترهای با تعداد مختلف سطوح نشان می‌دهد. رابطه (۲) بیان می‌کند که دامنه هر هارمونیک صرفاً به اندازه اندیس مدولاسیون دامنه بستگی داشته و مستقل از اندیس مدولاسیون فرکانس و زوایای موج مرجع و حامل می‌باشد.

از شکل‌های ۱ و ۲ استنباط می‌شودکه مهم‌ترین هارمونیک به ازای هر m_f، هارمونیک مرکزی گروه اول است. در صورتی‌که این هارمونیک برابر با صفر باشد، هارمونیک‌های باند کناری مهم‌ترین و مضرترین هارمونیک‌ها خواهند بود. چنانچه این هارمونیک‌ها به هر طریقی حذف نشوند، تلفات بسیاری را به دنبال خواهند داشت. همانطور که در شکل ۱ نشان داده شده است، برای یک اینورتر N سطحی، دامنه‌ی هارمونیک غالب ولتاژ فاز، در یک یا چند نقطه از محور افقی به صفر یا حداقل مقدار خود می‌رسد. بنابراین، اگر m_a در نقاط مذکور تنظیم گردد، اثر هارمونیک غالب به حداقل می‌رسد. این موضوع، امتیاز اصلی روش GCB-PWM ارائه شده در این مقاله می‌باشد. در این مقاله مبدل (CHB) هفت سطحی با اتصال BTB برای تحقق روش مدولاسیون پیشنهادی مورد مطالعه موردی قرار گرفته است. همانطورکه پیش‌تر بیان شد، هارمونیک‌های واقع درگروه اول به ویژه هارمونیک مرکزی گروه و هارمونیک‌های کناری، بیش‌ترین تأثیر را بر روی THD می‌گذارند. در اینورتر هفت‌سطحی CHB کنترل شده با CB-PWM متعارف، هارمونیک مرکزی گروه اول ($6m_f$) برابر با صفر است. بنابراین هارمونیک‌های باند کناری ($6m_f\pm1$)، مهم‌ترین و مضرترین هارمونیک‌ها خواهند بود.



شکل ۱: محتوای هارمونیکی ولتاژ خروجی یک مبدل N سطحی کنترل‌شده با روش CB-PWM به ازای m_a مشخص



شکل ۲: مقادیر پریونیت (بر مبنای V) محاسبه‌شده‌ی هارمونیک‌های ولتاژ فاز بر حسب اندیس مدولاسیون برای تعداد مختلف سطوح

همانطور که از شکل ۳ مشخص است، به ازای m_a=۰/۴ و m_a=۰/۷۴، دامنه هارمونیک مرتبه $6m_f\pm1$ به صفر می‌رسد. اندیس‌های مذکور را به ترتیب با m_{opt1} و m_{opt2} نشان می‌دهیم. طبق رابطه (۲)، اندازه دامنه هارمونیک اصلی به شاخص m_a و V_{dc} وابسته است. بنابراین، GCB-PWM به صورت زیر تحقق می‌یابد:

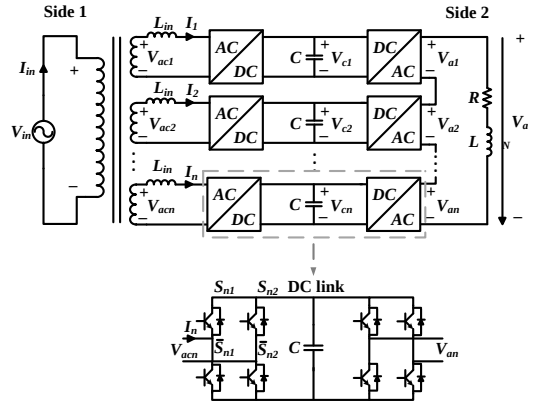
هدف از روش پیشنهادی، حذف یا کاهش هارمونیک مرکزی یا کناری گروه اول بدون افزایش فرکانس کلیدزنی می‌باشد. به همین منظور، می‌توان به‌جای استفاده از اندیس‌های مختلف مدولاسیون، همواره m_a را برابر با m_{opt1} یا m_{opt2} درنظر گرفت تا بدین طریق دامنه هارمونیک مرتبه $6m_f\pm1$ به صفر برسد. در این صورت مطابق با (۲) و با توجه به ثابت بودن V در مبدل‌های متعارف، دامنه هارمونیک اصلی همواره در دو مقدار مشخص متناسب با m_{opt1} یا m_{opt2} ثابت می‌ماند. به بیانی دیگر، با اعمال روش مذکور، توانایی کنترل دامنه مؤلفه اول ولتاژ خروجی که جزو مشخصه‌های ذاتی CB-PWM است از دست می‌رود که مطلوب نیست. جهت بازگرداندن مجدد توانایی کنترل دامنه به استراتژی GCB-PWM، V باید به اندازه $V\times m_a/m_{opti}$ $(i=1,2)$ کاهش یا افزایش یابد (کاهش برای مقادیر $m_a\leq m_{opti}$ و افزایش برای مقادیر $m_a\geq m_{opti}$). بدین طریق اندازه هارمونیک $6m_f\pm1$ همواره برابر صفرگردیده و در عین حال توانایی کنترل دامنه مؤلفه اول ولتاژ خروجی نیز برقرار می‌گردد.

با این تفاسیر، چنانچه $m_a>m_{opti}$ باشد، نسبت m_a/m_{opti} بزرگ‌تر از یک می‌شود و این به معنای افزایش ولتاژ لینک dc از مقدار حداکثر خود و در نتیجه افزایش تلفات کلیدزنی است که قابل قبول نیست. روش جای‌گزین استفاده از راه‌کار ترکیبی رابطه (۳) است.

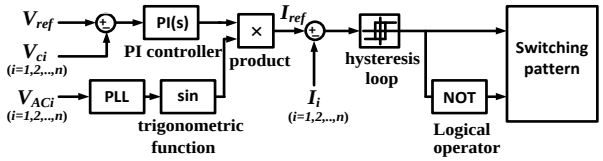
$$\begin{aligned} &m_a \le m_{opt1} \rightarrow m_a = m_{opt1}, V_{new} = V \times \frac{m_a}{m_{opt1}} \\ &m_{opt1} < m_a \le m_{opt2} \rightarrow m_a = m_{opt2}, V_{new} = V \times \frac{m_a}{m_{opt2}} \\ &m_a > m_{opt2} \rightarrow m_a = 1, V_{new} = V \times m_a = V_{new} = V \end{aligned} \quad (۳)$$

که $V_{dc\text{-}new}$ مقدار جدید لینک dc می‌باشد. بنابراین محتوای مضرترین هارمونیک $(6m_f\pm1)$ حذف می‌شود و یا به طور قابل ملاحظه‌ای کاهش می‌یابد.

مدل تک‌فاز مبدل BTB بر اساس ساختار CHB که شامل قابلیت‌های مزبور می‌باشد، درشکل ۳ نشان داده شده است. در این شکل، V_{in} ولتاژ شبکه، I_{in} جریان شبکه، $V_{aci(i=1,2,\ldots,n)}$ ولتاژ مؤثر سمت فشار ضعیف، $I_{i(i=1,2,\ldots,n)}$جریان مؤثر ورودی به سلول‌ها و C ظرفیت خازنی می‌باشد. هر سلول ac-dc-ac دوجهته، از دو پل H و یک لینک dc تشکیل شده است. مبدل در سمت ۱ به شبکه و در سمت ۲ به یک بار مشخص متصل می‌شود. در نمونه پیشنهادی، سمت۱ به عنوان یکسوکننده فعال و سمت ۲ به عنوان اینورتر عمل می‌کند. برای سمت یکسوکننده، از کنترل جریان هیسترزیس استفاده می‌شود که بلوک دیاگرام آن در شکل ۴ نشان داده شده است. این روش بر اساس کنترل جریان ورودی مبدل با هدف رسیدن به ضریب توان واحد است. همانطور که از شکل ۴ مشخص است، ولتاژ خازن‌ها (V_{ci}) به طور مستقل با مقدار مرجع مناسب (V_{ref})، جهت تولید سیگنال‌های خطای مجزا مقایسه شده‌اند. سپس این خطاها با هدف تولید دامنه جریان مرجع برای سلول‌های یکسوکننده، وارد کنترل‌کننده PI می‌شوند. به منظور فراهم آمدن ضریب توان واحد، دامنه‌های جریان در موج‌های سینوسی پریونیت که هم‌فاز با ولتاژ ورودی (V_{in}) هستند، ضرب شده و در نتیجه برای هرسلول یکسوکننده، جریان‌های مرجع اختصاصی تولید خواهدشد. جریان‌های نمونه‌برداری شده از سلول‌های یکسوکننده (I_i)، باجریان‌های مرجع خود مقایسه و خطاهای مربوط وارد باند هیسترزیس می‌شوند تا سیگنال‌های مناسب برای گیت کلیدهای یکسوکننده CHB تولید گردند. از اینرو، ولتاژ هرکدام از خازن‌ها به طورجداگانه کنترل می‌شود. طراحی سیستم شکل ۳ شامل انتخاب نوع کلید مورد استفاده، تعیین مقادیر ظرفیت خازن‌ها و اندوکتانس‌های ورودی می‌باشد که در بخش ۳ به تفصیل ارائه گشته است.



شکل ۳: طرح کلی مبدل CHB اتصال‌یافته به صورت BTB



شکل ۴: طرح تک‌فاز کنترل جریان هیسترزیس برای یکسوساز

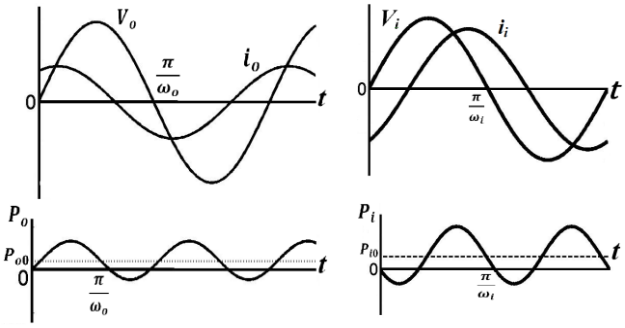
۳- طراحی مبدل هفت سطحی پشت به پشت جهت تحقق روش GCB-PWM

در این بخش به طراحی سیستم شکل ۳ پرداخته می‌شود و سپس روش کنترلی GCB-PWM به اینورتر هفت‌سطحی CHB با منابع dc متغیر و روش کنترلی متعارف CB-PWM نیز به همان اینورتر با منابع dc ثابت اعمال می‌گردد. مهم‌ترین بخش طراحی سیستم، انتخاب مقادیر اجزاء ذخیره‌کننده‌ی انرژی $(C_{i(i=1,2,3,\ldots,n)})$ و همچنین اندوکتانس‌های ورودی (L_{in}) به نحوی است که تغییر اندازه ولتاژ لینک‌های میانی به نحو مطلوبی محقق گردد. از آن جایی که ولتاژ خازن‌های لینک dc می‌بایست با تغییر m_a تغییر نماید، لذا مقادیر متفاوتی به ازای هر m_a برای ظرفیت خازن‌ها و همچنین اندوکتانس‌های ورودی به دست خواهد آمد. این مساله یکی از اصلی‌ترین چالش‌های تحقق روش GCB-PWM در این سیستم می‌باشد که به همراه نتایج شبیه‌سازی در بخش‌های بعد مورد بررسی قرار خواهد گرفت.

۳-۱- تعیین ظرفیت خازن‌های لینک dc

در شکل ۳ V_{in} ولتاژ شبکه، I_{in} جریان شبکه، $V_{ACi(i=1,2,...,n)}$ ولتاژ مؤثر سمت فشار ضعیف، $I_{i(i=1,2,\dots,n)}$ جریان‌های مؤثر ورودی به سلول‌های یکسوساز، $V_{ri(i=1,2,\dots,n)}$ ولتاژهای پله‌ای سلول‌های یکسوساز، $C_{i(i=1,2,\dots,n)}$ ظرفیت خازن‌های لینک dc و $V_{Ci(i=1,2,...,n)}$ ولتاژ خازن‌های لینک dc می‌باشند.

به طور کلی توان لحظه‌ای ورودی به یک سیستم اینورتر-یکسوساز PWM، با توان خروجی از آن برابر نمی‌باشد. فرض می‌کنیم شکل موج‌های ورودی و خروجی اعوجاج اندکی داشته و سینوسی باشند ولی مطابق شکل ۵ دارای دامنه، فرکانس یا فاز نابرابر هستند. شکل موج‌های توان در هر دو پایانه ورودی و خروجی دارای یک مؤلفه dc و یک مؤلفه ac در هارمونیک دوم فرکانس پایه هر دو پایانه می‌باشند. این توان‌های لحظه‌ای ورودی و خروجی، P_i و P_o، نیز در شکل ۵ نشان داده شده‌اند.



شکل ۵: شکل موج‌های ولتاژ، جریان و توان در پایانه‌های ورودی و خروجی یک سیستم اینورتر-یکسوساز PWM بدون در نظر گرفتن اعوجاج هارمونیکی

اگر بازده سیستم ۱۰۰٪ باشد، متوسط توان‌های ورودی و خروجی با یک‌دیگر برابر خواهند بود. بنابراین مؤلفه‌های dc شکل موج‌های توان که در شکل ۵ نشان داده شده‌اند، باید با هم برابر باشند. ولی از آن‌جایی که ورودی و خروجی ممکن است دارای فرکانس‌های متفاوتی باشند، مؤلفه‌های ac توان‌های ورودی و خروجی لزوماً با هم برابر نیستند. اختلاف میان توان‌های لحظه‌ای ورودی و خروجی می‌بایست توسط یک جزء ذخیره‌کننده انرژی در داخل مبدل جذب یا تحویل داده شود. برای یک سیستم اینورتر-یکسوساز PWM مطابق شکل ۳، این اجزاء ذخیره‌کننده انرژی (خازن‌ها) در لینک dc قرار دارند. اندازه ظرفیت خازن‌ها به مقدار انرژی ac که می‌بایست جذب کند، و سطح ریپلی که می‌تواند تحمل نماید بستگی دارد.

برای تعیین مقدار C_iها در سیستم شکل ۳، ابتدا نیاز است تا تفاوت میان شکل موج توان‌های ورودی و خروجی محاسبه شود. انتگرال این تفاوت، معادل انرژی است که به داخل و خارج خازن‌های C_i شارش پیدا می‌کند. سپس می‌توان حداکثر دامنه قله به قله این انرژی (ΔE_c) را به حداکثر ریپل ولتاژ خازن (Δv_{ci}) مرتبط ساخت. چنان‌چه $\langle v_{ci}\rangle = V_{ci}$ باشد، آن‌گاه:

$$\Delta E_c = \sum_{i=1}^{n} \frac{1}{2} C_i \left[\left(V_{ci} + \frac{\Delta V_{ci}}{2}\right)^2 - \left(V_{ci} - \frac{\Delta V_{ci}}{2}\right)^2\right] \quad (۴)$$

مؤلفه اصلی V_{ri} را می‌توان به صورت ضریبی از V_{ci}، یعنی KV_{ci} بیان نمود. از آن‌جایی که توزیع توان میان سلول‌های سیستم مورد آزمایش، متعادل است، توان ورودی به سمت فشار ضعیف هر سلول پل H یکسوساز (P_{si}) از رابطه زیر محاسبه می‌گردد:

$$P_{si} = \frac{P_i}{n} \quad (۵)$$

که P_i توان ورودی از شبکه می‌باشد. بنابراین ΔE_c برای هر سلول پل H که با ΔE_{ci} نمایش داده می‌شود نیز برابر رابطه (۶) خواهد بود.

$$\Delta E_{ci} = \frac{\Delta E_c}{n} \quad (۶)$$

بدین ترتیب می‌توان مقدار C_iها را معین نمود. محدوده مجاز برای ریپل لینک dc، کم‌تر از ۱۰ درصد V_{ci} در نظر گرفته شده است. ابتدا حداکثر مقدار ΔE_c را که نتیجه تفاوت میان توان‌های ورودی و خروجی می‌باشد، به‌دست آورده و سپس با استفاده از روابط (۴) و (۶) مقدار خازن‌های C_i تعیین می‌گردد. فرض می‌شود که شکل موج‌های ورودی و خروجی دارای اعوجاج قابل چشم‌پوشی باشند. همانطور که در شکل ۵ نشان داده شده است، شکل موج توان ورودی دارای یک مؤلفه dc و یک مؤلفه هارمونیک دوم می‌باشد. اگر ولتاژ و جریان ورودی هم‌فاز باشند، دامنه مؤلفه هارمونیک دوم، P_{i2}، برابر دامنه مؤلفه dc، P_{i0}، می‌گردد. هم‌فاز نبودن ولتاژ و جریان ورودی بدان معنی است که توان راکتیو نیز وجود دارد و $P_{i2}>P_{i0}$. به طور کلی:

$$P_{si} = \frac{P_i}{n} \quad (۷)$$

شکل موج توان خروجی نیز دارای رابطه م شابهی میان مؤلفه‌هایdc و هارمونیک دوم آن است.

دو مؤلفه dc P_{i0} و P_{o0} با هم برابر هستند و اختلاف میان دو مؤلفه ac وارد خازن‌های C_i می‌شود. چنان‌چه فرکانس‌های این دو توان را با ω_i و ω_o نشان دهیم، مؤلفه‌های مذکور به صورت زیر بیان می‌شوند:

$$P_{i2}(t) = P_{i2}\cos 2\,\omega_i t = \frac{P_{i0}}{\cos\theta_i}\cos 2\omega_i t \quad (۸)$$

$$P_{o2}(t) = P_{o2}\cos 2\,\omega_o t = \frac{P_{o0}}{\cos\theta_o}\cos 2\omega_o t \quad (۹)$$

که θ_i اختلاف فاز میان شکل موج‌های ولتاژ و جریان می‌باشد.

از آن‌جایی که $P_{i0} = P_{o0}$ می‌باشد، اختلاف میان (۸) و (۹) برابر است با:

$$\Delta E_c = \sum_{i=1}^{n} \frac{1}{2} C_i \left[\left(V_{ci} + \frac{\Delta V_{ci}}{2}\right)^2 - \left(V_{ci} - \frac{\Delta V_{ci}}{2}\right)^2\right] \quad (۱۰)$$

خازن‌های لینک dc دارای انرژی کلی $E_c(t)$ هستند که از یک مؤلفه dc، E_{dc} و یک مؤلفه ac، $E_{ac}(t)$ تشکیل یافته است. با انتگرال‌گیری از رابطه (۱۰)، $E_{ac}(t)$ به‌دست می‌آید.

$$E_{ac}(t) = \int [P_{i2}(t) - P_{o2}(t)]dt = \frac{P_{i0}}{\cos\theta_i}\left(\frac{\sin 2\omega_i t}{2\omega_i} - \beta\frac{\sin 2\omega_o t}{2\omega_o}\right) \quad (۱۱)$$

حداکثر مثبت این تابع زمانی رخ می‌دهد که $\sin 2\omega_i t = 1$ و $\sin 2\omega_o t = -1$ باشد. همچنین، حداکثر منفی آن هنگامی که

$\sin 2\omega_i t = -1$ و $\sin 2\omega_o t = 1$ باشد اتفاق می‌افتد. بنابراین تغییرات قله تا قله در E_c برابر است با:

$$\Delta E_c = \frac{P_{io}}{\cos\theta_i}\left(\frac{1}{\omega_i} + \frac{\beta}{\omega_o}\right) \quad (۱۲)$$

با مساوی قرار دادن ΔE_c با تغییرات انرژی خازن‌هایی که ولتاژشان از $0/95V_{ci}$ تا $1/05V_{ci}$ (۱۰٪) تغییر می‌کند، اندازه C_iها تعیین می‌گردد.

$$C_i = \frac{\Delta E_{ci}}{\frac{1}{2}[(1.05V_{ci})^2 - (0.95V_{ci})^2]}\ ; i = 1,2,\dots n \quad (۱۳)$$

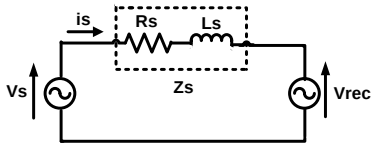
طبق رابطه (۱۳)، ظرفیت خازن‌ها به ازای اندیس‌های مختلف مدولاسیون دامنه، دارای مقادیر متفاوتی می‌باشند.

۳-۲- انتخاب ترانسفورماتور و مقدار اندوکتانس ورودی

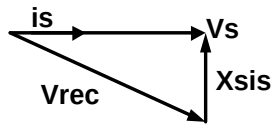
مدار معادل بخش یکسوساز سیستم شکل ۳ برای یک پل H در شکل ۶ نشان داده شده است. V_{AC} ولتاژ تضعیف شده شبکه پس از عبور از ترانسفورماتور ورودی، Z_{in} امپدانس معادل سیستم در سمت یکسوساز و V_{ri} ولتاژ یکسوساز PWM می‌باشد. اثر مقاومت R_{in} در مقابل اندوکتانس L_{in} ناچیز بوده و می‌توان از آن صرف نظر نمود. شکل ۷ نمودار برداری شکل ۶ را نشان می‌دهد. جهت دست‌یابی به ضریب توان یک، V_{AC} و I_i می‌بایست هم‌فاز باشند. مطابق نمودار برداری رابطه زیر برقرار است.

$$V_{ri}^2 = V_{AC}^2 + (X_{in}I_i)^2 \quad (۱۴)$$

مقادیر V_{AC} و I_i، مقادیر مؤثر ولتاژ و جریان هستند. در حالت کلی، معادله توان ورودی سمت فشار ضعیف برای هر سلول پل H به صورت رابطه (۱۵) می‌باشد:



شکل ۶: مدار معادل بخش یکسوساز



شکل ۷: نمودار برداری بخش یکسوساز

$$P_{si} = V_{AC}I_i\ ;\ i = 1,2,3,\dots,n \quad (۱۵)$$

برای جلوگیری از اعوجاج جریان ورودی، یکسوساز باید قادر باشد تا ولتاژ سمت ac را تحت هر شرایطی به خوبی تولید نماید. بدین منظور در رابطه (۱۴) به جای عبارت V_{ri}، عبارت $V_{ri}+\Delta V_{ci}$ را قرار می‌دهیم. با استفاده از رابطه (۴)، ΔV_{ci} برای i امین سلول پل H، به صورت زیر به‌دست می‌آید:

$$\Delta V_{ci} = \frac{\Delta E_{ci}}{C_i \times V_{ci}} \quad (۱۶)$$

بدین طریق رابطه (۱۴) برای هر سلول پل H به صورت کلی زیر بازنویسی خواهد شد:

$$\left(\frac{V_{ri}+\Delta V_{ci}}{\sqrt{2}}\right)^2 = V_{AC}^2 + \left(\frac{X_{in}P_{si}}{V_{AC}}\right)^2\ ;\ i = 1,2,3,\dots,n \quad (۱۷)$$

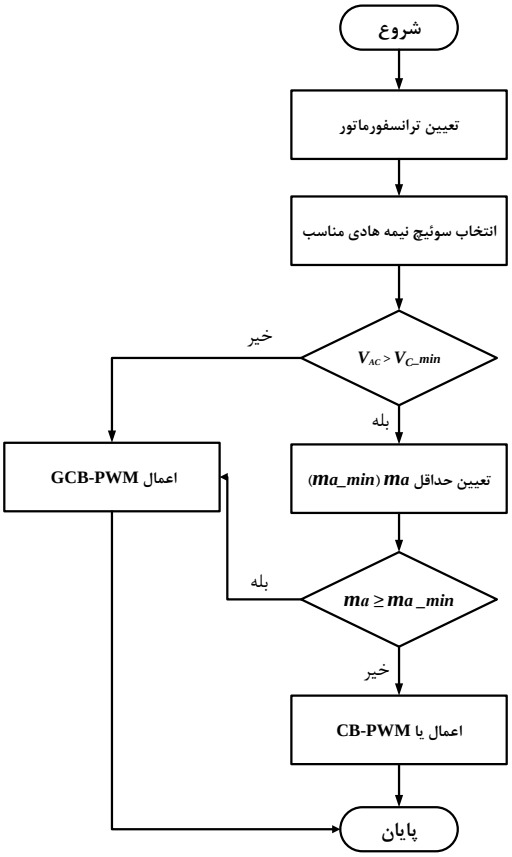
نسبت تبدیل ترانسفورماتور ورودی (n_T) با توجه به ترانسفورماتورهای موجود در شبکه توزیع، انتخاب شده و سپس V_{AC} محاسبه می‌گردد.

$$V_{AC} = \frac{V_{in}}{n_T} \quad (۱۸)$$

که V_{in} ولتاژ فاز شبکه است. همان‌طور که پیش‌تر بیان شد، $V_{ri} = KV_{ci}$ می‌باشد. بنابراین در هر اندیس مدولاسیون، مقدار L_{in} به ازای Kهای مختلف، متفاوت است. با توجه به شکل ۷ و خصوصیت تقویت‌کنندگی یکسوساز، $K<1$ می‌باشد. بنابراین طبق رابطه (۱۷)، مقادیر $L_{in}<f(K,V_c)$ برای سیستم قابل قبول است ($f(K,V_c)$ تابعی از ضریب K و ولتاژ لینک dc می‌باشد).

با توجه به هم‌فاز بودن ولتاژ و جریان ورودی، جریان ورودی به هر سلول پل H نیز از رابطه (۱۹) به‌دست می‌آید.

$$I_i = \frac{P_{si}}{V_{AC}} \quad (۱۹)$$



شکل ۸: فلوچارت روش ترکیبی

نکته‌ی مهمی که باید به آن توجه داشت، خصوصیت تقویت‌کنندگی یکسوساز PWM می‌باشد. از آن‌جایی که یکسوساز PWM توانایی

تضعیف ولتاژ ورودی را دارا نمی‌باشد، کمترین مقدار V_{ci}، باید بزرگ‌تر از مقدار V_{AC} باشد. بنابراین مراحل طراحی به شرح زیر است:

۱- ابتدا ترانسفورماتور مناسب در محدوده ولتاژی شبکه توزیع انتخاب می‌شود.

۲- با توجه به محدوده ولتاژی و جریانی سیستم، کلید نیمه‌هادی مناسب انتخاب می‌گردد.

۳- چناچه $V_{AC}>V_{c\text{-}min}$ باشد، یکسوساز PWM قادر به تأمین مقادیری از V_{ci} که بین دو مقدار فوق قرار می‌گیرند ($V_{c\text{-}min}<V_{ci}<V_{AC}$) نخواهد بود.

۴- جهت تأمین مقادیر V_{ci} مذکور می‌بایست از روش متعارف CB-PWM استفاده نمود. مراحل فوق به صورت فلوچارت در شکل ۸ نشان داده شده است.

۴- تحقق GCB-PWM در مبدل هفت‌سطحی BTB

در روش مدولاسیون PWM شیفت فاز، توزیع توان میان سلول‌ها به طور طبیعی متعادل است. این بدان معنی است که جریان ورودی به قسمت یکسوساز هر سلول، و در نتیجه ولتاژ لینک‌های dc ($V_{ci(i=1,2,3)}$) با هم برابرند. بنابراین ولتاژهای مذکور، با V_c نشان داده می‌شوند. شکل ۹ مقادیر پریونیت شده V_c را در روش مدولاسیون پیشنهادی، بر حسب m_a نشان می‌دهد. همان‌طور که گفته شد، این مقادیر در روش متعارف CB-PWM با یکدیگر برابر بوده و دارای مقدار ۱ پریونیت (برابر با حداکثر مقدار لینک dc برای هر سلول) می‌باشند. در نتیجه هر m_a معیاری از ولتاژ خروجی اینورتر است.

فرض می‌کنیم نوع هفت‌سطحی سیستم شکل ۳ با سه سلول، به یک بار اندوکتیو با ولتاژ نامی $\frac{۶}{\sqrt{۲}}$ کیلوولت، توان اکتیو و راکتیو نامی برابر ۳۵۰ کیلووات و ۲۲/۲ کیلووار و فرکانس نامی ۵۰ هرتز متصل شده است. ولتاژ شبکه ۲۰ کیلوولت و ترانسفورماتور ایزوله کننده این سیستم دارای نسبت تبدیل ۲۰kV : ۴۰۰V می‌باشد. رابطه میان سطح ولتاژ بار و نسبت تبدیل ترانسفورماتور به قرار زیر است:

$$V_{aci}=\frac{V_{in}}{n_T}\,,i=1,2,3,\dots,n \qquad (۲۰)$$

که V_{in} ولتاژ فاز شبکه است. با توجه به خاصیت تقویت‌کنندگی یکسوساز، کم‌ترین مقدار V_{ci}، باید بزرگ‌تر از مقدار V_{aci} باشد. در مبدل هفت‌سطحی:

$$V_{ai}=m_a\times V_{ci}\ ,\ \ i=1,2,3$$

$$\frac{V_{ai}}{m_a}>\frac{V_{in}}{n_T}\xRightarrow{m_a=1}n_T>\frac{V_{in}}{V_{ai}}\xRightarrow{i=1,2,3}n_T>\frac{3V_{in}}{V_a} \qquad (۲۱)$$

به منظور طراحی پارامترهای سیستم جهت تحقق GCB-PWM، از روابط (۱۴) و (۱۸) استفاده می‌کنیم. با استفاده از رابطه (۱۴) و پارامترهای بار متصل شده به سیستم، مقدار خازن C ($C=C_1=C_2=C_3$) به ازای کل محدوده m_a مطابق نمودار شکل ۱۰ خواهد بود. همان‌طور که در این شکل مشاهده می‌شود، مقادیر مذکور به ازای اندیس‌های پایین مدولاسیون، بسیار بزرگ و غیر قابل استفاده می‌باشند. انتخاب مقدار بهینه برای ظرفیت خازن، پس از اعمال راه‌کار شکل ۸ صورت می‌پذیرد.

در این مرحله از طراحی، مطابق راه‌کار شکل ۸ ابتدا به تعیین کلید نیمه‌هادی متناسب با حداکثر مقدار لینک dc هر سلول و جریان مؤثر عبوری از آن پرداخته می‌شود. حداکثر اندازه ولتاژ بار برابر با ۶kV می‌باشد که در m_a=۱ اتفاق می‌افتد. بنابراین ولتاژ نامی هرکدام از سلول‌ها برابر با ۲kV است. در نتیجه هر کدام از کلیدها باید ولتاژ سدی برابر ۱kV را تحمل نمایند. با در نظر گرفتن حالت‌های گذرای کلیدزنی، کلیدهای نیمه‌هادی در محدوده ولتاژی ۱۷۰۰V، گزینه‌های مناسبی برای سیستم انتخابی می‌باشند.

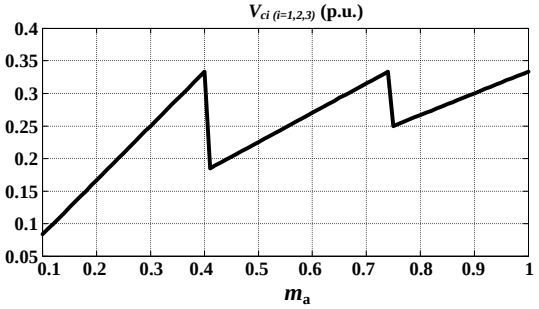
از آن‌جایی که هر کلید فعال مستقل از روش مدولاسیون، تقریباً به میزان نصف دوره تناوب هدایت می‌کند [۱۹]، رابطه میان جریان مؤثر ورودی به هر سلول ($I=I_1=I_2=I_3$) و جریان مؤثر کلید به صورت زیر خواهد بود:

$$I_{sw}=\frac{1}{\sqrt{2}}I \qquad (۲۲)$$

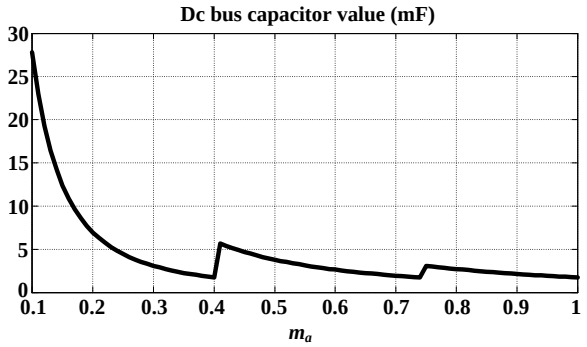
طبق مشخصات بار در سیستم پیشنهادی، I_{out}=۸۳/۵A است. از طرفی، مقدار V_{AC} برابر ۴۰۰ ولت است که با استفاده از رابطه (۲۰)، I=۲۹۴A و در نتیجه I_{sw}=۲۰۸A محاسبه می‌گردد. از آن‌جایی که جریان عبوری از کلید در پیاده سازی‌های عملی در حدود ۷۰٪ جریان نامی آن در نظر گرفته می‌شود، کلیدهای نیمه‌هادی با ولتاژ سد ۱۷۰۰ ولت و جریان ۳۰۰ آمپر که در بازار نیز موجود هستند، گزینه‌های مناسبی برای سیستم مذکور می‌باشند.

سلول‌های یکسوساز نمی‌توانند مقادیر کمتر از $V_{AC\text{-}max}$=۴۰۰√۲V را تولید نمایند. پس با در نظر گرفتن بدترین شرایط، رابطه $V_{c\text{-}min}$-۰/۱$V_{c\text{-}min}$>۴۰۰√۲V، لزوماً باید برقرار باشد (۰/۱ ضریب ضربان ولتاژ است). با توجه به شکل ۹، جهت برقراری شرط مذکور، حداقل m_a برای هر یک از سلول‌ها برابر با ۰/۱۳ (V_c=۶۵۰V) محاسبه می‌گردد. بنابراین روش پیشنهادی GCB-PWM، در تمامی مقادیر منطقی اندیس مدولاسیون (m_a>۰/۱۳) قابل استفاده است.

در مرحله بعدی با به کار بردن رابطه (۱۸)، مقادیر مجاز L_{in} را محاسبه می‌کنیم. به ازای m_a=۰/۱۳، مطابق با رابطه (۱۸) و با توجه به شرط $K<1$، $L_{in\text{-}max}$=۳/۵mH و به ازای m_a=۱، $L_{in\text{-}max}$=۱۵mH محاسبه



شکل ۹: ولتاژ V_c بر حسب m_a



شکل ۱۰: ظرفیت خازن لینک dc بر حسب m_a

می‌گردد. به منظور آن‌که شرایط تقویت‌کنندگی یکسوساز در گستره‌ی اندیس‌های مدولاسیون فراهم باشد، مقدار L_{in}=۳/۵mH انتخاب می‌شود.

در نهایت، با توجه به شکل ۱۰، می‌توان با تقریب خوبی اندازه بهینه ظرفیت خازن‌ها را برابر میانگین اندازه Cها انتخاب نمود.

$$C = 3.6\ mF \tag{۲۳}$$

در حالت متعارف نیز می‌توان مقدار اندوکتانس ورودی را برابر با ۳/۵mH در نظر گرفت. همچنین مقدار خازن برابر است با:

$$C = 1.9\ mF \tag{۲۴}$$

مقادیر طراحی شده برای سیستم شکل ۳ در جدول ۱ خلاصه شده‌اند.

جدول ۱: مقادیر طراحی شده برای سیستم شکل ۳

۲۰kV/۵۰Hz	ولتاژ شبکه
۴۰۰ ۴۰۰ ۴۰۰ : ۲۰۰۰۰	نسبت تبدیل ترانسفورماتور سه سیم پیچه
۳/۵mH	اندوکتانس ورودی
۳۶۰۰μF	ظرفیت خازنی لینک dc
۵۰Hz	فرکانس ولتاژ مرجع
۳۰۰Hz	فرکانس موج حامل
۱۰mH و ۵۰Ω	مقادیر بار
IGBT ۱۷۰۰V و ۳۰۰A	کلید نیمه هادی

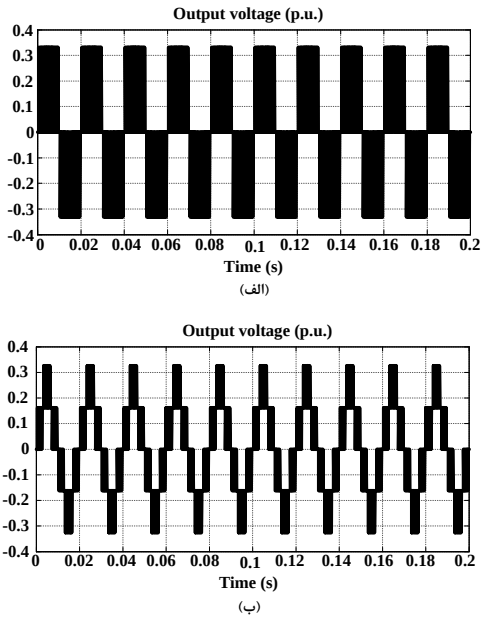
۴-۱- نتایج شبیه‌سازی و مقایسه

اینورترهای چندسطحی کنترل‌شده با روش متعارف CB-PWM، در اندیس‌های پایین مدولاسیون نمی‌توانند از تمامی ظرفیت لینک dc استفاده کنند. این اشکال را تا حدی می‌توان درروش پیشنهادی مرتفع نمود (زیرا در این روش کم‌ترین مقدار m_a برابر با ۰/۴ است). این مفهوم در شکل ۱۱ نمایش داده شده است. همان‌طور که مشخص است، اینورتر هفت‌سطحی CHB، در صورت استفاده از روش پیشنهادی GCB-PWM، در اندیس‌های پایین مدولاسیون، ولتاژخروجی پنج‌سطحی تولید می‌کند. این در حالی است که CB-PWM متعارف در همان شرایط، ولتاژ خروجی سه‌سطحی را تولید می‌نماید.

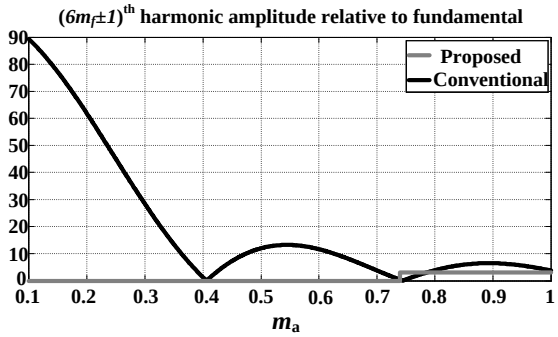
شکل ۱۲ دامنه هارمونیک مرتبه $6m_f\pm1$ را به عنوان درصدی از مؤلفه اصلی و بر حسب m_a در هر دو روش نشان می‌دهد. همان‌طور که در شکل دیده می‌شود با استفاده از رابطه (۷)، اندازه هارمونیک مذکور در گستره وسیعی از اندیس مدولاسیون (به غیر از محدوده ۰/۷۴<m_a<۰/۷۹) کم‌تر از اندازه متناظر آن در روش CB-PWM می‌باشد.

شکل ۱۳ به مقایسه THD ولتاژ فاز خروجی در دو روش CB-PWM و GCB-PWM می‌پردازد. درجه آزادی اضافی در روش کنترلی پیشنهادی GCB-PWM منجر به بهبود قابل توجهی در اندازه THD بدون افزایش فرکانس می‌گردد. به طوری که در روش متعارف، میانگین مقدار THD در بازه اندیس مدولاسیون ۰/۱ تا ۰/۴ برابر با ۹۵/۷ درصد، در بازه ۰/۴ تا ۰/۷۴ برابر با ۲۷/۴ درصد و در بازه ۰/۷۴ تا ۱ برابر با ۱۷/۹ درصد می‌باشد. در صورتی که این مقادیر در روش پیشنهادی، به ترتیب برابر با ۳۰/۴، ۱۸/۶ و ۱۳/۶ درصد می‌باشند.

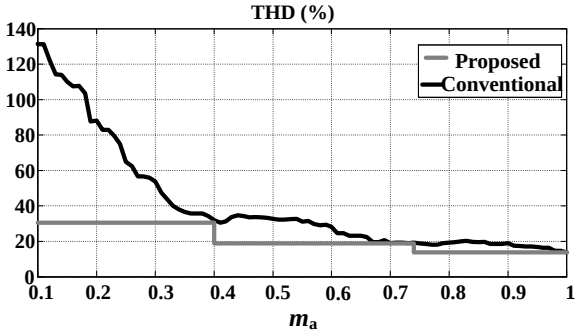
شکل ۱۴ ساختار فیلتر LCL با تله‌های هارمونیکی را نشان می‌دهد که عموماً در کاربردهای توان بالا مورد استفاده قرار می‌گیرد [۲۰]. برای اثبات ادعای کاهش تعداد تله‌های هارمونیکی در روش GCB-PWM، محتوای هارمونیک‌های فرد غیر مضرب ۳ برای دو ولتاژ مرجع نوعی و به ازای اندیس‌های مدولاسیون ۰/۴ و ۰/۷۴، با یکدیگر مقایسه شده‌اند. بدیهی است که هارمونیک‌های مرتبه ۳ در حالت سه‌فاز حذف خواهند شد. حدود هارمونیکی مشخص شده توسط استانداردهای شبکه، در جدول ۲ نشان داده شده است. با توجه به جدول ۳، مرتبه هارمونیک‌هایی که زیر حد مجاز استاندارد جدول ۲ می‌باشند، در هر دو روش با رنگ خاکستری مشخص گشته‌اند.



شکل ۱۱: ولتاژ خروجی اینورتر CHB هفت‌سطحی در مقدار کم اندیس مدولاسیون (m_a=۰/۲) برای هر دو روش مدولاسیون متعارف و پیشنهادی؛ الف) متعارف، ب) پیشنهادی

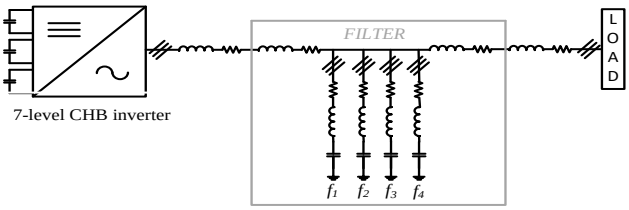


شکل ۱۲: اندازه هارمونیک $6m_f\pm1$ به عنوان درصدی از مؤلفه اصلی در دو روش GCB-PWM و CB-PWM



شکل ۱۳: THD ولتاژ فاز خروجی در دو روش GCB-PWM و CB-PWM

محتوای هارمونیک‌های فرد غیر مضرب ۳ ولتاژ خروجی مبدل تا هارمونیک مرتبه ۵۰، برای دو ولتاژ مرجع نوعی، در هر دو روش مدولاسیون با یک‌دیگر مقایسه شده‌اند. به ازای ولتاژ مرجع ۱۸۰۰ ولت، در روش CB-PWM (m_a=۰/۳) تعداد ۸ مرتبه هارمونیکی، و در روش GCB-PWM (m_a=۰/۴) ۴ مرتبه هارمونیکی دامنه‌ای بالاتر از حد مجاز استاندارد دارند. همچنین، به ازای ولتاژ مرجع ۴۲۰۰ ولت، در روش CB-PWM (m_a=۰/۷)، محتوای ۷ هارمونیک و در روش GCB-PWM (m_a=۰/۷۴)، محتوای ۴ هارمونیک بالاتر از حد مجاز استاندارد می‌باشند. بدین ترتیب تعداد تله‌های مورد نیاز جهت حذف هارمونیک‌های مذکور در روش GCB-PWM، به طور قابل ملاحظه‌ای کاهش می‌یابد.



شکل ۱۴: توپولوژی فیلتر غیرفعال نوعی برای کاربردهای توان بالا که به فیلتر *LCL* با تله‌های هارمونیکی مشهور است

جدول ۲: استانداردهای کیفیت شبکه: EN 50160 و CIGRE WG 3605

هارمونیک‌های فرد مضرب ۳		هارمونیک‌های فرد غیر مضرب ۳	
دامنه بر حسب درصدی از مؤلفه اصلی	مرتبه هارمونیک (n)	دامنه بر حسب درصدی از مؤلفه اصلی	مرتبه هارمونیک (n)
۵٪	۳	۶٪	۵
۱/۵٪	۹	۵٪	۷
۰/۵٪	۱۵	۳/۵٪	۱۱
۰/۵٪	۲۱	۳٪	۱۳
۰/۲٪	>۲۵	۲٪	۱۷
–	–	۱/۵٪	۱۹
–	–	۱/۵٪	۲۳
–	–	۱/۵٪	۲۵
–	–	۰/۲+۳۲/۵÷n	>۲۵

جدول ۳: محتوای هارمونیکی ولتاژ خروجی مبدل (بر حسب درصدی از مؤلفه اصلی) در دو حالت مدولاسیون و به ازای دو موج مرجع نوعی

V_{ref} = ۱۸۰۰V= ۰/۳p.u.			
CB-PWM (m_a=۰/۳)		GCB-PWM (m_a=۰/۴)	
دامنه	مرتبه	دامنه	مرتبه
۰/۴٪	۵	۳/۱۱٪	۵
۱/۹۷٪	۷	۰/۷۸٪	۷
۲/۰۸٪	۱۱	۱/۲۱٪	۱۱
۰/۰۴٪	۱۳	۱/۶۲٪	۱۳
۱/۴۲٪	۱۷	۰/۳٪	۱۷
۰/۵٪	۱۹	۱/۰۸٪	۱۹
۰/۲٪	۲۳	۲/۰۶٪	۲۳
۱/۷٪	۲۵	۰/۵۶٪	۲۵
۱/۴۶٪	۲۹	۰/۷۲٪	۲۹
۳/۷۲٪	۳۱	۵/۵۸٪	۳۱
۳۱/۲٪	۳۵	۰/۱۴٪	۳۵
۳۲/۶۶٪	۳۷	۰/۵۵٪	۳۷
۷/۶۶٪	۴۱	۷/۰۲٪	۴۱
۲/۲۴٪	۴۳	۰/۶۵٪	۴۳
۱/۴۵٪	۴۷	۱/۸۲٪	۴۷
۱/۱٪	۴۹	۰/۳۴٪	۴۹
V_{ref} = ۴۲۰۰V= ۰/۷p.u.			
CB-PWM (m_a=۰/۷)		GCB-PWM (m_a=۰/۷۴)	
دامنه	مرتبه	دامنه	مرتبه
۰/۰۹٪	۵	۰/۳۳٪	۵
۰/۴۴٪	۷	۰/۵۴٪	۷
۰/۳٪	۱۱	۰/۵۱٪	۱۱
۰/۵۲٪	۱۳	۰/۹۱٪	۱۳
۰/۲٪	۱۷	۰/۶۲٪	۱۷
۰/۲۸٪	۱۹	۰/۴۸٪	۱۹
۱/۰۵٪	۲۳	۱/۳۹٪	۲۳
۰/۲۴٪	۲۵	۰/۰۸٪	۲۵
۶/۵۱٪	۲۹	۵/۸۷٪	۲۹
۱۰/۶۸٪	۳۱	۱۰/۶۱٪	۳۱
۳/۵۳٪	۳۵	۰/۶۳٪	۳۵
۳/۸۸٪	۳۷	۰/۸۵٪	۳۷

۴۱	۱۰/۳۱٪	۴۱	۱۰/۸٪
۴۳	۵/۹۵٪	۴۳	۵/۷۸٪
۴۷	۰/۱۲٪	۴۷	۱/۲۲٪
۴۹	۰/۰۲٪	۴۹	۰/۰۳٪

به منظور مقایسه تلفات کلیدزنی در هر دو روش تحت شرایط مساوی، درصد کاهش تلفات کلیدزنی در حالت پیشنهادی مستقل از نوع کلیدزنی با توجه به مرجع [۲۱] محاسبه شده است. تلفات هدایتی به دلیل وابستگی به مقادیر افت ولتاژ اشباع کلکتور-امیتر کلید، ولتاژ هدایتی دیود و جریان خروجی مبدل، در هر دو روش پیشنهادی و متعارف، یکسان می‌باشند.

هنگامی که CB-PWM بر روی مبدل اعمال می‌گردد، تلفات برای هر کلید از رابطه (۲۵) محاسبه می‌شود.

$$P_{\text{sw-C}} = f_{\text{sw}} V_{\text{dc}} I_{\text{sw(peak)}} (t_{\text{sw(on)}} + t_{\text{sw(off)}}),$$
$$P_{\text{rr-C}} = 0.125 I_{\text{rr}} t_{\text{rr}} V_{\text{CE(peak)}} f_{\text{sw}} \quad (۲۵)$$

که $P_{\text{sw-C}}$ تلفات کلیدزنی کلید نیمه‌هادی، $P_{\text{rr-C}}$ تلفات دیود در حالت بایاس معکوس، V_{dc} ولتاژ باس dc میانی، $I_{\text{sw(peak)}}$ بیشینه جریان کلید، $t_{\text{sw(on)}}$ و $t_{\text{sw(off)}}$ به ترتیب مدت زمان روشن و خاموش شدن کلید، I_{rr} و t_{rr} به ترتیب بیشینه جریان معکوس و مدت زمان حالت بایاس معکوس دیود، $V_{\text{CE(peak)}}$ بیشینه ولتاژ معکوس دو سر دیود (برابر با V_{dc}) و f_{sw} فرکانس کلیدزنی می‌باشد. مقادیر $P_{\text{sw-C}}$ و $P_{\text{rr-C}}$، نیز در روش متعارف و هم در روش پیشنهادی، برای کلیه کلیدهای مبدل یکسان می‌باشند.

درصد تغییرات تلفات کلیدزنی (V_{r}) هنگامی که روش GCB-PWM روی مبدل BTB اعمال می‌گردد، به صورت زیر محاسبه می‌شود:

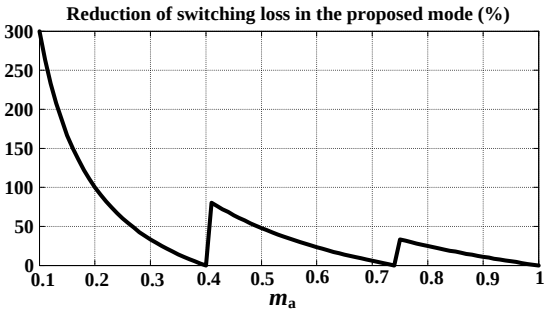
$$P_{\text{sw-C}} + P_{\text{rr-C}} = P_{\text{t}},$$
$$V_{\text{r}} = \frac{(P_{\text{t}})_{\text{CB-PWM}} - (P_{\text{t}})_{\text{GCB-PWM}}}{(P_{\text{t}})_{\text{GCB-PWM}}} \quad (۲۶)$$

به دلیل آن‌که نوع کلید، فرکانس کلیدزنی و ولتاژ خروجی مبدل در هر دو حالت متعارف و پیشنهادی یکسان می‌باشد، رابطه (۲۶) به صورت زیر بازنویسی می‌شود:

$$V_{\text{r}} = \frac{V_{\text{dc}} - V_{\text{dc-new}}}{V_{\text{dc-new}}} \times 100 \quad (۲۷)$$

شکل ۱۵ کاهش درصدی تلفات کلیدزنی را در صورت استفاده از روش پیشنهادی نشان می‌دهد. به علت آن‌که در روش پیشنهادی، مقدار ولتاژ باس dc کوچک‌تر یا مساوی مقدار آن در روش متعارف می‌باشد (شکل ۹)، مقدار تلفات کلیدزنی به صورت قابل ملاحظه‌ای خصوصاً در اندیس‌های پایین مدولاسیون کاهش می‌یابد.

نتایج به‌دست آمده از مقایسه روش‌های CB-PWM و GCB-PWM حاکی از آن است که در صورت اعمال روش GCB-PWM اندازه دامنه اولین هارمونیک حذف نشده، به حداقل ممکن می‌رسد. بنابراین در فرکانس کلیدزنی برابر با CB-PWM، ولتاژ خروجی GCB-PWM دارای محتوای هارمونیکی بهبودیافته‌تری نسبت به حالت متعارف می‌باشد. به بیانی دیگر، در صورت برابر بودن محتوای هارمونیکی موج خروجی در هر دو روش، می‌توان از فرکانس کلیدزنی پایین‌تری در روش GCB-PWM استفاده نمود که بدیهی است تلفات کلیدزنی نیز کاهش می‌یابد.



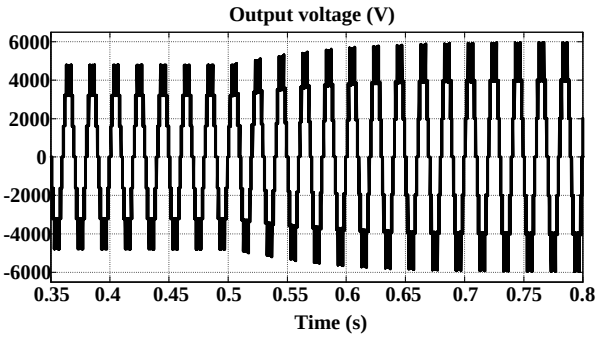
شکل ۱۵: درصد کاهش تلفات کلیدزنی در روش GCB-PWM

به منظور نشان دادن تحقق PAM در ولتاژ خروجی، V_{aN} (نشان داده شده در شکل ۳)، در شکل ۱۶ ارائه شده است. تغییر ولتاژ خروجی مبدل ناشی از تغییر پله‌ای ولتاژ مرجع از ۰/۸ تا ۱ پریونیت را می‌توان به وضوح در این شکل مشاهده کرد. تغییرات دینامیکی منتجه از متغیر ساختن ولتاژ لینک dc، یکی از چالش‌های اصلی چنین تکنیک‌هایی به شمار می‌آید. به منظور مرتفع نمودن چالش مذکور تا حد امکان، دو راه حل موجود است:

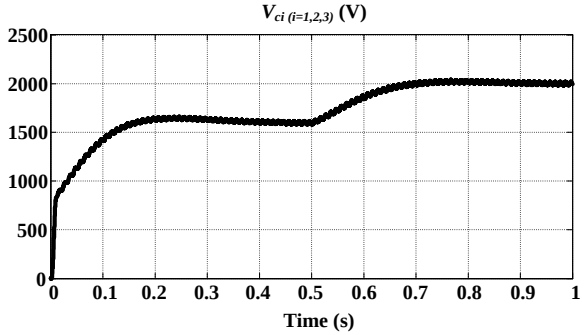
۱- می‌توان ازطریق بهبود بخشیدن به روش کنترلی یکسوساز (بهینه‌سازی ضرایب کنترل‌کننده تناسبی-انتگرالی با استفاده از الگوریتم‌های هوشمند، استفاده از کنترل‌کننده تناسبی-تشدیدی و ...)، ولتاژ خازن‌ها را به نحوی کنترل نمود که کم‌ترین مقدار بالازدگی و زمان خیز و نشست را دارا باشند.

۲- کاربرد چنین سیستم‌هایی را به بارهایی که ذاتاً از دینامیک پایینی برخوردارند (موتورهایی با ممان اینرسی بالا) یا تغییرات شدیدی در مقدار اندیس مدولاسیون دامنه ندارند معطوف نمود .در این مقاله، ضرایب کنترل‌کننده تناسبی-انتگرالی مورد استفاده در بخش کنترل یکسوساز به نحوی بهینه گشته‌اند که ولتاژ خازن‌ها کم‌ترین مقدار بالازدگی و زمان خیز و نشست را دارا باشند. شکل ۱۷ نیز تغییرات ولتاژ هر یک از لینک‌های dc (V_{ci}) را نمایش می‌دهد. کنترل جریان هیسترزیس در سمت یکسوساز، ولتاژ مرجع را با خطای صفر دنبال می‌کند. پارامترهای طراحی در کنترل‌کننده مذکور، ضرایب کنترلر تناسبی- انتگرالی و همچنین پهنای باند هیسترزیس می‌باشد که به ترتیب برابر k_p=۰/۲، k_i=۵ و ۰/۲ آمپر انتخاب گشته‌اند. شکل ۱۸، جریان سمت فشار ضعیف هر سلول (I_i) را نشان می‌دهد که جریان مرجع را هنگامی‌که مرجع پله مذکور به یکسوساز اعمال می‌شود، ردیابی می‌کند. شکل ۱۹ نیز جریان ورودی مبدل (I_{in}) را نشان می‌دهد.

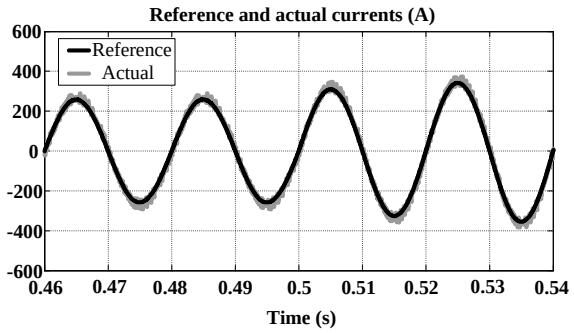
شکل ۲۰ ولتاژ منبع (V_{in}) و جریان ورودی مبدل را به طور همزمان نشان می‌دهد. همان‌طورکه مشخص است، ولتاژ منبع و جریان ورودی تقریباً هم‌فاز هستند. بنابراین ضریب توان ورودی به میزان قابل قبولی بهبود می‌یابد. شکل ۲۱ نیز محتوای هارمونیکی جریان ورودی مبدل را بر حسب فرکانس نشان می‌دهد. اگر فرکانس حداکثر برای محاسبه THD، ۲/۵ کیلوهرتز در نظر گرفته شود، مقدارTHD، ۱/۷٪ خواهد بود.



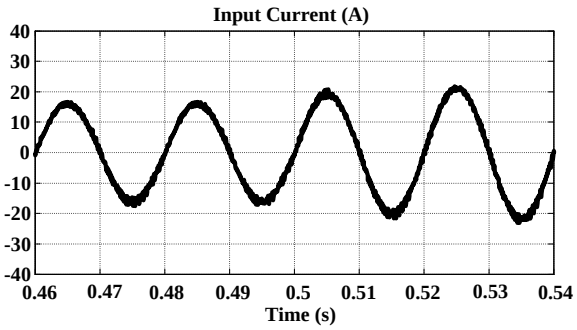
شکل ۱۶: تحقق PAM در ولتاژ خروجی مبدل



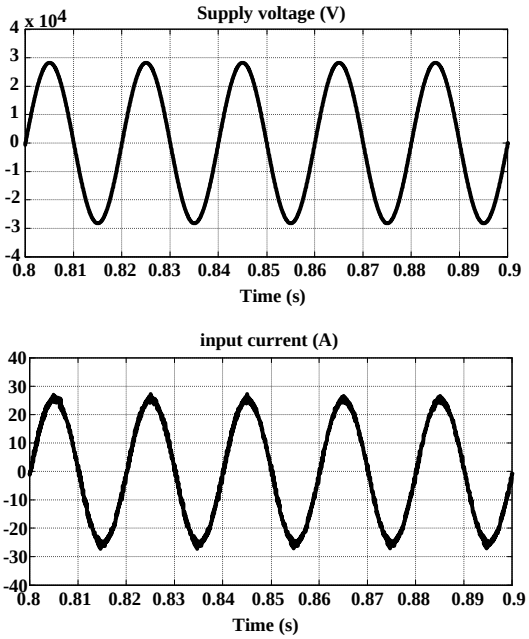
شکل ۱۷: پاسخ دینامیکی ولتاژ لینک‌های خازنی ناشی از تغییر پله در ولتاژ مرجع



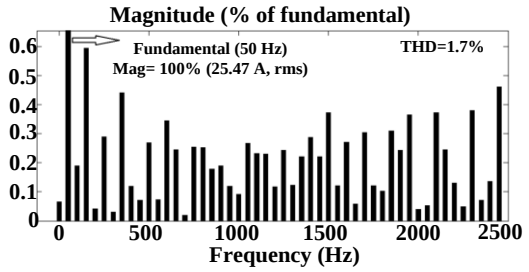
شکل ۱۸: جریان ورودی به یکسوساز و جریان مرجع در یک سلول



شکل ۱۹: جریان ورودی مبدل ناشی از کنترل جریان هیسترزیس



شکل ۲۰: ولتاژ منبع و جریان ورودی (V_{ref}=۱p.u.)



شکل ۲۱: محتوای هارمونیکی جریان ورودی

۵- نتیجه

در این مقاله استراتژی کنترلی تعمیم یافته با نام GCB-PWM جهت حذف یا کاهش هارمونیک‌های مضر در خروجی مبدل‌های پشت به پشت قدرت، پیشنهاد گردید. روش GCB-PWM بدون نیاز به افزایش فرکانس کلیدزنی موجبات کاهش THD و همچنین کاهش اندازه فیلتر خروجی را فراهم می‌آورد. با این وجود پیاده‌سازی روش مذکور مستلزم طراحی دقیق المان‌های سیستم قدرت می‌باشد. طراحی و نتایج شبیه‌سازی حاصل از اعمال روش پیشنهادی بر روی مبدل هفت‌سطحی BTB از نوع CHB حاکی از برتری روش کنترلی GCB-PWM نسبت به روش متعارف CB-PWM از نقطه‌نظر بهبود اعوجاج هارمونیکی کل و اندازه فیلتر خروجی می‌باشد.

مراجع

[1] M. Miranbeigi, H. Iman-Eini and M. Asoodar, " A new switching strategy for transformer-less back-to-back cascaded H-bridge multilevel converter," *IET Power Electronics*, vol. 7, no. 7, pp. 1868–1877, 2014.

[2] Q. Lei and F. Zheng Peng, "Space Vector Pulsewidth Amplitude Modulation for a Buck–Boost Voltage/Current Source Inverter," *IEEE Transactions on Power Electronics*, vol. 29, no. 1, pp. 266-274, Jan 2014.

[3] Y. Lee, J. Yoo, H. Jung and S. Sul," Control strategy of single phase back-to-back converter for medium voltage drive under cell fault condition," *Energy Conversion Conference and Exposition (ECCE)*, Sep. 2016.

[4] P. Khamphakdi, M. Nitta, M. Hagiwara and H. Akagi, " Zero-Voltage Ride-Through Capability of a Transformerless Back-To-Back System Using Modular Multilevel Cascade Converters for Power Distribution Systems," *IEEE Transactions on Power Electronics*, vol. 31, no. 4, pp. 2730-2741, June 2015.

[5] D. Andler, S. Kouro, M. Perez, J. Rodriguez and Bin Wu, "Switching loss analysis of modulation methods used in neutral point clamped converters," *Energy Conversion Congress and Exposition (ECCE)*, pp. 2565-2571, Sept. 2009.

[6] H. Ghoreishy, A. Yazdian Varjani, Sh. Farhangi, M. Mohamadian, "Hybrid cascaded H-bridge inverter with even power distribution and improved total harmonic distortion: analysis and experimental validation," *IET Power Electronics*, vol. 5, no. 8, pp. 1245–1253, 2012.

[۷] سعید سعیدآبادی، امین اشرف گندمی، سید حسین حسینی و مهران صباحی، "اینورتر جدید چند سطحی سه فاز هیبریدی بهبود یافته،" *مجله مهندسی برق دانشگاه تبریز*، دوره ۴۷، شماره ۲، صفحه ۵۶۲-۵۵۱، تابستان ۱۳۹۶.

[8] A. H. Bhat and P. Agarwal, "An improved performance three-phase neutral-point clamped rectifier with simplified control scheme," *IEEE International Symposium on Industrial Electronics*, pp. 1019-1024, 2006.

[9] N. Hatti, Y. Kondo and H. Akagi, "Five-Level Diode-Clamped PWM Converters Connected Back-to-Back for Motor Drives," *IEEE Transactions on Industry Applications*, vol. 44, no. 4, pp. 1268-1276, July-Aug 2008.

[10] P. Chaturvedi, S. Jain and P. Agarwal, "A Simple Carrier-Based Neutral Point Potential Regulator for Three-Level Diode-Clamped Inverter," *International Journal of Power Electronics*, vol. 3, no. 1, pp. 1-25, 2011.

[11] H. Natchpong, Y. Kondo and H. Akagi, "Back-to-Back Connected Five-Level Diode-Clamped PWM Converters for Motor Drives," *Power Conversion Conference*, pp. 1456-1463, Nagoya, 2-5 April 2007.

[12] P. Zhiguo and F. Peng, "A Sinusoidal PWM Method With Voltage Balancing Capability for Diode-Clamped Five-Level Converters," *IEEE Transactions on Industry Applications*, vol. 45, no. 3, pp. 1028-1034, May-June 2009.

[13] T. Ishida, K. Matsuse, K. Sugita, L. Huang and K. Sasagawa, "DC voltage control strategy for a five-level converter," *IEEE Transactions on Power Electronics*, vol. 15, no. 3, pp. 508-515, May 2000.

[14] M. Saeedifard, R. Iravani and J. Pou, "A Space Vector Modulation Strategy for a Back-to-Back Five-Level HVDC Converter System," *IEEE Transactions on Industrial Electronics*, vol. 56, no. 2, pp. 452-466, Feb. 2009.

[15] J.I. Leon, S. Vazquez, J.A. Sanchez, R. Portillo, L. G. Franquelo, J. M. Carrasco and E. Dominguez, "Conventional Space-Vector Modulation Techniques Versus the Single-Phase Modulator for Multilevel Converters," *IEEE Transactions on Industrial Electronics*, vol. 57, no. 7, pp. 2473-2482, July 2010.

[16] S. R. Minshull, C.M. Bingham, D. A. Stone and M. P. Foster, "A new switching scheme for reduced switching frequency and balanced capacitor voltages for back-to-back connected, diode-clamped multilevel converters," *4th IET Conference on Power Electronics, Machines and Drives (PEMD)*, pp. 636 – 639, 2-4 April 2008.

[۱۷] سیما شاه محمدی، سید حسین حسینی، ابراهیم بابائی، مهران صباحی و جابر فلاح، "آنالیز تحلیلی هارمونیکهای خروجی اینورترهای چندسطحی در حالت کلیدزنی نامتقارن،" *مجله مهندسی برق دانشگاه تبریز*، دوره ۴۶، شماره ۱، صفحه ۲۱۹-۲۰۹، بهار ۱۳۹۵.

[18] J. Hamman and F. S. van der Merwe, "Voltage harmonics generated by voltage-fed inverters using PWM natural sampling," *IEEE Transactions on Power Electronics*, vol. 3, no. 3, July. 1988.

[19] L. M. Tolbert, F. Z. Peng, and T. G. Habetler, "multilevel converters for large electric drives," *IEEE Trans on Ind. App.*, vol. 35, no. 1, pp. 36-44, Jan./Feb. 1999

[20] J. Napoles, J. I. Leon, R. Portillo, L. G. Franquelo and M. A. Aguirre, "Selective harmonic mitigation technique for high-power converters," *IEEE Transactions on Industrial Electronics*, vol. 57, no. 7, pp. 2315–2323, July 2010.

[21] R. Gupta, A. Ghosh and A. Joshi, "Generalized converter modulation and loss estimation for grid interface applications," *Power and Energy Society General Meeting- Conversion and Delivery of Electrical Energy in the 21st Century*, IEEE 2008.

زیرنویس‌ها

[۱] Back To Back

[۲] Selective Harmonic Elimination

[۳] Selective Harmonic Mitigation

[۴] Carrier-Based Pulse Width Modulation

[۵] Space Vector Modulation

[۶] Pulse Amplitude Modulation

[۷] Geleralized Carrier-Based Pulse Width Modulation

[۸] Total Harmonic Distortion

[۹] Cascaded H-Bridge