

معرفی یک سلول جدید برای اینورتر چندسطحی با دو استراتژی اتصال آبشاری

عماد صمدایی^۱، دکتر؛ سیداصغر غلامیان^۲، استادیار؛ عبدالرضا شیخ الاسلامی^۳، دانشیار؛ جعفر ادبی^۴، استادیار

۱- دانشکده مهندسی برق و کامپیوتر - دانشگاه صنعتی نوشیروانی بابل - بابل - ایران - e.samadaei@stu.nit.ac.ir

۲- دانشکده مهندسی برق و کامپیوتر - دانشگاه صنعتی نوشیروانی بابل - بابل - ایران - gholamian@nit.ac.ir

۳- دانشکده مهندسی برق و کامپیوتر - دانشگاه صنعتی نوشیروانی بابل - بابل - ایران - asheikh@nit.ac.ir

۴- دانشکده مهندسی برق و کامپیوتر - دانشگاه صنعتی نوشیروانی بابل - بابل - ایران - j.adabi@nit.ac.ir

چکیده: با توجه به گسترش منابع انرژی تجدیدپذیر، برای ایجاد منابع AC مطمئن و پایدار، اینورترهای چندسطحی با مدل‌ها و ساختارهای متفاوت، جایگاه ویژه‌ای پیدا نموده‌اند. در این مقاله، با در نظر گرفتن آرایشی متفاوت از نیمه‌های الکترونیک قدرت، ساختار جدیدی از اینورتر چندسطحی نامتقارن با دو نوع استراتژی اتصال آبشاری معرفی گردیده است که در شاخص‌های مقایسه اینورترهای چندسطحی نظیر تعداد نیمه‌های، تعداد لینک‌های DC، تعداد سطوح قابل استحصال در خروجی، کاهش THD شکل موج خروجی و قابلیت اتصال آبشاری قابل مقایسه با مدل‌های مشابه می‌باشد. ساختار معرفی شده، به‌طور ذاتی قابلیت تولید سطوح منفی در ولتاژ خروجی را بدون به‌کارگیری مدار جانبی (نظیر مدار تمام‌پل) دارد. ساختار پیشنهادی به‌صورت تک‌سلول، ۱۳ سطح خروجی و در استراتژی‌های اتصال آبشاری به‌صورت دو سلول، ۲۵ و ۱۶۹ سطح خروجی را تولید می‌نماید. از نرم‌افزار MATLAB جهت شبیه‌سازی ساختار پیشنهادی و استراتژی‌های اتصال آبشاری آن استفاده شده است. همچنین به‌منظور اعتبارسنجی عملی، ساختار ارائه شده در آزمایشگاه الکترونیک قدرت ساخته شد و نتایج شکل موج خروجی آن مورد ارزیابی و مقایسه قرار گرفته است به‌طوری‌که در تمامی سطوح خروجی، میزان سقف مجاز THD را رعایت نموده است که عملکرد ساختار معرفی شده و اتصالات آبشاری آن را مورد تأیید قرار می‌دهند.

واژه‌های کلیدی: الکترونیک قدرت، اینورتر چندسطحی، THD، اتصال آبشاری.

Introduction of a New Module for Multilevel Inverter with Two Cascade Connection Strategies

E. Samadaei¹, PhD; S. A. Gholamian², Assistant Professor; A. Sheikholeslami³, Associate Professor; J. Adabi⁴, Assistant Professor

1, 2, 3, 4- Faculty of Electrical and Computer Engineering, Babol University of Technology, Babol, Iran,

Emails: 1- e.samadaei@stu.nit.ac.ir, 2- gholamian@nit.ac.ir, 3- asheikh@nit.ac.ir, 4- j.adabi@nit.ac.ir

Abstract: Multilevel inverters with various topologies are become significant power electronic devices based on the extension of renewable sources to create AC stable sources. In this paper, a new module of multilevel inverter with two cascade connections is introduced by different arrangement of semiconductor devices. The module is comparable with conventional multilevel inverter in the number of components, output levels, THD and modularity. The presented module has the inherent ability to produce negative levels without auxiliary circuit (such as H-Bridge). The proposed module creates 13 levels in single module and 25 and 169 levels in two cascade connection strategies. The module and its cascade connections strategies are simulated by Matlab. Also a prototype module is implemented in power electronics laboratory. The results show a good performance of introduced module and satisfy IEEE519 standard.

Keywords: power electronics, multilevel inverter, THD, cascade connection.

تاریخ ارسال مقاله: ۱۳۹۵/۰۲/۰۴

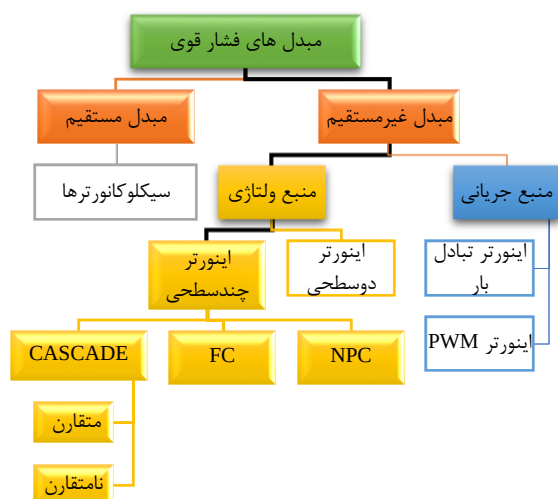
تاریخ اصلاح مقاله: ۱۳۹۵/۰۵/۱۰ و ۱۳۹۵/۰۷/۱۸

تاریخ پذیرش مقاله: ۱۳۹۵/۰۹/۱۲

نام نویسنده مسئول: جعفر ادبی فیروزجایی

نشانی نویسنده مسئول: ایران - بابل - خیابان دکتر شریعتی - دانشگاه صنعتی بابل - دانشکده مهندسی برق و کامپیوتر.

ساختار کلیدهای اینورتر تمام‌پل نسبت به سایر کلیدهای مدل، ولتاژ بیشتری را متحمل می‌شوند. جهت رفع این مشکل تنش کلیدهای اینورتر تمام‌پل بین هر زیر مدل تقسیم می‌گردد [۱۰]. در این ساختار جهت تولید سطوح ولتاژ بیش‌تر دو خازن به هر منبع DC اضافه شده است. در پژوهش‌های انجام‌شده، تولید سطوح ولتاژ بیش‌تر توسط تجهیزات کم‌تر همواره مورد توجه محققین قرار داشته است. در اینورترهای چندسطحی نامتقارن استفاده از منابع DC با مقادیر متفاوت با هدف کاربرد در حوزه‌هایی با منابع DC زیاد نظیر مزارع خورشیدی و با امکان اتصال چند منبع به‌صورت سری و تشکیل منابع DC نامتقارن، طراحی شده‌اند و کاربردهایی در انرژی‌های نو دارند. این ساختار، تولید سطوح ولتاژ بیش‌تر با تجهیزات کم‌تر را ممکن کرده است. بر همین اساس استفاده بهینه از منابع DC با مقادیر متفاوت سبب طراحی مدل‌های گوناگون شده است [۱۱-۱۳]. ساختارهای دیگری از اینورترهای چندسطحی نامتقارن در [۱۴-۱۷] ارائه شده و مورد مطالعه قرار گرفته است.



در این گونه ساختارها، تعداد اجزا و همچنین میزان هزینه را به طور چشم گیری کاهش می دهد. اگرچه کاهش تعداد کلیدها باعث افزایش استرس بر روی ادوات نیمه هادی قدرت می گردد، اما قابلیت اتصال آشناری، این میزان استرس را در سلول ها تقسیم و کاهش می دهد. همچنین حالت های اضافی کلیدزنی برای سطح ولتاژهای مختلف ایجاد می گردد که انتخاب حالت کلیدزنی را برای بعضی از سطوح افزایش می دهد.

با توجه به گسترش استفاده از منابع انرژی‌های تجدیدپذیر، به‌کارگیری تجهیزات الکترونیک قدرت امری ضروری به‌شمار می‌رود. با استفاده از این تجهیزات برق تنظیم‌نشده حاصل از این منابع، به برق DC و یا AC تنظیم‌شده تبدیل و به مصرف‌کننده ارسال خواهد شد. اینورترهای چندسطحی، شامل آرایه‌ای از کلیدهای نیمه‌هادی قدرت و منابع ولتاژ خازنی یا منابع DC مستقل می‌باشند. کموتاسیون کلیدها باعث می‌شود ولتاژ خازن‌ها یا منابع DC مستقل با هم جمع شده و در خروجی اینورتر، مقادیر ولتاژ بالایی به‌دست آید، درحالی‌که ولتاژ نامی کلید قدرت به‌مراتب کم‌تر از مجموع ولتاژ لینک‌های DC می‌باشد. مهم‌ترین ویژگی‌های اینورترهای چندسطحی عبارت‌اند از: تولید ولتاژ خروجی با اعوجاج بسیار کم، ایجاد ولتاژ خروجی در سطوح بالاتر، کاهش تنش کلیدهای نیمه‌هادی، توانایی عملکرد در فرکانس کلیدزنی کم‌تر نسبت به اینورترهای دوسطحی و از موضوع‌های اصلی برای اینورترهای چندسطحی، حذف هارمونیک است. چراکه این مبدل‌ها به‌دلیل دارا بودن آرایشی از عناصر الکترونیک قدرت، هارمونیک به شبکه قدرت سراسری تزریق می‌کنند که موجب افت کیفیت توان و درنتیجه کاهش اطمینان شبکه قدرت می‌شوند. ازاین‌رو تحقیقات زیادی بر روی آن انجام شده است [۱-۳].

همان‌طور که در شکل ۱ نشان داده شده است اینورترهای چندسطحی به سه نوع دسته‌بندی می‌شوند: مهار دیودی یا نول مهارشده (NPC)، خازن شناور (FC)، پل‌های متوالی یا منابع DC مستقل (CASCAD). در اواخر دهه ۱۹۶۰ میلادی، با پشت سر هم قرار دادن منابع DC به‌کمک اتصال سری پل‌های مدل H، تکنولوژی اینورترهای چندسطحی پدیدار گشت که بسیار مورد توجه قرار گرفت. پس از آن با جایگزینی خازن به‌جای منبع DC، نوع دیگری از اینورتر چندسطحی ارائه گردید که تعداد منابع DC مستقل را کاهش می‌داد [۴]. اما اولین مبدل قدرت عملی قابل استفاده در سطح ولتاژ متوسط در ۱۹۸۱ میلادی، بنام مهار دیودی (NPC) معرفی شد تا اینورترهای چندسطحی شکل جدیدی به خود بگیرند [۵]. پس از آن دومین نوع اینورترهای چندسطحی با نام خازن‌های شناور (FC) در اوایل دهه ۱۹۹۰ میلادی ارائه گردید [۶] و در نهایت اینورتر CHB با قابلیت استفاده در سطح ولتاژ متوسط در ۱۹۹۶ میلادی بازرراحی شد [۷]. از این دوره به بعد این سه نوع اینورتر در صنعت جایگزین اینورترهای دوسطحی گردیدند، به‌طوری‌که سیستم‌های با سطح ولتاژ ۶/۶ کیلوولت تا توان ۵۰ مگاوات را پوشش می‌دادند [۸]. ویژگی‌های قابل توجه اینورترهای چندسطحی سبب ارائه و ساخت مدل‌ها و ساختارهای مختلفی از اینورترهای چندسطحی گردیده است. در ساختار [۹] هر سطح توسط ساختاری متشکل از دو کلید و یک منبع تولید می‌گردد. با اتصال سری سلول‌ها، ولتاژ حاصل از هر سلول با یکدیگر جمع شده و سطح ولتاژ خروجی نهایی را تعیین می‌کنند. جهت تولید سطوح ولتاژ منفی، در انتهای خروجی مدل ارائه‌شده از یک اینورتر تمام‌پل استفاده شده است. در این

- فرکانس کلیدزنی برای کلیدهای با تنش زیاد تا حد امکان کم باشد.
- به عبارتی $\frac{dV}{dt}$ کم‌تری ایجاد شود.
- ترتیب حالت کلیدزنی (استراتژی کلیدزنی) طوری انتخاب شود که در هر تغییر سطح، کم‌ترین تعداد کلید خاموش و روشن گردند و تلفات کلیدزنی به حداقل برسد.
- هرچه تعداد منابع غیرهمسان، مشابه باشند، هزینه ساخت کاهش می‌یابد.
- در طراحی حتی‌الامکان، اتصالات به‌گونه‌ای باشد که قابلیت اتصال آشناری به‌راحتی فراهم گردد (مانند اتصال CHB که راحت‌تر از NPC و FC می‌باشد) [۱۸].

جدول ۱: حالات اتصال لینک‌های DC اینورتر چندسطحی نامتقارن

لینک DC	سطوح ولتاژ
$-(V_{C1} + V_{C2})$	$-V_{DC}$
$-V_{C2}$	$-\frac{2V_{DC}}{3}$
$-V_{C1}$	$-\frac{V_{DC}}{3}$
0	0
V_{C1}	$\frac{V_{DC}}{3}$
V_{C2}	$\frac{2V_{DC}}{3}$
$V_{C1} + V_{C2}$	V_{DC}

۲-۱- پیکربندی ساختار

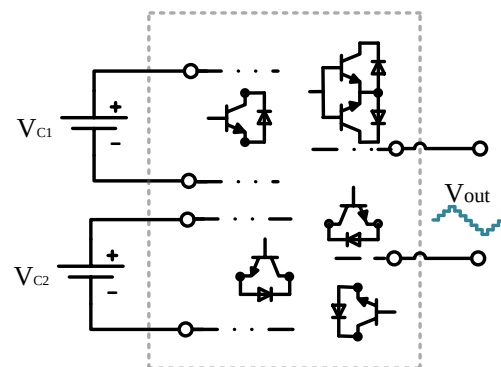
در این مقاله ساختار ۱۳ سطحی، آرایش جدیدی از نیمه‌هادی‌های الکترونیک قدرت را به‌صورت شکل ۳ نمایش می‌دهد. این ساختار (سلول) شامل ۴ منبع DC نابرابر (۲ منبع با سطح ولتاژ $2V_{DC}$ و ۲ منبع با سطح ولتاژ V_{DC}) است که ۱۰ کلید و ۱۰ دیود الکترونیک قدرت آن‌ها را احاطه کرده‌اند. این ۱۰ کلید شامل ۶ کلید تک‌جهته (S_1 تا S_6) و ۲ کلید دوجبهته (S_7 و S_8) می‌باشند. این بدین معنی است که برای خاموش و روشن کردن ۱۰ کلید تنها به ۸ درایور نیاز است. به‌عبارتی تعداد درایورها کم‌تر از تعداد کلیدها می‌باشند. به‌کارگیری منابع DC غیرهمسان، این اینورتر را جز دسته اینورتر چندسطحی Cascade نامتقارن قرار می‌دهد. ازجمله مزایای این اینورتر استفاده از حداکثر ظرفیت ایجاد تعداد سطوح ولتاژ، به‌زای حداقل تجهیزات است، به‌طوری‌که با این تعداد اجزا، ۱۳ سطح خروجی از این مدل پیشنهادی قابل استحصال است.

۱۳ سطح خروجی سلول شامل ۶ سطح مثبت، ۶ سطح منفی و ۱ سطح صفر است. قابل ذکر است، این سلول به‌طور ذاتی سطوح منفی را ایجاد می‌کند و برخلاف سایر مدل‌ها، نیاز به به‌کارگیری اینورتر تمام‌پل (H-Bridge) در خروجی خود ندارد، لذا تنش کلید اینورتر تمام‌پل که کل خروجی ولتاژ بر روی آن قرار داشت، حذف می‌گردد.

حداکثری از منابع DC و افزایش تعداد سطوح خروجی ارائه شده است. همچنین با توجه به قابلیت اتصال آشناری ساختار معرفی شده، استراتژی اتصال آشناری آن در دو حالت ابتکاری در نظر گرفته شده است که افزایش قابل‌توجهی برای تولید سطوح و دامنه ولتاژ در خروجی حاصل می‌شود. بر این اساس در ادامه به تشریح ساختار اینورتر چندسطحی نامتقارن ارائه‌شده، الگوی کلیدزنی، استراتژی اتصال آشناری آن و همچنین مقایسه مدل ارائه‌شده با سایر مدل‌های موجود پرداخته خواهد شد. همچنین روش کلیدزنی کنترل نزدیک‌ترین سطح (NLC) در بخش ۳ تشریح شده است و در بخش ۴ نتایج شبیه‌سازی و ساخت آزمایشگاهی ساختار معرفی‌شده بیان می‌گردد و در بخش آخر نتیجه‌گیری ارائه خواهد شد.

۲-۲ مدل پیشنهادی

شکل ۲ ساختار اینورتر چندسطحی نامتقارن را نشان می‌دهد که در آن $V_{C1} = \frac{V_{DC}}{3}$ ، $V_{C2} = \frac{2V_{DC}}{3}$ یا به عبارتی $V_{C2} = 2V_{C1}$ است.



شکل ۲: ساختار کلی اینورتر چندسطحی نامتقارن

با اتصال مناسب، سه سطح $\frac{V_{DC}}{3}$ ، $\frac{2V_{DC}}{3}$ و V_{DC} را داریم و برای ایجاد این سه سطح به ترتیب لینک V_{C1} ، V_{C2} و $V_{C1} + V_{C2}$ در مدار قرار می‌گیرند. در صورتی‌که ساختار اینورتر قابلیت ایجاد سطح منفی را هم داشته باشد، می‌تواند سه سطح $-\frac{V_{DC}}{3}$ ، $-\frac{2V_{DC}}{3}$ و $-V_{DC}$ را نیز ایجاد کند. این قابلیت به نوع آرایش کلیدها و ساختار بستگی دارد. در هر صورت با کمک لینک DC غیرهمسان هفت سطح (سه سطح مثبت، سه سطح منفی و سطح صفر) فراهم می‌شود. جدول ۱ نحوه تولید سطوح ولتاژ با کمک لینک‌های DC را نمایش می‌دهد. این افزایش سطح تنها با کمک دو لینک DC غیرهمسان به‌وجود آمده و به دنبال آن THD کاهش یافته است. این حالات با افزایش تعداد منابع با مقادیر متفاوت و آرایش کلیدها قابل گسترش است.

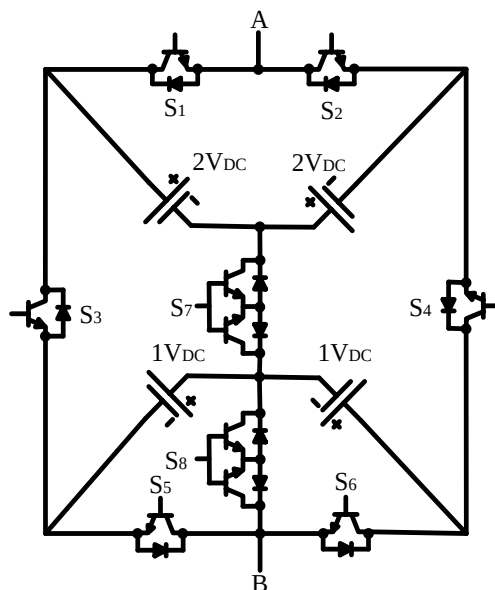
برای طراحی اینورتر چندسطحی نامتقارن باید به چند نکته توجه داشت که می‌توان به موارد زیر اشاره نمود:

- در هیچ یک از حالات کلیدزنی مسیر اتصال کوتاهی برای لینک‌های DC ایجاد نگردد.

تقارن حالت کلیدزنی را به خوبی نمایش می دهد. همچنین از شکل ۳ ملاحظه می شود طراحی سلول به قدری هوشمندانه صورت گرفته است که هیچ یک از قطب های مثبت لینک های DC بر روی آن دپوها قرار ندارد و همچنین شکل ۴ که مسیرهای کلیدزنی را نمایش می دهد، مسیر حلقه بسته ای را برقرار نمی کند. بنابراین تضمین می شود که اتصال کوتاهی در مدار برقرار نخواهد شد.

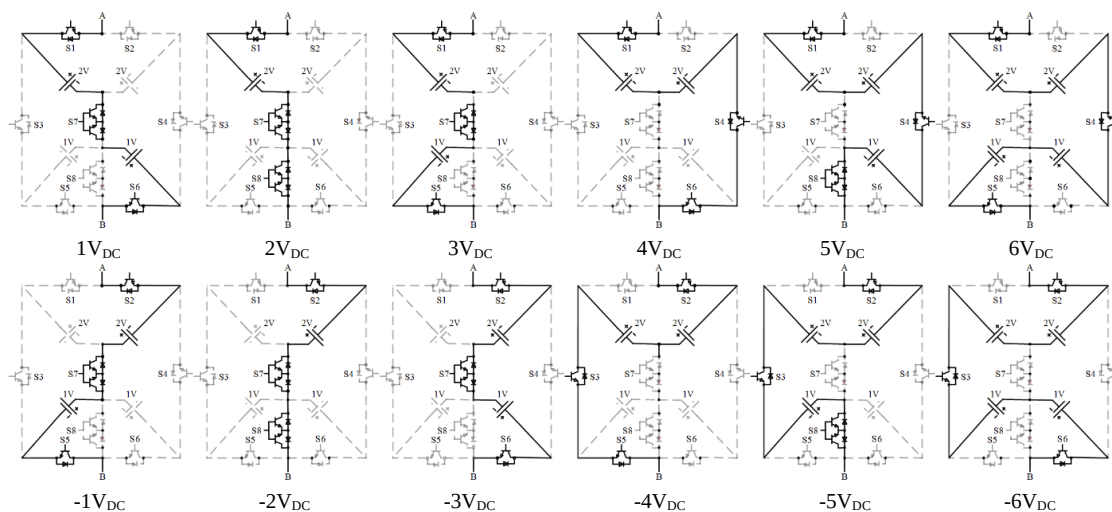
جدول ۲: جدول کلیدزنی سلول پیشنهادی

	S_1	S_2	S_3	S_4	S_5	S_6	S_7	S_8
سطوح مثبت	$1V_{DC}$	۱	۰	۰	۰	۰	۱	۰
	$2V_{DC}$	۱	۰	۰	۰	۰	۱	۱
	$3V_{DC}$	۱	۰	۰	۱	۰	۱	۰
	$4V_{DC}$	۱	۰	۱	۰	۱	۰	۰
	$5V_{DC}$	۱	۰	۱	۰	۰	۰	۱
	$6V_{DC}$	۱	۰	۱	۱	۰	۰	۰
سطوح منفی	$-1V_{DC}$	۰	۱	۰	۱	۰	۱	۰
	$-2V_{DC}$	۰	۱	۰	۰	۰	۱	۱
	$-3V_{DC}$	۰	۱	۰	۰	۱	۱	۰
	$-4V_{DC}$	۰	۱	۱	۰	۱	۰	۰
	$-5V_{DC}$	۰	۱	۱	۰	۰	۰	۱
	$-6V_{DC}$	۰	۱	۱	۰	۰	۱	۰
تعداد روشن شدن در هر سیکل	۱	۱	۲	۱	۷	۷	۴	۸

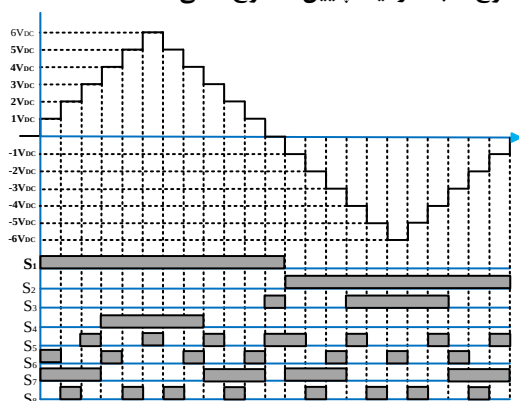


شکل ۳: سلول ۱۳ سطحی

جدول ۲ الگوی کلیدزنی را شرح داده است. همان طور که ملاحظه می شود کلیدهای S_1 و S_4 برای سطوح مثبت و کلید S_2 و S_3 برای سطوح منفی به کار گرفته می شوند و هرگز زوج کلیدهای $(S_2$ و $S_1)$ ، $(S_4$ و $S_3)$ و $(S_6$ و $S_5)$ همزمان روشن نخواهند بود. دو سر خروجی سلول در نظر گرفته شده است. نحوه کلیدزنی سلول به صورت شکل ۴ است که



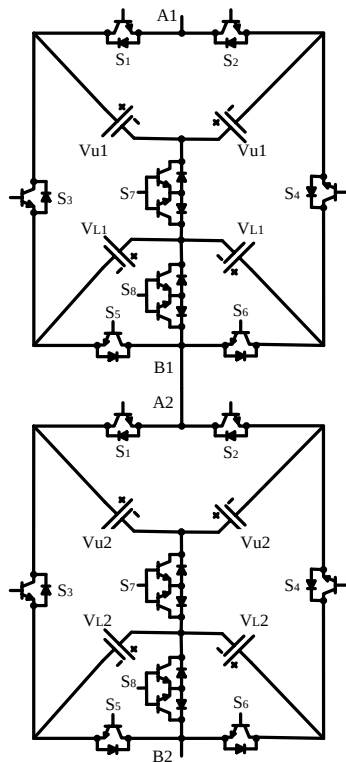
شکل ۴: حالات کلیدزنی سلول ۱۳ سطحی (ردیف بالا: سطوح مثبت، ردیف پایین: سطوح منفی)



شکل ۵: الگوی کلیدزنی در یک دوره کاری در سلول پیشنهادی

جدول ۲ برای یک دوره کاری اینورتر به صورت شکل ۵ مرتب شده است به صورتی که تعداد و زمان روشن/خاموش بودن هر کلید در یک موج سینوسی به طور واضح مشخص است. شکل ۵ بیان می کند که کلیدهای S_1 ، S_2 ، S_3 ، S_4 و S_7 در فرکانس کاری بسیار کم و سایر کلیدها در فرکانس کاری منطقی کار می کنند. ستون آخر جدول ۲ تعداد روشن شدن هر کلید در یک سیکل را بیان می کند.

جدول ۳ رابطه ریاضی تعداد اجزای سلول ۱۳ سطحی را بر اساس تعداد سطح (N_L) و بر اساس تعداد سلول (n) نمایش می دهد.



شکل ۶: اتصال آبشاری در ساختار پیشنهادی

جدول ۵: نحوه تولید سطوح برای اتصال دو سلول در استراتژی اول ساختار ۱۳ سطحی

$u_1 =$ $u_2 =$	-۶	-۵	-۴	-۳	-۲	-۱	۰	۱	۲	۳	۴	۵	۶
-۶	-۱۲	-۱۱	-۱۰	-۹	-۸	-۷	-۶	-۵	-۴	-۳	-۲	-۱	۰
-۵	-۱۱	-۱۰	-۹	-۸	-۷	-۶	-۵	-۴	-۳	-۲	-۱	۰	۱
-۴	-۱۰	-۹	-۸	-۷	-۶	-۵	-۴	-۳	-۲	-۱	۰	۱	۲
-۳	-۹	-۸	-۷	-۶	-۵	-۴	-۳	-۲	-۱	۰	۱	۲	۳
-۲	-۸	-۷	-۶	-۵	-۴	-۳	-۲	-۱	۰	۱	۲	۳	۴
-۱	-۷	-۶	-۵	-۴	-۳	-۲	-۱	۰	۱	۲	۳	۴	۵
۰	-۶	-۵	-۴	-۳	-۲	-۱	۰	۱	۲	۳	۴	۵	۶
۱	-۵	-۴	-۳	-۲	-۱	۰	۱	۲	۳	۴	۵	۶	۷
۲	-۴	-۳	-۲	-۱	۰	۱	۲	۳	۴	۵	۶	۷	۸
۳	-۳	-۲	-۱	۰	۱	۲	۳	۴	۵	۶	۷	۸	۹
۴	-۲	-۱	۰	۱	۲	۳	۴	۵	۶	۷	۸	۹	۱۰
۵	-۱	۰	۱	۲	۳	۴	۵	۶	۷	۸	۹	۱۰	۱۱
۶	۰	۱	۲	۳	۴	۵	۶	۷	۸	۹	۱۰	۱۱	۱۲

جدول ۶: نحوه تولید سطوح برای اتصال دو سلول در استراتژی دوم ساختار ۱۳ سطحی

$u_1 =$ $u_2 =$	-۶	-۵	-۴	-۳	-۲	-۱	۰	۱	۲	۳	۴	۵	۶
-۷۸	-۸۴	-۸۳	-۸۲	-۸۱	-۸۰	-۷۹	-۷۸	-۷۷	-۷۶	-۷۵	-۷۴	-۷۳	-۷۲
-۶۵	-۷۱	-۷۰	-۶۹	-۶۸	-۶۷	-۶۶	-۶۵	-۶۴	-۶۳	-۶۲	-۶۱	-۶۰	-۵۹
-۵۲	-۵۸	-۵۷	-۵۶	-۵۵	-۵۴	-۵۳	-۵۲	-۵۱	-۵۰	-۴۹	-۴۸	-۴۷	-۴۶
-۳۹	-۴۵	-۴۴	-۴۳	-۴۲	-۴۱	-۴۰	-۳۹	-۳۸	-۳۷	-۳۶	-۳۵	-۳۴	-۳۳
-۲۶	-۳۲	-۳۱	-۳۰	-۲۹	-۲۸	-۲۷	-۲۶	-۲۵	-۲۴	-۲۳	-۲۲	-۲۱	-۲۰
-۱۳	-۱۹	-۱۸	-۱۷	-۱۶	-۱۵	-۱۴	-۱۳	-۱۲	-۱۱	-۱۰	-۹	-۸	-۷
۰	-۶	-۵	-۴	-۳	-۲	-۱	۰	۱	۲	۳	۴	۵	۶
۱۳	۷	۸	۹	۱۰	۱۱	۱۲	۱۳	۱۴	۱۵	۱۶	۱۷	۱۸	۱۹
۲۶	۲۰	۲۱	۲۲	۲۳	۲۴	۲۵	۲۶	۲۷	۲۸	۲۹	۳۰	۳۱	۳۲
۳۹	۳۳	۳۴	۳۵	۳۶	۳۷	۳۸	۳۹	۴۰	۴۱	۴۲	۴۳	۴۴	۴۵
۵۲	۴۶	۴۷	۴۸	۴۹	۵۰	۵۱	۵۲	۵۳	۵۴	۵۵	۵۶	۵۷	۵۸
۶۵	۵۹	۶۰	۶۱	۶۲	۶۳	۶۴	۶۵	۶۶	۶۷	۶۸	۶۹	۷۰	۷۱
۷۸	۷۲	۷۳	۷۴	۷۵	۷۶	۷۷	۷۸	۷۹	۸۰	۸۱	۸۲	۸۳	۸۴

جدول ۳: روابط تعداد اجزای سلول ۱۳ سطحی

سطح	بر اساس تعداد سطح*	بر اساس تعداد سلول
تعداد کلید	N_L	$12n+1$
تعداد دیود	$5(N_L-1)/6$	$10n$
تعداد درایور	$5(N_L-1)/6$	$10n$
تعداد لینک DC	$8(N_L-1)/6$	$8n$
مجموع تنش ولتاژ کلیدها	$(N_L-1)/3$	$4n$
	$2(N_L+1)$	$28n$

 * تعداد سطوح به فرم $12n+1$ هستند که $n=1, 2, 3, \dots$

۲-۲- توسعه ساختار به حالت آبشاری

اتصال آبشاری در اینورترهای چندسطحی باعث افزایش اندازه و تعداد سطوح خروجی ولتاژ می‌گردد. برای ارائه و بررسی دو استراتژی اتصال آبشاری، شکل ۶ برای ساختار در نظر گرفته خواهد شد.

در هر دو استراتژی سلول بالایی (u_1) سطوح $0, \pm 1V_{DC}, \pm 2V_{DC}$ را تولید می‌کند. اما در سلول پایینی (u_2) مقادیر در دو استراتژی متفاوت است که در جدول ۴ بیان شده است. در استراتژی اول، منابع سلول دوم مقادیری مشابه با سلول اول دارند ($V_{u2}=2V_{DC}, V_{L2}=1V_{DC}$) و در استراتژی دوم مقادیر منابع سلول دوم برابر سلول قبل خواهند بود به عبارتی $V_{u2}=26V_{DC}, V_{L2}=13V_{DC}$. بنابراین در استراتژی دوم سلول پایین سطوح $0, \pm 13V_{DC}, \pm 26V_{DC}, \pm 39V_{DC}, \pm 52V_{DC}, \pm 65V_{DC}, \pm 78V_{DC}$ را تولید و سلول بالا سطوح بین آن‌ها را ایجاد می‌کند.

جدول ۵ و ۶ نحوه تولید سطوح را برای اتصال دو سلول به ترتیب در استراتژی اول و دوم نشان می‌دهد. ملاحظه می‌شود که در استراتژی اول ۲۵ سطح تولید می‌شود به صورتی که تعداد حالت بیش‌تری برای تولید یک سطح مشخص وجود دارد و در عوض در استراتژی دوم تعداد ۱۶۹ سطح برای تولید ولتاژ خروجی به دست می‌آید.

جدول ۴: استراتژی اتصال آبشاری ساختار پیشنهادی

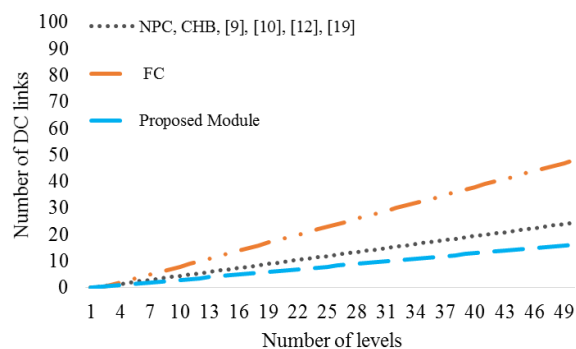
سلول اول (u_1)	سلول دوم (u_2)
استراتژی اول	استراتژی دوم
$V_{L2}=$	$V_{L2}=$
$V_{u2}, V_{L2}=$	مجموع سطوح سلول قبل
$V_{u1}=2V_{DC}$	$V_{u2}=2xV_{u1}$
$V_{L1}=1V_{DC}$	$V_{u2}=26V_{DC}$
	$V_{L2}=13V_{DC}$
سطوح خروجی	سطوح خروجی
۰	۰
$\pm 1V_{DC}, \pm 2V_{DC}$	$\pm 1V_{DC}, \pm 2V_{DC}$
$\pm 3V_{DC}, \pm 4V_{DC}, \pm 5V_{DC}, \pm 6V_{DC}$	$\pm 13V_{DC}, \pm 26V_{DC}, \pm 39V_{DC}, \pm 52V_{DC}, \pm 65V_{DC}, \pm 78V_{DC}$

۳-۲- مطالعه مقایسه‌ای

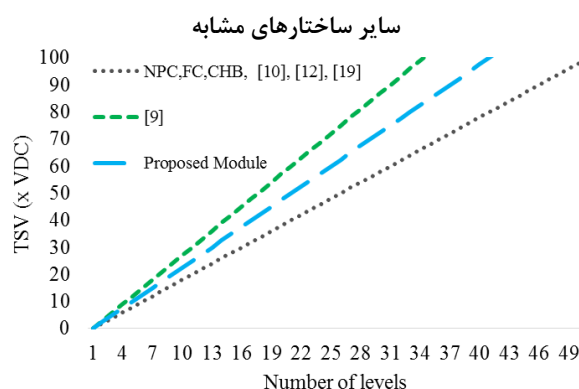
همچنین برای تولید سطوح به تعداد لینک‌های DC کم‌تری نیاز می‌باشد، به عبارتی $(N_L-1)/3$ برای سلول ۱۳ سطحی مورد استفاده قرار خواهد گرفت. از جمله ویژگی‌های این ساختار تولید سطح منفی بدون مدار جانبی است و به صورت ذاتی با ایجاد مسیرهایی از لینک‌های DC به صورت برعکس، قادر به تولید چنین سطوحی می‌باشد. با در نظر گرفتن این ویژگی‌ها، مجموع تنش ولتاژ کلیدها همچنان در رنج منطقی، مشابه سایر مدل‌ها قرار دارد. شکل‌های ۷ تا ۱۰ به ترتیب نمودارهای تعداد نیمه‌های، تعداد لینک‌های DC، تعداد درایورها و مجموع تنش ولتاژ کلیدها را تا ۵۰ سطح نمایش می‌دهد که گویای عملکرد بسیار خوب ساختار پیشنهادی می‌باشد.

جدول ۷: مقایسه اینورترهای چندسطحی

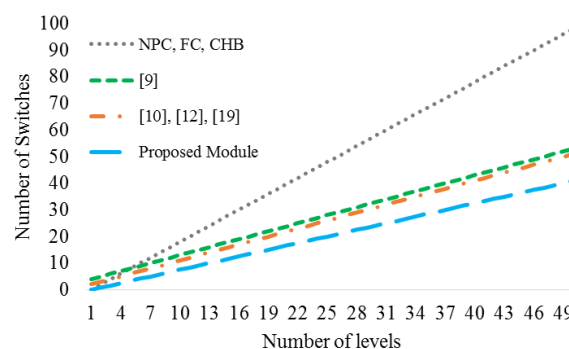
سلول ۱۳ سطحی	U-cell [19]	CSMLI [12]	2CLHB[10]	MLDCL[9]	CHB	FC	NPC	
$5(N_L-1)/6$	N_L+1	N_L+1	N_L+1	N_L+3	$2(N_L-1)$	$2(N_L-1)$	$2(N_L-1)$	تعداد کلید
$5(N_L-1)/6$	N_L+1	N_L+1	N_L+1	N_L+3	$2(N_L-1)$	$2(N_L-1)$	N_L+1	تعداد دیود
$2(N_L-1)/3$	N_L+1	N_L+1	N_L+1	N_L+3	$2(N_L-1)$	$2(N_L-1)$	$2(N_L-1)$	تعداد درایورها
$(N_L-1)/3$	$(N_L-1)/2$	$(N_L-1)/2$	$(N_L-1)/2$	$(N_L-1)/2$	$(N_L-1)/2$	(N_L-2)	$(N_L-1)/2$	تعداد لینک DC
$2(N_L+1)$	$2(N_L-1)$	$2(N_L-1)$	$2(N_L-1)$	$3(N_L-1)$	$2(N_L-1)$	$2(N_L-1)$	$2(N_L-1)$	مجموع تنش ولتاژ کلیدها ($\times V_{DC}$)
ذاتی	با H-Bridge	با H-Bridge	با H-Bridge	با H-Bridge	با H-Bridge	حداقل با دو بازو	حداقل با دو بازو	تولید سطح منفی



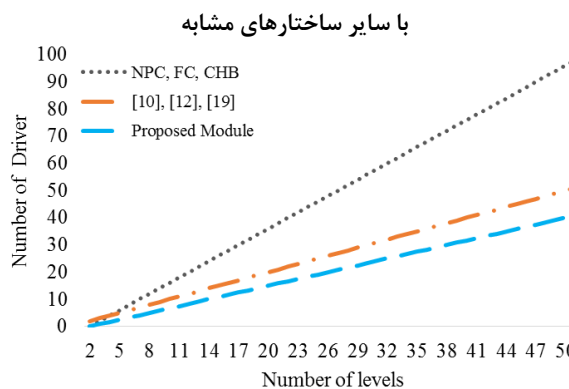
شکل ۸: نمودار مقایسه تعداد لینک‌های DC ساختار پیشنهادی با



شکل ۹: نمودار مقایسه مجموع تنش ولتاژ کلیدها ساختار پیشنهادی با سایر ساختارهای مشابه



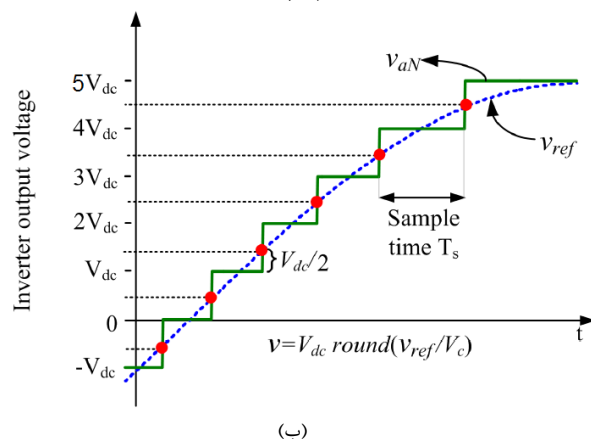
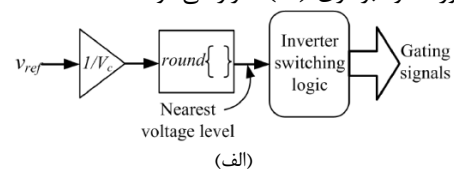
شکل ۱۰: نمودار مقایسه تعداد کلیدهای نیمه‌های ساختار پیشنهادی با



شکل ۱۱: نمودار مقایسه تعداد درایورهای ساختار پیشنهادی با سایر ساختارهای مشابه

۳- کلیدزنی NLC

روش کلیدزنی کنترل نزدیک‌ترین سطح (NLC) در [۲۰] یک روش مناسب و با حجم محاسباتی کم و سرعت بالا است. در بسیاری از اینورترهای چندسطحی و به‌خصوص اتصال آبشاری آن‌ها، تعداد سطوح زیاد است و به دنبال آن محاسبه معادلات برای استخراج زاویای کلیدزنی در برخی روش‌ها، پیچیده و در برخی اوقات غیرممکن می‌گردد. از این‌رو در اینورترهای با تعداد سطوح خروجی زیاد، از روش کلیدزنی کنترل نزدیک‌ترین سطح (NLC) جهت ایجاد شکل موج مطلوب استفاده می‌گردد. شکل ۱۱ این روش کلیدزنی را شرح می‌دهد. به‌صورتی که پردازشگر از یک نقطه از ولتاژ مرجع (V_{ref}) نمونه‌برداری می‌کند، سپس این مقدار را به نزدیک‌ترین سطح ولتاژ (V_{aN}) گرد خواهد نمود. هر سطح بر اساس جدول کلیدزنی خود، وضعیت کلیدها را تغییر داده تا سطح مورد نظر در خروجی اینورتر تولید شود (شکل ۱۱ ب). نمونه‌برداری برای هر دوره نمونه‌برداری (T_s) تکرار می‌شود.



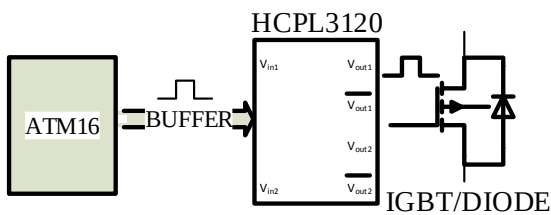
شکل ۱۱: روش NLC؛ الف) شکل موج، ب) الگوریتم کنترل

۴- شبیه‌سازی و ساخت آزمایشگاهی

هدف از شبیه‌سازی و ساخت نمونه آزمایشگاهی، تولید شکل موج سینوسی با فرکانس ۵۰ هرتز است. در شبیه‌سازی‌ها سطح ولتاژ هر پله ۱۰ ولت در نظر گرفته می‌شود و نتایج برای ساختار و اتصال آبشاری آن (استراتژی اول و دوم) ارائه شده است.

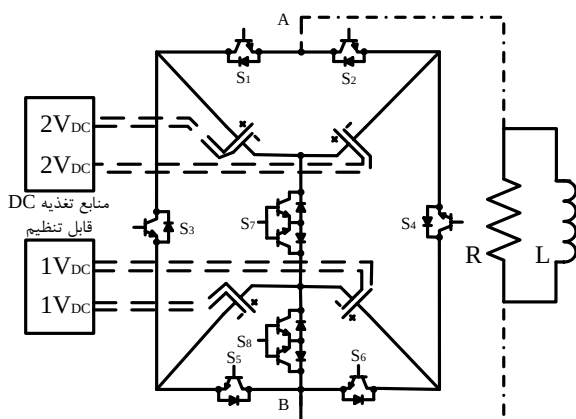
شکل ۱۲ طرح کلی نحوه درایو کردن کلید نیمه‌هادی را نشان می‌دهد. بر اساس محاسبات و کد نویسی‌های صورت گرفته، سیگنال پالس روشن/خاموش کلیدها از طریق پردازشگر ATMEGA16 فراهم می‌گردد. این سیگنال پس از عبور از تقویت‌کننده 7404 تقویت شده و برای درایور HCPL3120 ارسال خواهد شد تا علاوه بر تقویت قدرت پالس برای پایه گیت-امیتر کلیدها، بخش کنترلی و قدرتی مدار را از هم مجزا کند

(optocoupler-driver). به این ترتیب، با روشن شدن کلیدهای مورد نظر، طبق جدول کلیدزنی ساختار، سطح مطلوب و شکل موج سینوسی ایجاد می‌گردد.



شکل ۱۲: نحوه درایو کردن کلید نیمه‌هادی

همچنین در اجرای آزمایش‌ها بر روی نمونه آزمایشگاهی، نتایج برای سلول و اتصال آبشاری آن در حالت استراتژی اول ارائه گردیده است و به علت محدودیت امکانات آزمایشگاهی و یکپارچه‌سازی نتایج، آزمایش‌ها با سطح ولتاژ ۵ ولت برای هر پله اجرا شده است. از طرفی آزمایش‌های عملی تحت بار اهمی و اهمی-سلفی صورت گرفته است. پیکربندی و مشخصات تجهیزات به کاررفته به ترتیب در شکل ۱۳ و جدول ۸ نمایش داده شده است.



شکل ۱۳: بلوک دیاگرام پیکربندی آزمایشگاهی سلول

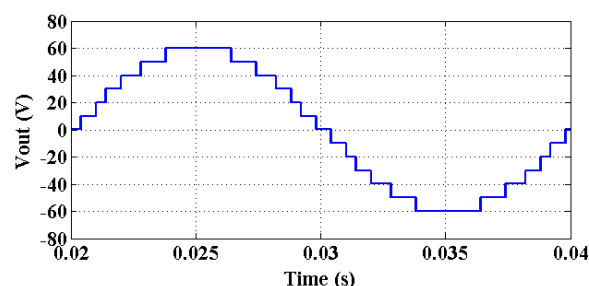
جدول ۸: مشخصات تجهیزات به کاررفته در شبیه‌سازی و نمونه

آزمایشگاهی

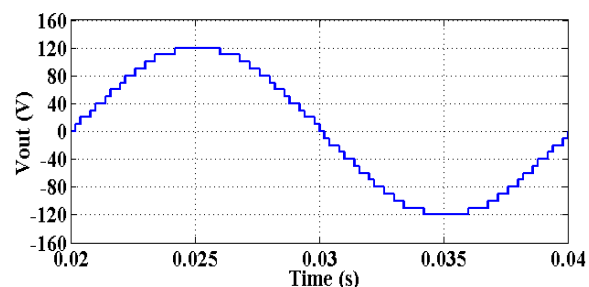
شبیه‌سازی	نمونه آزمایشگاهی
کلید نیمه‌هادی	IGBT12n60a4
دیود نیمه‌هادی	RHRP15120
سطح ولتاژ هر پله	۱۰V
تک سلول	تک سلول
اتصال آبشاری (استراتژی اول و دوم)	اتصال آبشاری (استراتژی اول)
تحت بار اهمی و اهمی-سلفی	تحت بار اهمی و اهمی-سلفی
پردازشگر	ATMEGA16
درایور	HCPL3120
بافر	SN7404
مقاومت	۳۰Ω
سلف	۷۰ mH

۱-۴- نتایج شبیه‌سازی و آزمایش عملی

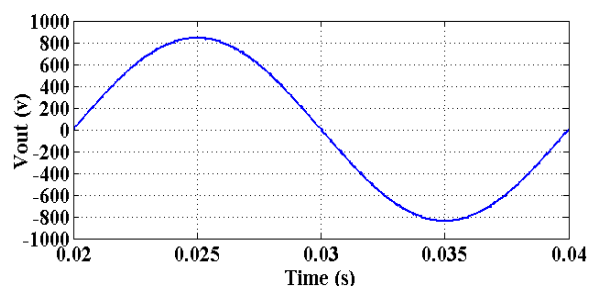
شکل ۱۴ شکل موج سینوسی ۵۰ هرتزی تولیدشده توسط سلول ۱۳ سطحی را نشان می‌دهد که سیزده خروجی در آن قابل مشاهده است. همچنین شکل‌های ۱۵ و ۱۶ به ترتیب شکل موج خروجی اینورتر آبشاری (با دو سلول ۱۳ سطحی) برای استراتژی حالت اول (۲۵ سطحی) و استراتژی حالت دوم (۱۶۹ سطحی) را نمایش می‌دهند.



شکل ۱۴: شکل موج خروجی سلول ۱۳ سطحی (شبیه‌سازی)



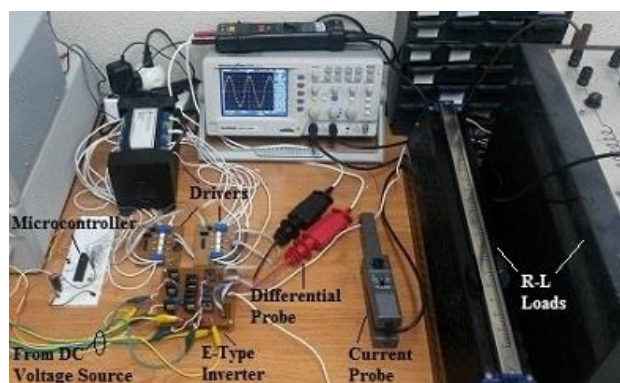
شکل ۱۵: شکل موج خروجی مربوط به اتصال آبشاری سلول ۱۳ سطحی، استراتژی حالت اول (شبیه‌سازی)



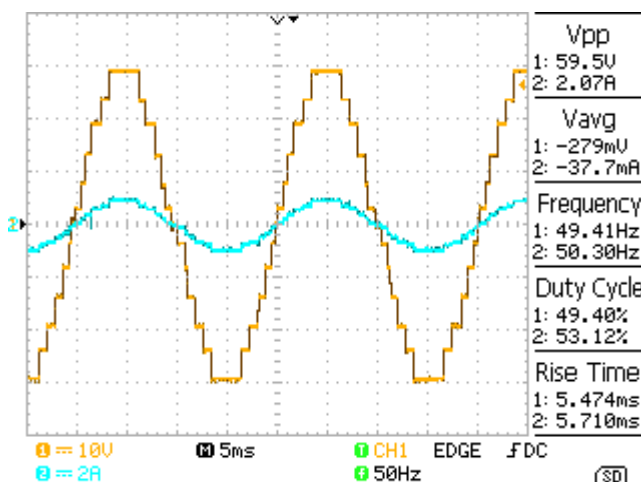
شکل ۱۶: شکل موج خروجی مربوط به اتصال آبشاری سلول ۱۳ سطحی، استراتژی حالت دوم (شبیه‌سازی)

برای انجام آزمایش‌های عملی، سلول ۱۳ سطحی در آزمایشگاه پیاده‌سازی شد که شکل ۱۷، تصویر نمونه ساخته‌شده آن را نمایش می‌دهد. پس از انجام آزمایش بر روی نمونه آزمایشگاهی، شکل موج سینوسی ۵۰ هرتز با دقت بالا حاصل شد که شکل ۱۸ خروجی ولتاژ و جریان این ساختار را تحت بار الکتریکی با ضریب توان واحد و شکل ۱۹ خروجی این ساختار را تحت بار الکتریکی با ضریب توان ۰/۸ اهمی - سلفی به تصویر می‌کشد. همچنین شکل موج‌های خروجی اینورتر

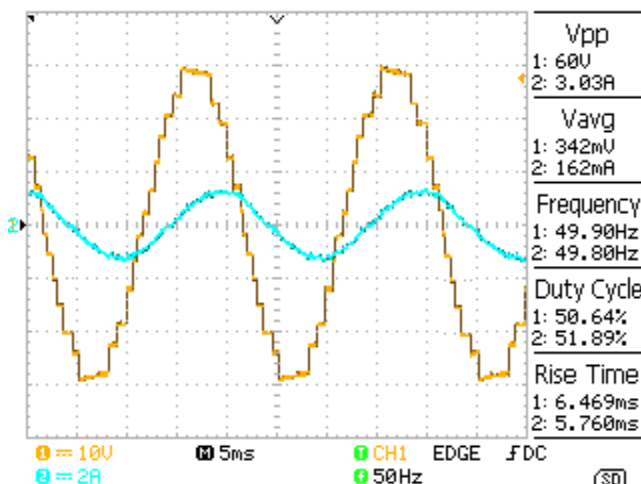
آبشاری (با دو سلول ۱۳ سطحی) برای استراتژی حالت اول (۲۵ سطحی) به ترتیب برای ضرایب توان واحد و ۰/۸ در شکل‌های ۲۰ و ۲۱ نمایش داده شده‌اند.



شکل ۱۷: تصویر نمونه ساخته‌شده سلول ۱۳ سطحی



شکل ۱۸: شکل موج خروجی سلول ۱۳ سطحی تحت بار الکتریکی با ضریب توان واحد (آزمایش عملی)

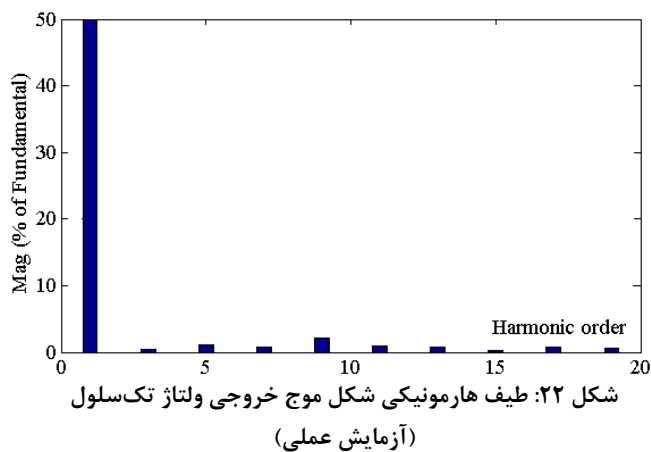


شکل ۱۹: شکل موج خروجی سلول ۱۳ سطحی تحت بار الکتریکی با ضریب توان ۰/۸ (آزمایش عملی)

جدول ۹: میزان THD% برای آزمایش‌های صورت گرفته در سلول

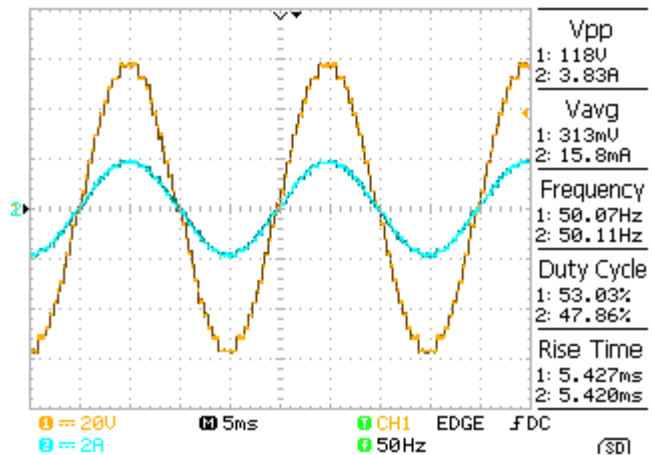
۱۳ سطحی پیشنهادی

سلول	اتصال آشناری سلول	اتصال آشناری سلول
سلول ۱۳ سطحی	۱۳ سطحی (استراتژی اول)	۱۳ سطحی (استراتژی دوم)
شبه‌سازی	۳/۳۴	۰/۱۱
نمونه	۴/۹۴	--
آزمایشگاهی	۲/۰۵	--

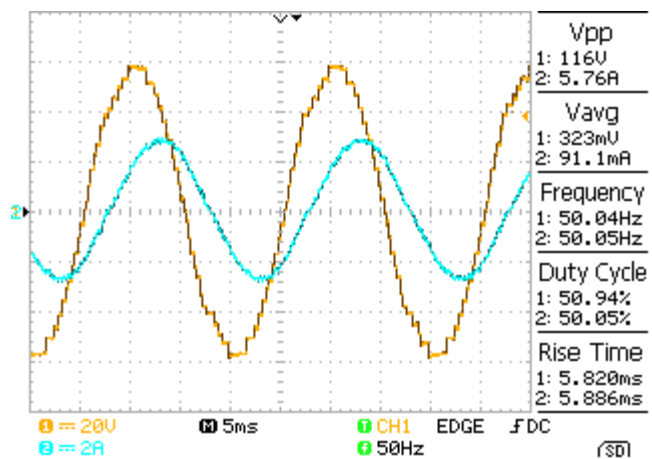


۵- نتیجه گیری

در این مقاله، با شناخت مزایا و معایب مدل‌های معتبر اینورترهای چندسطحی متداول، مدل جدیدی از اینورترهای چندسطحی نامتقارن ارائه گردید تا حتی‌الامکان کاستی‌ها و معایب مدل‌های قبلی را مرتفع نموده به‌طوری‌که در کاربردهای مختلف قابل استفاده باشد. از جمله ویژگی‌های این ساختار تعداد اجزای کمتر نسبت به تولید سطوح یکسان در بین اینورترهای چندسطحی است به‌طوری‌که در مدل پیشنهادی، ۱۰ کلید و ۴ منبع DC به‌ازای تولید ۱۳ سطح به‌کار می‌رود و این در حالی است که این ساختار به‌طور ذاتی سطوح منفی را بدون نیاز به مدارهای جانبی نظیر H-Bridge به وجود می‌آورد. از طرفی قابلیت اتصال آشناری مدل معرفی‌شده، این امکان را به وجود می‌آورد که در کاربردهای با اندازه و سطوح ولتاژ بالا قابل استفاده باشد. به‌صورتی‌که با استراتژی مناسب اتصال آشناری که در این مقاله به‌کار گرفته شد، این افزایش سطوح برای مدل پیشنهادی تا ۲۵ و ۱۶۹ سطح میسر گردید. همچنین با کمک شبیه‌سازی در نرم‌افزار MATLAB و ساخت نمونه آزمایشگاهی، به‌منظور اطمینان از صحت عملکرد ساختار معرفی‌شده، میزان کیفیت خروجی ولتاژ ساختار مطرح‌شده به‌خوبی در چند حالت تحت بارهای اهمی و اهمی-سلفی به‌صورت تک‌سلول و اتصال آشناری مورد ارزیابی قرار گرفت که همه نتایج نشان‌دهنده دقت عملکرد و کیفیت بالای خروجی آن‌ها است. به‌طوری‌که میزان THD% برای سلول ۱۳ سطحی پیشنهادی به ترتیب ۳/۳۴ و ۴/۹۴ در شبه‌سازی و در نمونه آزمایشگاهی حاصل شد. با به‌کارگیری استراتژی اتصال آشناری حالت اول این میزان ۱/۹۹ در شبه‌سازی و ۲/۰۵ در نمونه آزمایشگاهی با ۲۵ سطح به‌دست آمد.



شکل ۲۰: شکل موج خروجی مربوط به اتصال آشناری ۲۵ سطحی- استراتژی حالت اول تحت بار الکتریکی با ضریب توان واحد (آزمایش عملی)



شکل ۲۱: شکل موج خروجی مربوط به اتصال آشناری ۲۵ سطحی- استراتژی حالت اول تحت بار الکتریکی با ضریب توان ۰/۸ (آزمایش عملی)

جهت محاسبه توان تحویلی اینورتر پیشنهادی از رابطه توان اکتیو

استفاده می‌شود. مقادیر اندازه‌گیری‌شده متغیرها توسط اسلیسکوپ در ستون سمت راست شکل‌های ۱۸ تا ۲۱ درج شده‌اند که در رابطه جایگذاری می‌شوند. توان اکتیو برای این شکل‌ها به ترتیب ۶۰ وات، ۷۲ وات، ۲۲۵ وات و ۲۶۷ وات محاسبه می‌گردند.

از نتایج به‌دست‌آمده، ملاحظه می‌شود که ساختار معرفی‌شده دارای دقت و کیفیت بالا می‌باشد به‌طوری‌که میزان THD در هر آزمایش به‌صورت جدول ۹ محاسبه گردیده است که در همه حالات مقدار مجاز استاندارد IEEE519 (که THD زیر ۸ درصد است) را رعایت می‌نماید.

همچنین به‌منظور بررسی مولفه‌های هارمونیک ولتاژ تولیدشده آزمایشگاهی توسط سلول ۱۳ سطحی، طیف هارمونیک آن را در شکل ۲۲ نمایش داده شده است که در این حالت نیز استاندارد IEEE519 (که مولفه‌های هارمونیک زیر ۵ درصد هستند) را تأیید می‌نماید.

- [10] E. Babaei, M.F. Kangarlu, M. Sabahi, "Extended multilevel converters: an attempt to reduce the number of independent DC voltage sources in cascaded multilevel converters," *IET Power Electronics*, vol. 7, no. 1, pp. 157 – 166, 2014.
- [11] K. K. Gupta, S. Jain, "Topology for multilevel inverters to attain maximum number of levels from given DC sources," *IET Power Electron.*, vol. 5, no. 4, pp. 435–446, 2012.
- [12] M. F. Kangarlu, E. Babaei, "Cross-switched multilevel inverter: an innovative topology," *IET Power Electronics*, vol. 6, no. 4, pp. 642–651, 2013.
- [13] Y. Ounejjar, K. Al-Haddad, L.-A. Grégoire, "Packed U Cells multilevel converter topology: theoretical study and experimental validation," *IEEE Trans. Ind. Electron.*, vol. 58, no. 4, pp. 1294–1306, 2011.
- [14] R. S. Alishah, S. D. Nazarpour, H. Hosseini, M. Sabahi, "New hybrid structure for multilevel inverter with fewer number of components for high-voltage levels," *IET Power Electron.*, vol. 7, no. 1, pp. 96– 104, 2014.
- [15] M. F. Kangarlu, E. Babaei, "A Generalized cascaded multilevel inverter using series connection of submultilevel inverters," *IEEE Trans. on Power Electron.*, vol. 28, no. 2, pp. 625–636, 2013.
- [16] K. K. Gupta, A. Ranjan, P. Bhatnagar, L. K. Sahu, S. Jain, "Multilevel inverter topologies with reduced device count: a review," *IEEE Trans. on Power Electron.*, vol. 31, no. 1, pp. 135–151, 2016.
- [17] A. Mokhberdoran, A. Ajami, "Symmetric and asymmetric design and implementation of new cascaded multilevel inverter topology," *IEEE Trans. on Power Electron.*, vol. 29, no. 12, pp. 6712–6724, 2014.
- [18] F. Zare, *Power Electronics Education Electronic-Book. School of Engineering Systems*, Queensland University of Technology, [Brisbane, Qld.], 2008.
- [19] Y. Ounejjar, K. Al-Haddad, L.-A. Grégoire, "Packed U Cells multilevel converter topology: theoretical study and experimental validation," *IEEE Transactions on Industrial Electronics*, vol. 58, no.4, pp. 1294 – 1306, 2011.
- [20] P. M. Meshram, V. B. Borghate, "A simplified nearest level control (NLC) voltage balancing method for modular multilevel converter (MMC)," *IEEE Transactions on Power Electronics*, vol. 30, no. 1, pp. 450-462, 2015.
- در شبیه‌سازی استراتژی حالت دوم اتصال آبشاری با ۱۶۹ سطح میزان THD برابر ۰/۱۱ محاسبه شد.

مراجع

- [1] S. Debnath, J. Qin, B. Bahrani, M. Saeedifard, P. Barbosa, "Operation, control, and applications of the modular multilevel converter: a review," *IEEE Transactions on Power Electronics*, vol. 30, no. 1, pp. 37-53, 2015.
- [2] A. Nami, J. Liang, F. Dijkhuizen, G.D. Demetriades, "modular multilevel converters for HVDC applications: review on converter cells and functionalities," *IEEE Transactions on Power Electronics*, vol. 30, no. 1, pp. 18-36, 2015.
- [3] K. K. Gupta, A. Ranjan, P. Bhatnagar, L.K. Sahu, S. Jain, "Multilevel inverter topologies with reduced device count: a review," *IEEE Trans. on Power Electron.*, vol. 31, no. 1, pp. 135–151, 2016.
- [4] J. Rodriguez, J. S. Lai, F. Zh. Peng, "Multilevel inverters: a survey of topologies, controls, and applications," *IEEE Transactions on Industrial Electronics*, vol. 49, no. 4, pp. 724-738, 2002.
- [5] A. Nabae, I. Takahashi, and H. Akagi, "A new neutral-point-clamped PWM inverter," *IEEE Trans. Ind. Appl.*, vol. IA-17, no. 5, pp. 518–523, 1981.
- [6] T. A. Meynard, H. Foch, "Multi-level choppers for high voltage applications," in *Proc. Eur. Conf. Power Electron. Appl*, vol. 2, pp. 45–50, 1992.
- [7] F. Z. Peng, J. S. Lai, J. W. McKeever, and J. Van Coevering, "A multilevel voltage source inverter with separate DC sources for static var generation," *IEEE Trans. Ind. Appl.*, vol. 32, no. 5, pp. 1130–1138, 1996.
- [8] S. Bernet, "Recent developments of high power converters for industry and traction applications," *IEEE Transactions on Power Electronics*, vol. 15, no. 6, pp. 1102-1117, 2010.
- [9] E. Babaei, S. H. Hosseini, "New cascaded multilevel inverter topology with minimum number of switches," *Elsevier J. Energy Convers. Manage*, vol. 50, no. 11, pp. 2761–2767, 2009.