

# طراحی تقویت کننده توان دوبانده همزمان با سوئیچ فعال در ۰/۹ / ۲/۴ GHz در پروسه ۰/۱۸ $\mu\text{m}$ RF CMOS

جواد جاویدان<sup>۱</sup>، استادیار، سپیده فاضل<sup>۲</sup>، دانشجوی کارشناسی ارشد،

۱- دانشکده فنی مهندسی- دانشگاه محقق اردبیلی- اردبیل- ایران- [javidan@uma.ac.ir](mailto:javidan@uma.ac.ir)

۲- دانشگاه آزاد اسلامی- واحد تبریز- گروه برق الکترونیک- تبریز- ایران- [fazel.sepideh@gmail.com](mailto:fazel.sepideh@gmail.com)

**چکیده:** در این مقاله، تقویت کننده توان دوبانده با توان خروجی بالا در پروسه استاندارد ۰/۱۸  $\mu\text{m}$  CMOS برای کدخوان RFID ارائه شده است. تقویت کننده توان در دو باند فرکانسی ۰/۹GHz و ۲/۴GHz به طور همزمان کار می کند. برای رسیدن به قابلیت خط سانی و توان خروجی بالا از ترکیب کردن چندین تقویت کننده کلاس AB استفاده شده است. تقویت کننده توان پیشنهادی شامل چهار بخش پیش تقویت کننده، تقویت کننده توان اصلی، ترکیب کننده توان با استفاده از ترانسفورمر و مدار تطبیق خروجی است. ساختار طبقات توان به صورت تفاضلی و آبشاری به دلیل مزیت های این نوع ساختارها طراحی شده است. همچنین، در فیلترهای خروجی هر طبقه برای داشتن قابلیت دوبانده از فن سوئیچ های فعال استفاده می شود. برای تقویت کننده طراحی شده در فرکانس ۰/۹GHz مقدار توان خروجی، بهره توان و بازده PAE به ترتیب برابر با ۳۳، ۳۰dBm، ۳۳، ۳۰dB، ۲۷٪ است. همچنین در فرکانس ۲/۴GHz مقدار توان خروجی، بهره توان و بازده PAE به ترتیب برابر با ۲۸dB، ۲۸dB، ۳۲/۵٪ است.

**واژه های کلیدی:** تقویت کننده توان خطی، دوبانده همزمان، ترکیب کننده توان، خط سانی

## 0.9/2.4 GHz Active Switch Concurrent Dual-Band Power Amplifier Design in 0.18 $\mu\text{m}$ RF CMOS

J. Javidan<sup>1</sup>, Assistante professor, S. Fazel<sup>2</sup>, MSc. student

1- Technical Engineering Department, The University of Mohaghegh Ardabili, Ardabil, Iran, [javidan@uma.ac.ir](mailto:javidan@uma.ac.ir)

2- Department of electrical engineering, Tabriz Branch, Islamic Azad University, Tabriz, Iran, [fazel.sepideh@gmail.com](mailto:fazel.sepideh@gmail.com)

**Abstract:** In this paper, a dual band power amplifier with high output power in a standard 0.18  $\mu\text{m}$  CMOS process for RFID reader is presented. The PA can work in concurrent dual-band mode at 0.9 GHz and 2.4 GHz. To achieve linearity and high output power simultaneously, Several AB-Class amplifiers are combined. The proposed power amplifier consists of preamplifier, main power amplifier, power combiner based on transformer type and the output matching circuit. Power stage structures are chosen differential and cascode because of the advantages of these topologies. Also, the output filters are realized by active switch technique to be able work in a concurrent dual - band. The power amplifier has a 1dB compression point of 30 dBm and the power gain of 33 dB and power-added efficiency (PAE) of 27% at 0.9 GHz operating frequency. Also, the power amplifier has a 1dB compression point of 28 dBm and the power gain of 28 dB and power-added efficiency (PAE) of 32.5% at 2.4 GHz operating frequency.

**Keywords:** Linear power amplifier, concurrent dual band, power combiner, linearity

تاریخ ارسال مقاله: ۱۳۹۴/۳/۱۲

تاریخ اصلاح مقاله: ۹۴/۵/۱۲ و ۹۴/۳/۲۷

تاریخ پذیرش مقاله: ۱۳۹۴/۶/۳۱

نام نویسنده مسئول: جواد جاویدان

نشانی نویسنده مسئول: ایران - اردبیل - خیابان دانشگاه - دانشگاه محقق اردبیلی - دانشکده فنی مهندسی

## ۱- مقدمه

در یک تعریف کلی، شناسایی با فرکانس رادیویی<sup>۱</sup> یعنی تعیین یک شخص یا شیء با به کار بردن انتقال فرکانس رادیویی. در سال‌های اخیر این سیستم مورد توجه شدید تکنولوژی‌های پیشرفته با نگرش بالای حفاظتی و همچنین سیستم‌های انتقال اتوماتیک کارخانه‌های تولیدی با تأکید بر کنترل بر روی هزینه‌های آن‌ها قرار گرفته است. سیستم شناسایی با امواج رادیویی که مختصراً RFID نامیده می‌شود حداقل به دو جزء نیاز دارد: ۱- برچسبی که روی اجسام زده شده و اطلاعات مربوط در آن ذخیره می‌شود. ۲- دستگاهی که با برچسب ارتباط برقرار کرده، اطلاعات آن را می‌خواند یا در بعضی موارد اطلاعاتی روی برچسب می‌نویسد. معمولاً جزء سومی هم اضافه می‌شود و وظیفه آن کنترل کردن چند دستگاه برچسب‌خوان و یا ذخیره اطلاعات است. در حال حاضر برای این سیستم استاندارد غالب وجود ندارد. اما در اکثر طراحی‌ها استاندارد EPC global Gen2 و EN 302 2081 استفاده می‌شود [۱]. با توجه به کاربردهای وسیعی که برای RFID وجود دارد و چندین فرکانس کاری در استاندارد به آن اختصاص پیدا کرده است. امروزه طراحی‌هایی برای کار کردن RFID در دو باند فرکانسی شروع شده است. در مورد طراحی آنتن‌ها برای کار کردن در دو باند فرکانسی در RFID به موارد زیادی از جمله [۲] HF/UHF، [۳] UHF/WLAN، [۴] UHF/MW، [۵] MW-2.4GHz/MW-5.8GHz و [۶] وسیع اشاره کرد. هدف از این مقاله طراحی یکی از مهم‌ترین بلوک کدخوان RFID یعنی تقویت کننده توان در دو باند فرکانسی است. چندین دلیل برای مهم بودن این بلوک از کدخوان وجود دارد که به چند نمونه اشاره می‌شود.

۱) توان خروجی تعیین شده در استاندارد در مقایسه با کاربردهای دیگر در طراحی مدارهای مجتمع بسیار بالاست (در بازه ۳۰dBm). طراحی تقویت کننده‌ای با این توان خروجی در تکنولوژی CMOS بسیار دشوار و نیاز به استفاده از فنون متعدد است.

۲) خط‌سازنی یکی دیگر از مشخصه‌های تقویت کننده توان است. طراحی یک تقویت کننده مجتمع با توان بالا که خط‌سازنی بالایی هم داشته باشد، بسیار مشکل است.

۳) دوبنده بودن همزمان هم از مسائل چالش برانگیز در این طراحی خواهد بود وقتی که فقط از یک تقویت کننده توان برای این منظور استفاده گردد.

۴) تقویت کننده توان در فرستنده معمولاً بیشترین مصرف کننده توان است. طراحی یک تقویت کننده با بازده بالا یکی دیگر از چالش‌ها در طراحی تقویت کننده مخصوصاً تقویت کننده توانی که توان خروجی بسیار بالایی دارد است.

طراحی تقویت کننده با توان بالا به سه روش قابل انجام است. ۱) استفاده از عناصر خارج تراشه ۲) استفاده از تکنولوژی‌های خاص که ترانزیستور ولتاژ شکست بالایی دارد مانند LDMOS و HBT یا

تغییراتی در بدنه مانند SOI ۳) استفاده از عناصر روی تراشه با فنون خاص [۹-۶].

هدف از این مقاله طراحی یک تقویت کننده توان بالا با تکنولوژی CMOS و کاملاً مجتمع است بنابراین روش سوم بیش تر توضیح داده می‌شود. برای پیاده سازی تقویت کننده توان بالا نیاز به ترکیب کننده توان وجود دارد. با توجه به فرکانس کاری، ترکیب کننده‌های توان در مقالات را می‌توان به موارد زیر تقسیم کرد:

۱) استفاده از فنون مداری شامل سری و موازی کردن عناصر [۱۲-۱۰] ۲) ترکیب کننده توان بر اساس خط انتقال: روش‌های ویلکینسون و دوهرتی از مشهورترین روش‌ها است. با توجه به پائین بودن فرکانس کاری خطوط انتقال با اندازه بسیار بزرگی برای این طراحی مورد نیاز است و مدار قابل مجتمع شدن نیست. می‌توان به روش‌های سه خط انتقال نامتقارن و تورنمنت هم اشاره کرد [۱۵-۱۳]. ۳) استفاده از ترانسفورمر: با توجه به تلفات زیاد ترانسفورمرها در روی تراشه این روش چندان مورد استفاده قرار نمی‌گرفت، اما در سال‌های اخیر با پیشنهاد سلف‌های Slab پیاده سازی ترانسفورمرها روی تراشه بیشتر گردید. از نمونه‌های مشهور می‌توان به موارد [۲۰-۱۶] اشاره کرد. در این مقاله سعی می‌شود با محدودیت‌هایی که در تکنولوژی استفاده شده برای طراحی وجود دارد ترکیب کننده توان جدیدی پیشنهاد گردد.

یکی از اولویت‌های اصلی در این مقاله طراحی تقویت کننده توان خطی است. مقالات بسیاری برای خطی کردن تقویت کننده توان پیشنهاد شده است [۲۴-۲۱]. به دلیل بالا بودن توان خروجی و تعداد زیاد عناصر استفاده شده در این طراحی استفاده از روش‌های خط‌سازنی که عناصر زیادی در کنار تقویت کننده اصلی قرار می‌دهند چندان مطلوب نیست. از طرفی استفاده از روش‌های خط‌سازنی پیچیده برای رسیدن به خط‌سازنی بسیار بالا چندان نیاز نیست. بنابراین در این مقاله سعی می‌شود از ساده‌ترین روش که عنصر اضافی نیاز نداشته باشد استفاده گردد. در مرجع [۲۵] با ترکیب دو کلاس خطی و غیر خطی مثلاً کلاس A و B می‌توان مقدار gm نهایی را در بازه وسیعی از ورودی ثابت نگه داشت. می‌توان چنین استنباط کرد که در دامنه کم سیگنال ورودی، کلاس AB کار می‌کند در سطح سیگنال بالا موقعی که بهره کلاس AB در حال کاهش است کلاس B یا C روشن شده و باعث مسطح شدن بهره توان شده که این کار خطی بودن را بهبود می‌بخشد. بنابراین از ترکیب دو کلاس خطی و غیر خطی نه تنها توان خروجی بالایی به دست آمده بلکه تقویت کننده نهایی هم خط‌سازنی مطلوبی دارد. از طرفی برای ترکیب کردن دو کلاس خطی و غیر خطی نیازی به عنصر اضافی وجود ندارد. همچنین در [۲۶] از ترانزیستور چند گیتی با بایاس‌های متفاوت کار خطی کردن را انجام می‌دهد. در این مقاله هم از ایده این دو مقاله برای خطی کردن تقویت کننده استفاده خواهد شد.

این مقاله در ادامه به شرح زیر تنظیم شده است: در بخش ۲ ابتدا مواردی در مورد طراحی تقویت کننده توان بررسی می‌شود. در بخش ۳ طراحی سلف و ترانسفورمر با توجه به محدودیت تکنولوژی بحث

۴) طبقه توان با ترکیب کننده توان و با تبدیل ترانسفورمر نظر به سناریو دوم و سوم، استفاده از هر دو روش هم مدار ال شکل در طرف بار و هم ترانسفورمر ۱:۱ می توان بازده بالاتری نسبت به قبلی ها ایجاد کرد که در این مقاله از این سناریو استفاده می کنیم.

### ۳- طراحی سلف و ترانسفورمر

یکی از روش های تولید توان بالا با استفاده از عناصر کم توان استفاده از چندین ترانسفورمر به عنوان تبدیل امپدانس یا ترکیب کننده توان است. اگر تعداد دور سیم پیچ اولیه و ثانویه ترانسفورمر با هم متفاوت باشد نقش تبدیل امپدانس را بر عهده دارد و اگر تعداد دور سیم پیچ اولیه و ثانویه ترانسفورمر یکسان بوده و چندین ترانسفورمر به صورت سری یا موازی وصل شده باشند فقط نقش ترکیب کننده توان را دارد. استفاده از چندین ترانسفورمر با دوره های متفاوت نقش تبدیل امپدانس و ترکیب کننده توان را با هم به عهده دارد. در تکنولوژی استفاده شده ترانسفورمر آماده وجود ندارد. بنابراین بایستی طراح خود ترانسفورمر مورد نیاز را مدل سازی و طراحی کند. با توجه به این که ترانسفورمر از سلف تشکیل شده است موارد زیر را بایستی در طراحی سلف و ترانسفورمر مدنظر قرار داد.

۱) هر عاملی که موجب بالا رفتن کیفیت سلف های اولیه و ثانویه شود کیفیت ترانسفورمر را بالا می برد. بنابراین در طراحی تک تک سلف ها انتخاب سلف مناسب ضروری است.

۲) با توجه به محدودیت در تکنولوژی مورد استفاده، طراحی سلف های دایره ای و چند ضلعی ممکن نیست. بنابراین فقط سلف های مربعی قابل پیاده سازی است از طرفی این تکنولوژی از ۶ لایه تشکیل شده که فقط لایه بالا ضخیم است. فقط استفاده از لایه بالاتر می تواند سلف با Q بهتری را ایجاد کند. استفاده از لایه های پایین تر Q سلف را بسیار کاهش می دهد. از طرفی میزان جریان عبوری از یک فلز به عرض آن محدود می شود بنابراین در طراحی با توجه به میزان جریان، عرض فلز تعیین می گردد. وقتی توان و در نتیجه جریان بالا باشد استفاده از سلف های عریض، مشکل جریان را حل می کند. اما سلف با فلز عریض به دلیل افزایش خازن پارازیت Q پایینی دارد. از طرفی ضریب کوپلاژ بین سلف ها با فلز عریض می تواند کم شده و بازده کلی را کم کند. برای حل مشکل جریان می توان با موازی کردن چندین لایه بالا و کم کردن عرض فلز، Q بالا و ضریب کوپلاژ بالا به دست آورد اما این کار به شبیه سازی دقیق نیاز دارد.

می شود. تقویت کننده توان پیشنهادی و زیربخش هایی از بلوک های تشکیل دهنده در بخش ۴ با جزئیات بیشتر گفته شده است. مراحل طراحی و نتایج شبیه سازی در بخش ۵ و نتیجه گیری از کارهای انجام شده در بخش ۶ آورده شده است.

### ۲- طراحی تقویت کننده توان بالا

در عمل بازده تقویت کننده های کلاس AB در حدود ۲۵ درصد است. برای توان خروجی ۳۰dBm (یک وات) بایستی توان ۴ وات در طبقات توان تولید گردد. در تکنولوژی TSMC 0/18 μm دو نوع ترانزیستور استاندارد و گیت ضخیم برای سطح ولتاژ ۱/۸ ولت و ۳/۳ ولت موجود است. با توجه به رابطه توان و ولتاژ منبع تغذیه (۱) از ترانزیستور هایی با ولتاژ شکست بالا و تغذیه ۳/۳ ولت در این مقاله استفاده می گردد.

$$P_{out} = \frac{1}{2} \frac{V_{DD}^2}{R_L} \quad (1)$$

رابطه (۱) مقدار مقاومت دیده شده از درین ترانزیستور برای تأمین توان را نشان می دهد. برای تولید توان بالا در بار از روش تبدیل امپدانس یا ترکیب کننده توان و یا از هر دو روش توأمان استفاده می شود. برای تبدیل امپدانس معمولاً از ساختار LC و به صورت ال شکل استفاده می شود. می توان نشان داد اگر نسبت تبدیل خروجی به ورودی یا برعکس بزرگ باشد بازده این مدارها در عمل با توجه به محدودیت Q سلف ها بسیار پایین است [۲۷]. می توان از ترانسفورمر با نسبت سیم پیچ اولیه و ثانویه متفاوت به عنوان تبدیل امپدانس استفاده کرد. بازده این نوع ترانسفورمرها در پیاده سازی در تکنولوژی استفاده شده بسیار پایین است.

برای تولید توان دلخواه می توان چهار سناریو را مطرح کرد.

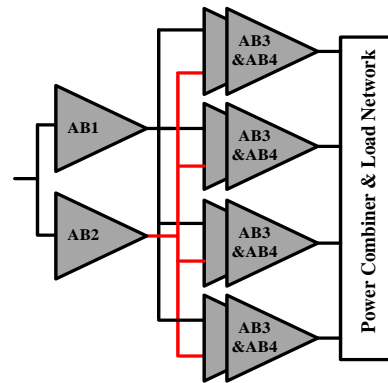
۱) طبقه توان بدون تبدیل امپدانس و بدون ترکیب کننده توان با توجه به رابطه (۱) و برای مقاومت ۵۰ Ω در بار و دیده شده در درین ترانزیستور توان، مقدار توان تولیدی تقریباً ۱۰۰mW است که از ۴ وات مورد نیاز فاصله زیادی دارد.

۲) طبقه توان با تبدیل امپدانس و بدون ترکیب کننده توان با توجه به رابطه (۱) برای تولید توان ۴ وات مقدار مقاومت دیده شده در درین ترانزیستور های طبقه توان ۱/۳۶ اهم است که این مقاومت در مقایسه با مقاومت پارازیت عناصر چندان بزرگ نیست. از طرفی نسبت تبدیل هم عدد بزرگی است پیاده سازی با روش ال شکل و ترانسفورمر اصلاً مناسب نیست.

۳) طبقه توان با ترکیب کننده توان و بدون تبدیل ترانسفورمر با توجه به رابطه (۱) برای تولید توان ۴ وات با چندین طبقه و ترکیب آن ها که مشهورترین و معمول ترین روش استفاده از چهار ترانسفورمر ۱:۱ است. اگر از چهار طبقه تفاضلی یا به عبارتی از ۸ طبقه برای تولید توان استفاده شود مقاومت دیده شده از درین ترانزیستورها حدود ۱۰ اهم است. این عدد می تواند مناسب باشد اما هر چقدر این عدد بزرگ تر گردد به بازده بالاتر می توان رسید.

گذاشتن آن ها دقت شود. که بالا بودن فقط یکی از این پارامترها چندان مؤثر نیست.

(۶) برای ترانسفورمراهی که نسبت دور ثانویه به اولیه بالا است. از نظر عملی مشکلاتی وجود دارد. برای پیاده سازی ترانسفورمر دور بالا دو روش وجود دارد. مثلاً اولیه یک دور انتخاب شود و ثانویه داخل آن چند دور پیچیده شود. در این روش حتی اگر  $Q$  سلف ها بالا هم باشد. کوپلاژ بین سلف ها کم خواهد بود. از طرفی به همان نسبت دور مقدار جریان افزایش می یابد که با این ساختار مشکل است. روش دیگر یک درمیان پیچیدن و موازی کردن طرف اولیه که کوپلاژ بین سلف ها افزایش می یابد. مشکل این روش افزایش تلفات سلف و کاهش فرکانس رزونانس خودی ترانسفورمر است.

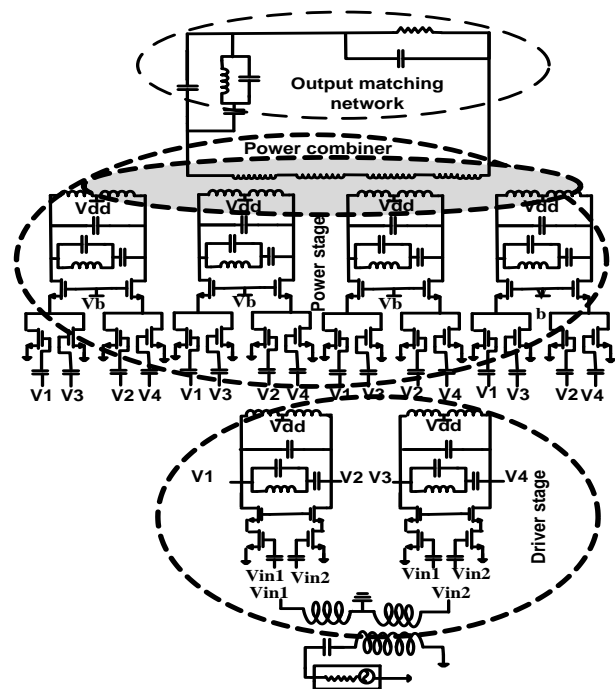


شکل ۱: بلوک دیاگرام کلی تقویت کننده توان پیشنهادی

#### ۴- تقویت کننده توان پیشنهادی

بلوک دیاگرام کلی تقویت کننده پیشنهادی در شکل ۱ نشان داده شده است. در این مقاله از ترکیب دو کلاس AB3 و AB4 برای بهبود خطسانی و تولید توان بالا استفاده شده است. با توجه به اینکه مقدار توان خروجی مطلوب بسیار بالا است. اعمال شروط خطسانی فقط در تقویت کننده توان اصلی نمی تواند برای این بازه وسیع جوابگو باشد بنابراین در پیش تقویت کننده هم با استفاده از دو تقویت کننده کلاس AB متفاوت خطسانی نهایی بهبود پیدا کرده است.

شماتیک مداری تقویت کننده پیشنهادی در شکل ۲ نشان داده شده است. همان گونه که در شکل ملاحظه می شود تقویت کننده توان از چند بخش اصلی تشکیل شده است ۱- پیش تقویت کننده ۲- مدار تطبیق خروجی که هرکدام با جزئیات کامل در زیر بخش ها توضیح داده خواهد شد. برای جلوگیری از شلوغی در شکل وضوح طریقه بایاس کردن ترانزیستورها نشان داده نشده است.



شکل ۲: شماتیک مداری تقویت کننده توان پیشنهادی

طبقه اول به عنوان درایور و وظیفه اصلی آن تأمین ولتاژ لازم برای راه اندازی طبقه خروجی است. این طبقه در کلاس AB عمل می کند، به عبارتی طبقه درایور بدون این که مصرف توان را افزایش چندانی دهد، بازده را به طور قابل توجهی بهبود می دهد. لازم به ذکر است که ساختار آبخاری به دلیل مزایای برجسته ای از قبیل افزایش سطح ولتاژ، امکان کار ترانزیستور در ولتاژ بالاتر از ولتاژ شکست، فراهم آوردن حداکثر بهره و توان خروجی، ایزولاسیون معکوس بالا بین ورودی و خروجی و افزایش پایداری در فرکانس های بالا برای تقویت کننده توان مورد توجه است. علاوه بر این، از ساختار تفاضلی بهره گرفته شده است زیرا ساختار تمام تفاضلی می تواند باعث حذف هارمونیک های مرتبه زوج و ایمنی بهتر مقابل نویز منبع تغذیه، زمین و تلفات زیر لایه شود. بهبود نرخ بازگردی منبع توان (PSRR) و خنثی کردن اثرات غیرایده آل دو بخش تقویت کننده تفاضلی تسهیم می شود، از دیگر ویژگی ساختار تفاضلی است.

(۳) سلف های ترانسفورمر تا حد ممکن باید بالا داشته باشند. بهترین ساختار استفاده از سلف با روش خط انتقال است. به دلیل پایین بودن فرکانس کاری در این طراحی، اندازه خط انتقال بسیار بزرگ شده و عملاً قابل پیاده سازی نیست. بنابراین تلاش می شود سلف ها از نوع سلف تک دور انتخاب شود که  $Q$  متوسطی دارد و چیدمان کلی تقویت کننده توان را سهل تر می کند.

(۴) کوپلاژ مغناطیسی بین سلف ها عامل تعیین کننده در بازده ترانسفورمر است. هرچقدر دو تا سلف به هم پیچند مقدار کوپلاژ مغناطیسی بین سلف ها افزایش می یابد. بهترین حالت ترانسفورمر برای کوپلاژ بالا روش پشته است اما برای پراسس که فقط یک لایه بالایی ضخیم دارد سلفی که در لایه پایین تر قرار دارد  $Q$  بسیار پایینی دارد.

(۵) بازده ترانسفورمر هم به کوپلاژ مغناطیسی و هم  $Q$  سلف ها مربوط است [۲۸]. اگر  $Q$  سلف ها بسیار بالا انتخاب شوند (خط انتقال) و  $K$  پایینی داشته باشند بازده کاهش می یابد. برای بالا بودن بازده، بالا بودن هر دو پارامتر ضروری است. بنابراین در انتخاب سلف ها و کنار هم

۲-۴- تقویت کننده اصلی

مدار تقویت کننده اصلی از چهار تقویت کننده شبیه شکل ۴ تشکیل شده است. هر تقویت کننده از ساختار آبخاری و تفاضلی به دلیل مزایای زیاد این روشها تشکیل شده است. ترانزیستورهای M1 با M3 و ترانزیستورهای M2 با M4 مشابه و اندازه بایاس یکسان انتخاب شده اند تا مشخصه تفاضلی در ورودی محقق گردد. ترانزیستور M5 به عنوان ترکیب کننده توان ترانزیستورهای M1 با M2 و ترانزیستور M6 به عنوان ترکیب کننده توان ترانزیستورهای M3 با M4 عمل کرده در عین حال به دلیل آبخاری بودن خصوصیت خوب آبخاری را هم ایفا می کند. همچنین بایاس ترانزیستورهای غیر مشابه متفاوت انتخاب شده که نقش دو کلاس متفاوت خطی را هم ایفا می کنند. بنابراین با ساختار موجود هم خطسانی سیستم بهبود پیدا می کند و هم بهره توان بالایی حاصل می گردد. منبع تغذیه تقویت کننده از وسط سلفی که نقش طرف اولیه ترانسفورمر را دارد و قسمتی از فیلتر دوبانده است تأمین می شود. از فیلتر دوبانده با کلید فعال برای قابلیت دوبانده همزمان استفاده شده است در این مدار خازن C1 به همراه خازنهای C2، C3 و سلف L3 خازن معادلی تشکیل می دهند که با سلف L1 در فرکانس ۰/۹GHz رزونانس معادلی تشکیل می دهند. در فرکانس ۲/۴GHz، L3 و C3 باهم رزونانس کرده و این شاخه مدار باز شده بنابراین فقط خازن C1 با L1 رزونانس تشکیل می دهد. روابط برای به دست آوردن مقادیر اندازه عناصر چنین است:

$$\omega_1 = 2/4 \text{GHz} \text{ و } \omega_0 = 0/9 \text{GHz}$$

$$L_1 C_1 \omega_1^2 = 1 \tag{۲}$$

$$L_3 C_3 \omega_1^2 = 1 \tag{۳}$$

$$L_1 C_{eq} \omega_0^2 = 1 \tag{۴}$$

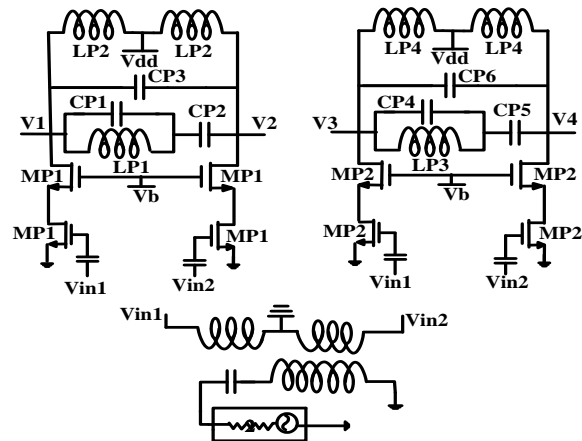
$$Y_1 = C_3 \omega_0 - \frac{1}{L_3 \omega_0} \tag{۵}$$

$$Z_2 = \frac{1}{Y_1} - \frac{1}{C_2 \omega_0} \tag{۶}$$

$$C_{eq} \omega_0 = C_1 \omega_0 + \frac{1}{Z_2} \tag{۷}$$

۳-۴- مدار ترکیب کننده توان

برای تولید توانهای بالا با استفاده از عناصر کم توان فنون مداری مختلفی وجود دارد که می توان به دودسته ترکیب کننده سری و موازی تقسیم کرد. در روش سری با روی هم گذاشتن عناصر ولتاژ پایین می توان با منبع تغذیه بزرگ تر کار کرده و توانهای بالا تولید کرد و در روش موازی با ترکیب کردن یا جمع کردن توانهای کوچک تر می توان به توان بالا رسید [۲۰]. با توجه به تغذیه پایین در این مقاله نمی توان از روش سری استفاده کرد. برای پیاده سازی روش موازی مقالات متعددی ارائه گردیده است که می توان به سه دسته تقسیم کرد.

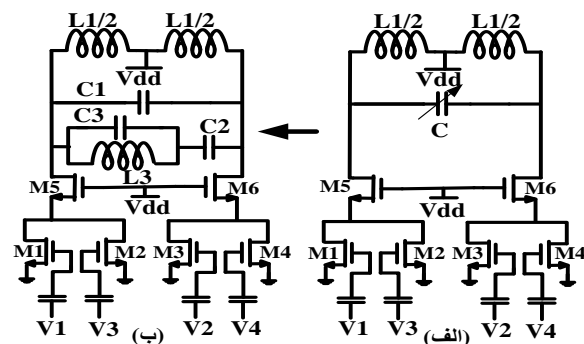


شکل ۳: شماتیک مداری پیش تقویت کننده توان

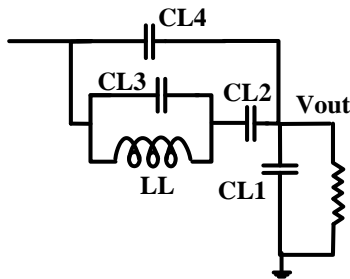
همچنین مدار تطبیق خروجی از جمله مسائل چالش برانگیز در طراحی است که باعث انتقال حداکثر توان می شود. بنابراین در این مقاله برای تولید توان خروجی در دو مرحله از ترکیب کننده های توان استفاده شده است. ترکیب کننده اول در خود تقویت کننده اصلی که هم کار ترکیب کنندگی و هم خطسانی را انجام می دهد را داراست و ترکیب کننده دوم از ترانسفورمر که به خروجی تقویت کننده های اصلی وصل شده و توان تقویت کننده ها را باهم جمع می کند.

۴-۱- پیش تقویت کننده

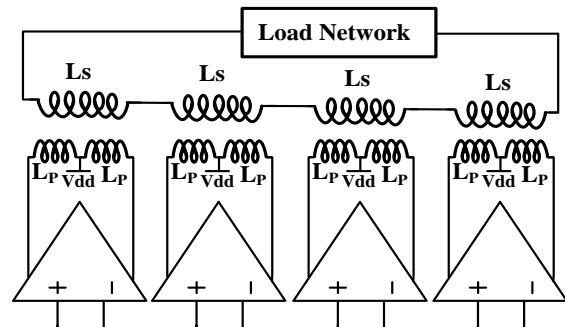
شماتیک مداری پیش تقویت کننده در شکل ۳ نشان داده شده است. پیش تقویت کننده وظیفه تأمین بخشی از بهره توان کل و تبدیل سیگنال تک سر به تفاضلی را بر عهده دارد. در ورودی از مبدل تک سر به تفاضلی که بالون نامیده می شود استفاده شده است. در خروجی یک فیلتر دوبانده که از سوئیچ فعال استفاده می کند طراحی شده است. در پیش تقویت کننده از دو تقویت کننده کلاس AB با بایاس متفاوت به دلیل افزایش خطسانی نهایی استفاده شده است. هر طبقه تقویت کننده از ساختار آبخاری و تفاضلی تشکیل شده است. اندازه ترانزیستورهای هر طبقه و بایاس آنها نسبت به هم در شبیه سازی بهینه ADS تعیین می گردد. منبع تغذیه تقویت کننده از وسط سلف تفاضلی موجود در تکنولوژی که قسمتی از فیلتر دوبانده است تأمین می شود.



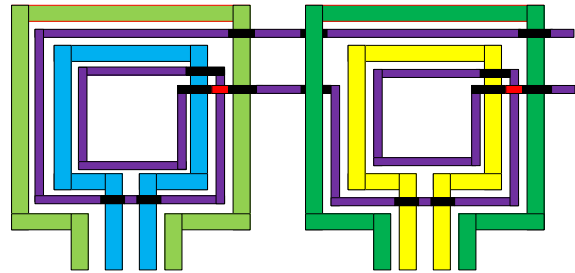
شکل ۴: بخش تقویت کننده اصلی کلاس AB دوبانده



شکل ۷: فیلتر خروجی طبقات



شکل ۵: شماتیک مداری مدار ترکیب کننده توان



شکل ۶: چیدمان پیشنهادی مدار ترکیب کننده توان

این پیشنهاد توسط خود نویسنده در [۲۹] ارائه و به طور کامل تحلیل و بررسی شده است. برای چهار ترانسفورمر چیدمان چهار ترانسفورمر فشرده در شکل ۶ نشان داده شده است. خطوط پرنگ طرف اولیه ترانسفورمرها را نشان می‌دهد و خطوط کم‌رنگ طرف ثانویه ترانسفورمرها است. برای هر ترانس طرف ثانویه داخل طرف اولیه قرار گرفته است. تنها مسئله‌ای که در مورد این چیدمان وجود دارد این است که دو تا از ترانسفورمرها در داخل هم گذاشته شده‌اند. بنابراین دو تا از ترانسفورمرها مشابه نیستند. در واقع از چهار ترانسفورمر، دو نوع ترانسفورمر مشابه وجود دارد. از طرفی ترانسفورمرها باهم کوپلاژ دارند و ناگزیر از این کوپلاژ به دلیل صرفه جویی در مساحت اشغالی هستیم. شبیه‌سازی می‌تواند این موارد را در بهینه کردن اعمال کرد. طرف‌های اولیه ترانسفورمرها هم جهت انتخاب شده‌اند تا موجب تقویت هم شوند. طرف‌های اولیه ترانسفورمرها همه تک‌دور و از لایه بالا و ضخیم استفاده شده‌اند و عرض فلز آن نسبت به طرف ثانویه بزرگ انتخاب شده است. مهم‌ترین دلیل این روش این است که چون طرف اولیه ترانسفورمر علاوه بر وظیفه انتقال سیگنال وظیفه تأمین جریان تقویت کننده را بر عهده دارد یا به عبارت دیگر شامل جریان DC و جریان AC است در صورتی که در طرف ثانویه فقط جریان AC وجود دارد. با این ساختار ناگزیر هستیم که برای طرف ثانویه از فلز لایه‌های پایین تر استفاده کنیم که این کار تلفات را بیشتر می‌کند اما چون میزان جریان در طرف اولیه بیشتر است می‌تواند قابل توجه باشد. مورد دیگری که می‌توان به آن اشاره کرد این است که طرف اولیه ترانسفورمرها متقارن است چون به یک تقویت کننده تفاضلی وصل شده است.

#### ۴-۴- مدار تطبیق خروجی

مدار تطبیق خروجی باعث انتقال حداکثر توان ممکن به بار می‌شود. از آنجایی که دوبانده بودن مدار ایجاب می‌کند مدارهای تطبیق برای دو فرکانس کاری تنظیم شوند. برای طراحی مدارهای تطبیق از فن سوییچ‌های اکتیو استفاده شده که در شکل ۷ نشان داده شده است. مدار ال شکل به عنوان تبدیل امپدانس عمل می‌کند و می‌تواند قسمتی از نسبت تبدیل امپدانس را انجام دهد. ترکیب نهایی مدار ال شکل انتخاب شده برای هر دو فرکانس کاری معادل یک مقاومت و خازن است به دلیل این که طرف خروجی مدار ترکیب کننده به صورت خالص سلفی است خازن معادل می‌تواند با سلف مورد نظر رزونانس تشکیل دهد.

- ۱) خطوط انتقال به عنوان ترکیب کننده توان: روش‌های ویلکینسون و دوهرتی از مشهورترین روش‌ها است. با توجه به پائین بودن فرکانس کاری، خطوط انتقال با اندازه بسیار بزرگی برای این طراحی مورد نیاز است و مدار قابل مجتمع شدن نیست.
- ۲) ترانسفورمرهای خارج تراشه به عنوان ترکیب کننده توان که برای مدار کاملاً مجتمع مناسب نیست.
- ۳) ترانسفورمر داخل تراشه به عنوان ترکیب کننده توان: با توجه به تلفات زیاد ترانسفورمرها در روی تراشه این روش چندان مورد استفاده قرار نمی‌گرفت، اما در سال‌های اخیر با پیشنهاد سلف‌های SLab پیاده‌سازی ترانسفورمرها روی تراشه بیشتر گردید. در روش DAT با استفاده از ترانسفورمر ۱:۱ و موازی کردن طرف اولیه و سری کردن طرف ثانویه توان‌ها باهم جمع می‌گردد.

در این مقاله چهار ترانسفورمر به عنوان ترکیب کننده چهار طبقه توان که طرف اولیه ترانسفورمرها باهم موازی و طرف ثانویه به صورت سری وصل شده‌اند بایستی استفاده کرد. در این مدار ترانسفورمرها علاوه بر ترکیب کننده توان، نقش تبدیل حالت تفاضلی به تک سر را بر عهده دارند. برای ترکیب توان چهار طبقه، چهار ترانسفورمر نیاز است. که در شکل ۵ شماتیک مداری نشان داده شده است. با توجه به فرکانس کاری پایین اندازه ترانسفورمرها فضای بسیار بزرگی بر روی تراشه اشغال می‌کنند. با توجه به نکاتی که در مورد طراحی ترانسفورمر گفته شد. می‌توان نتیجه گرفت که در تکنولوژی مورد نظر بهترین ترانسفورمر یک ترانسفورمر یک به یک و تک‌دور است. اما چیدمان چهار ترانسفورمر مستقل و در کنار هم مساحت خیلی بزرگی را اشغال می‌کنند. یکی از بهترین پیشنهادات می‌تواند استفاده از روش ترانسفورمرهای فشرده باشد.

به دلیل تعداد زیاد عناصر استفاده شده، برای رسیدن به جواب مطلوب می توان از روش بهینه سازی خود ADS Agilent که روش های بهینه سازی متنوعی از جمله روش گرادیان، شبه نیوتن و غیره دارد استفاده کرد. متغیرهای بهینه سازی شامل اندازه بایاس ترانزیستورها، اندازه خود ترانزیستورها، اندازه سلف و خازن با رعایت رزونانسی نسبت به هم است. اهداف بهینه سازی شامل توان خروجی، بازده کلی، رعایت ولتاژ شکست ترانزیستورها و همچنین خطی بودن تقویت کننده با بررسی IM3 و IM5 می باشند. بعد از چندین بار بهینه سازی و با روش های مختلف می توان به نتیجه مطلوب رسید. فرکانس ورودی را برای مقدار بعدی تنظیم کرده و مراحل قبلی تکرار می شود. بعضی از مقادیر عوض شده و بهینه سازی انجام می شود. با چندین بار عوض کردن فرکانس کاری و انجام بهینه سازی در هر کدام می توان در نهایت به جواب مطلوب رسید. اندازه ترانزیستورها و المان های دیگر مدار در جدول ۱ ارائه شده است. عنوان عناصر برحسب شکل های زیر بخش های قبلی استفاده شده است. چون دو نوع طبقه در تقویت کننده توان اصلی وجود دارد از زیر نویس یک و دو استفاده شده است مثلاً (M1, M3)1 و (M1, M3)2 منظور ترانزیستور M1 در طبقه اول و دوم است. در مورد سلف و خازن استفاده شده در این دو بلوک هم از روش مشابه استفاده می گردد.

جدول ۱: اندازه عناصر تقویت کننده توان

Transistor	W/L (um)	Capacitor	Size (pF)
(M1, M3)1	۹۶۰/۰/۳۵	CP1	۴/۴
(M2, M4)1	۲۵۶۰/۰/۳۵	CP2	۳/۴
(M5, M6)1	۳۵۲۰/۰/۳۵	CP3	۴
(M1, M3)2	۲۴۰۰/۰/۳۵	CP4	۴/۴
(M2, M4)2	۱۲۰۰/۰/۳۵	CP5	۲/۳
(M5, M6)2	۳۶۰۰/۰/۳۵	CP6	۷/۸۵
MP1	۱۲۸۰/۰/۳۵	(C1)1	۳/۶
MP2	۱۶۸۰/۰/۳۵	(C1)2	۴/۲
Inductor	Size (nH)	(C2)1	۲/۱
LP1	۱	(C2)2	۲/۵
LP2	۰/۵۵	(C3)1	۲/۹۳
LP3	۱	(C3)2	۲/۹۳
LP4	۰/۲۸	CL1	۲
(L1)1	۱	CL2	۳/۱
(L1)2	۰/۷۵	CL3	۴/۲۷
(L3)1	۱/۵	CL4	۱/۳
(L3)2	۱/۵		
LL	۱		

#### ۵-۱- نتایج شبیه سازی برای فرکانس ۰/۹GHz

شکل ۸ توان خروجی، بهره توان و بازده تقویت کننده توان را در فرکانس ۰/۹GHz در بازه وسیعی از ورودی نشان می دهد. مسطح بودن بهره توان و افت کم تر از ۱dB مقدار آن در رنج وسیعی از ورودی تا -۲dBm ورودی خطی بودن تقویت کننده تا این نقطه را نشان می دهد. در فرکانس کاری مقدار توان خروجی در نقطه فشردگی ۱dB حدود

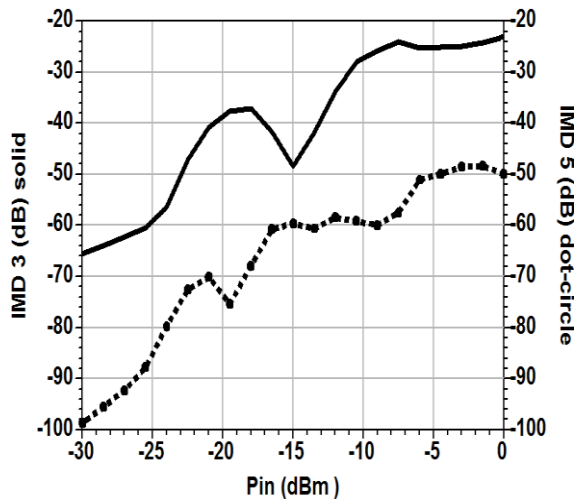
فرکانس ۲/۴ گیگاهرتز C<sub>2</sub> با L<sub>1</sub> رزونانس می کند. در فرکانس ۰/۹ گیگاهرتز، L<sub>1</sub>، C<sub>1</sub> و C<sub>2</sub> خازن بزرگی را تشکیل می دهند معادل این مدار یک خازن است که با سلف مربوطه به مدار ترکیب کننده می تواند رزونانس کرده و مقاومت خالصی را در ورودی ترکیب کننده ها تشکیل دهد. دلیل انتخاب رزونانس C<sub>2</sub> با L<sub>1</sub> در ۲/۴GHz این است که در فرکانس ۰/۹GHz به خازن بزرگتری برای رزونانس نیاز است در صورتی که مقدار سلف موجود برای هر دو فرکانس تقریباً ثابت است.

#### ۵- طراحی مرحله به مرحله و نتایج شبیه سازی

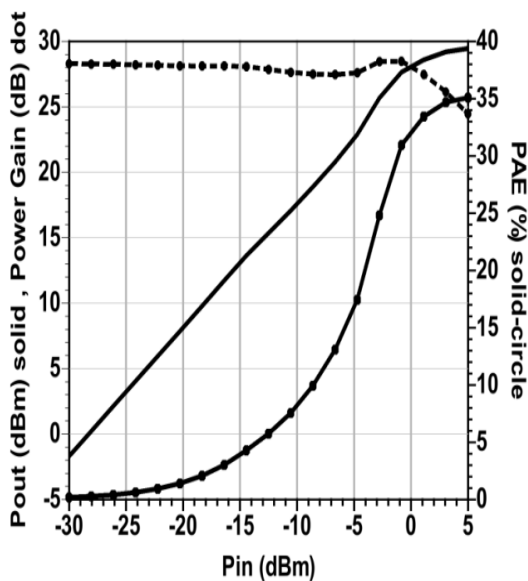
در این مقاله برای شبیه سازی از نرم افزار Agilent ADS استفاده شده است. برای طراحی تقویت کننده توان با توجه به مقدار توان خروجی، ولتاژ تغذیه ترانزیستورها، بازده سرانگشتی کلاس AB در عمل (حدود ۲۵%) و رابطه (۸) که در آن N تعداد طبقات توان است.

$$P_{out} = \eta N \frac{1V_{DD}^2}{2R_L} \quad (8)$$

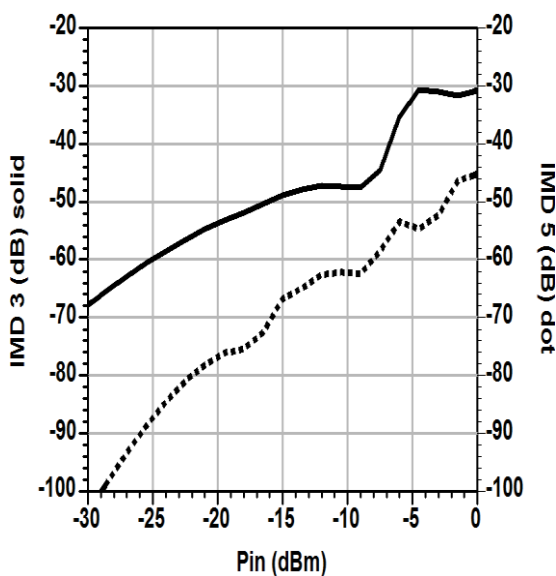
رابطه ای برحسب مقاومت دیده شده در سر درین ترانزیستور و تعداد طبقات به دست می آید که هر چقدر مقدار مقاومت دیده شده بزرگتر باشد تقویت کننده توان بازده بالاتری خواهد داشت. در این طراحی چهار تقویت کننده توان تفاضلی انتخاب شده است. اندازه ترکیب کننده توان با توجه به ساختاری که با طبقه توان ایجاد می کند برای حصول بازده بالاتر بهینه می شود که روش بهینه سازی در [۲۹] با جزئیات بیش تر توضیح داده شده است. بعد از تعیین ابعاد ترکیب کننده توان برای استفاده در شبیه سازی به صورت مداری بایستی مدار معادل آن استخراج گردد. پارامترهای پراکندگی ترکیب کننده توان در محیط Momentum Agilent به دست آمده و با توجه به روابط بین پارامترهای پراکندگی و امیدانس و ادمیتانس، مقادیر عناصر مداری که شکل کلی آن در مقالات وجود دارد به دست می آید. با توجه به مقدار جریانی که هر طبقه توان می کشد و رابطه بین جریان و اندازه ترانزیستور می توان مقدار اولیه ای برای اندازه ترانزیستورها به دست آورد. با توجه به توان خروجی مطلوب بالا، گرفتن بهره توان در یک مرحله چندان مناسب نیست بنابراین از یک پیش تقویت کننده بین تقویت کننده اصلی و ورودی استفاده می شود. اندازه سلف و خازن بر اساس عملکردشان و مقادیر موجود در تکنولوژی ۰/۱um تعیین می گردد. با توجه به اینکه به دست آوردن توان بالا در فرکانس کاری ۲/۴GHz مشکل تر از فرکانس کاری ۰/۹GHz است. بهینه سازی ابتدا در فرکانس ۲/۴GHz صورت می گیرد. با اعمال فرکانس ورودی و شبیه سازی Harmonic Balance مقدار توان خروجی، بازده کل سیستم و بهره توان برحسب بازه وسیعی از ورودی به دست می آید.



شکل ۹: IMD3 و IMD5 تقویت کننده توان بر حسب توان ورودی



شکل ۱۰: توان خروجی، بهره توان و بازده بر حسب توان ورودی

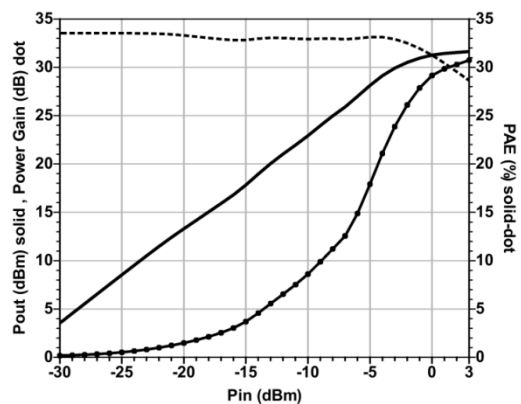


شکل ۱۱: IMD3 و IMD5 تقویت کننده توان بر حسب توان ورودی

۳۰ dBm و بهره توان برابر ۳۳ dBm و بازده ۲۷ درصد در ناحیه خطی است. برای مشخص کردن میزان خطسانی یک تقویت کننده توان که برای کاربرد خاصی طراحی می شود روش های مختلفی وجود دارد. یکی از روش ها اعمال دو تن بسیار نزدیک و در نزدیکی فرکانس کاری و بررسی هارمونیک ها و اعوجاج های بین مدولاسیون است. می دانیم اعوجاج بین مدولاسیون درجه سوم و پنجم مهم ترین پارامترهایی هستند که معمولاً بررسی می شوند. در شبیه سازی طرح پیشنهادی، دو تن به فرکانس های ۸۹۹/۹ MHz و ۹۰۰/۱ MHz با دامنه یکسان و در رنج وسیع به ورودی اعمال می گردد. و در شکل ۹ اعوجاج بین مدولاسیون درجه سوم و پنجم نسبت به توان ورودی رسم شده است. با مراجعه به استاندارد EPC global Class1 Generation 2 برای چندین کدخوان مقادیر IM3 و IM5 حاصل از شبیه سازی شرایط لازم را برآورده می کند.

#### ۲-۵- نتایج شبیه سازی برای فرکانس ۲/۴ GHz

شکل ۱۰ توان خروجی، بهره توان و بازده تقویت کننده توان را در فرکانس ۲/۴ GHz در رنج وسیعی از ورودی نشان می دهد. مسطح بودن بهره توان و افت کمتر از ۱ dB مقدار آن در رنج وسیعی از ورودی تا ۰ dBm ورودی خطی بودن تقویت کننده تا این نقطه را نشان می دهد. در فرکانس کاری مقدار توان خروجی در نقطه فشردگی ۱ dB حدود ۲۸ dBm و بهره توان برابر ۲۸ dBm و بازده ۳۲/۵ درصد در ناحیه خطی است. در شبیه سازی طرح پیشنهادی دو تن به فرکانس های ۲۳۹۹/۹ MHz و ۲۴۰۰/۱ MHz با دامنه یکسان و در رنج وسیع به ورودی اعمال می گردد. و در شکل ۱۱ اعوجاج بین مدولاسیون درجه سوم و پنجم نسبت به توان ورودی رسم شده است. با مراجعه به استاندارد EPC global Class1 Generation 2 برای چندین کدخوان مقادیر IM3 و IM5 حاصل از شبیه سازی شرایط لازم را برآورده می کند. در انتها مقایسه ای با تقویت کننده های قبلی بر حسب پارامترهای مهم در آن ها در جدول ۲ ارائه شده است.



شکل ۸: توان خروجی، بهره توان و بازده بر حسب توان ورودی



جدول ۲: مقایسه تقویت کننده های توان

Process CMOS ( $\mu\text{m}$ )	Transformer Type	PA Class	Freq [GHz]	Effic. [%]	Area[mm <sup>2</sup> ]	VDD	Stages	P1dB (dBm)	Ref.
۰/۱۸	Microstrip	E	۱/۹	۴۰	۱/۲×۱/۸	۳/۳	۲	۳۲	[۱۵]
۰/۱۸	Microstrip	E	۱/۸۱	(DE)۳۸	۱/۴×۲/۱۵	۳/۳	-	۳۱/۷	[۱۶]
۰/۳۵	Microstrip	E/F	۲/۴	۴۱	۱/۳×۲	۲	۴	۳۲/۸	[۱۷]
۰/۱۳	Single-turn	AB	۲/۴	(DE)۲۵	۲×۱	۱/۲	۴	۲۴	[۲۰]
۰/۱۸	Single-turn	AB	۰/۹	۲۴	۲/۶۵×۱/۳۵	۳/۳	۳	۲۹	[۲۸]
۰/۱۸	Voltage-Boosting	E	۱/۸	۴۰	۰/۹۶×۲/۰۴	۳/۳	۲	۳۱	[۳۰]
۰/۱۸	Microstrip	E/F	۲/۴	۳۱	۱×۱/۷	۳/۳	۲	۲۴/۵	[۳۱]
۰/۲۵	Microstrip	AB	۰/۹	۲۵/۵	۲/۲×۲/۲	۲/۵	۲	۲۷	[۳۲]
۰/۱۸	Single-turn	AB	۰/۹&۲/۴	۲۷&۳۲/۵	---	۳/۳	۴	۲۸&۳۰	This work

readers," *IEEE Antennas and Wireless Propagation Letters*, vol. 11, pp. 1438- 1441, 2012.

## ۶- نتیجه گیری

[۶] آزاده ایمانی، جواد نوری نیا و چنگیز قبادی، « آنتن دایورسیتی مسطح جدید پهن باند جهت استفاده در ارتباطات سیار، » *مجله مهندسی برق دانشگاه تبریز*، دوره ۴۰، شماره ۲، صفحه ۱۳-۱۹، ۱۳۸۹.

در این مقاله یک تقویت کننده توان بالا خطی برای کاربرد در قسمت کدخوان RFID و برای دو باند فرکانسی ۰/۹ GHz و ۲/۴ GHz طراحی شده است. برای تولید توان بالا از ترکیب کننده توان بر اساس ترانسفورمر استفاده شده است. از چهار طبقه تقاضی خطی به عنوان طبقات توان و از پیش تقویت کننده برای افزایش بهره توان استفاده شده است. ساختار طبقات همگی آبخاری و تقاضی با نقطه بایاس متفاوت هستند. مدل های استفاده شده برای سلف های موجود در طراحی مربوط به شرکت سازنده بوده اما طراحی و مدل کردن ترانسفورمرهای ترکیب کننده در این مقاله پیشنهاد شده است. برای کار کردن در دو باند فرکانسی از کلیدهای اکتیو استفاده شده است. خطسانی تقویت کننده در دو باند فرکانسی بر اساس معیار IMD3 و IMD5 مورد ارزیابی قرار گرفته است. بازده تقویت کننده پیشنهادی در فرکانس ۰/۹ GHz و فرکانس ۲/۴ GHz به ترتیب ۲۷ و ۳۲/۵ درصد است و مدار طراحی شده در نرم افزار ADS Agilent با تکنولوژی CMOS  $0.18 \mu\text{m}$  پیاده سازی شده است.

## مراجع

- [7] Y. Hu, H. Wang, et al., "Study on silicon window polarity of partial-SOI LDMOS power devices," *Quality Electronic Design (ASQED), 2013 5<sup>th</sup> Asia Symposium on*, pp. 278-281, 2013.
- [8] M. S. Moussa, *CMOS SOI Distributed Amplifiers for New Communication Systems*, Ph.D. thesis, Université Catholique de Louvain, 2006.
- [9] G. Liu, P. Haldi, T. K. Liu, and A. M. Niknejad, "Fully integrated CMOS power amplifier with efficiency enhancement at power back-off," *IEEE Journal of Solid-State Circuits*, vol. 43, no. 3, pp. 600-609, 2008.
- [10] Y. Zou, Y. Guo, M. Li, C. Zhang, X. Ji, and X. Xia "A novel SOI lateral power device with gradient buried oxide layer," *International Workshop on Junction Technology (IWJT)*, pp. 1-4, 2014.
- [11] T. Sowlati, and D. M. W. Leenaerts, "A 2.4-GHz 0.18- $\mu\text{m}$  CMOS self-biased cascode power amplifier," *IEEE Journal of Solid-State Circuits*, vol. 38, no. 8, pp. 1318-1324, 2003.
- [12] C. R. Battjes, "A wide-band high-voltage monolithic amplifier," *IEEE Journal of Solid-State Circuits*, vol. 8, no. 6, pp. 408-413, 1973.
- [13] J. G. McRory, G. G. Rabjohn, and R. H. Johnston, "Transformer coupled stacked FET power amplifiers," *IEEE Journal of Solid-State Circuits*, vol. 34, no. 2, pp. 157-161, 1999.
- [14] E. Wilkinson, "An N-way hybrid power divider," *IRE Transactions on Microwave Theory and Techniques*, vol. 8, no. 1, pp. 116-118, 1960.
- [15] C. Park, Y. Kim, H. Kim, and S. Hong, "A 1.9-GHz CMOS power amplifier using three-port asymmetric transmission line transformer for a polar transmitter," *IEEE Transaction on Microwave Theory and Techniques*, vol. 55, no. 2, pp. 230-238, 2007.
- [16] C. Park, D. H. Lee, J. Han, and S. Hong "Tournament-shaped magnetically coupled power-combiner architecture for RF CMOS power amplifier," *IEEE Transaction on Microwave Theory and Techniques*, vol. 55, no. 10, 2007.
- [1] EPC™ Radio-Frequency Identity Protocol Class-1 Generation-2 UHF RFID Protocol for Communications at 860 MHz – 960 MHz Version 1.0.9.
- [2] W. I. Son, K. S. Oh, W. S. Lee, H. S. Tae, and J. W. Yu, "Dual-frequency antenna for HF/UHF handheld RFID reader," *Proc. IEEE MTT-S International Microwave Workshop Series on Intelligent Radio for Future Personal Terminals (IMWS-IRFPT)*, pp. 1-2, 2011.
- [3] R. Caso, A. Michel, M. Rodriguez-Pino, and P. Nepa, "Dual-band UHF-RFID/WLAN circularly polarized antenna for portable RFID readers," *IEEE Transactions on Antennas and Propagation*, vol. 62, no. 5, pp. 2822-2826, 2014.
- [4] Q. Liu, J. Shen, H. Liu, and Y. Liu "Dual-band circularly-polarized unidirectional patch antenna for RFID reader applications," *IEEE Transactions on Antennas and Propagation*, vol. 62, no. 12, pp. 6428- 6434, 2014.
- [5] A. T. Mobashsher, and R. W. Aldhaheer, "An improved uniplanar front-directional antenna for dual-band RFID

- [31] J. Kang, A. Hajimiri, and B. Kim, "A single-chip linear CMOS power amplifier for 2.4 GHz WLAN," *IEEE ISSCC Digest of Technical Papers*, pp. 208-209, 2006.
- [32] J. Han, *et al.*, "A fully-integrated 900-MHz CMOS power amplifier for mobile RFID reader applications," *IEEE Radio Frequency Integrated Circuits (RFIC) Symposium*, 2006.
- [17] I. Aoki, S. D. Kee, D. B. Rutledge, and A. Hajimiri, "Fully integrated CMOS power amplifier design using distributed active-transformer architecture," *IEEE Journal of Solid-State Circuits*, vol. 37, pp. 371-383, 2002.
- [18] K. H. An, Y. Kim, O. Lee, K. S. Yang, H. Kim, J. J. Chang, W. Woo, C. H. Lee, and J. Laskar, "A monolithic voltage boosting parallel-primary transformer structure for fully integrated CMOS power amplifier design," *Proc. IEEE RFIC Symposium*, pp. 419-422, 2007.
- [19] O. Lee, K. S. Yang, K. H. An, Y. Kim, H. Kim, J. J. Chang, W. Woo, C. H. Lee, and J. Laskar, "A 1.8-GHz 2-watt fully integrated CMOS push-pull parallel-combined power amplifier design," *Proc. IEEE RFIC Symposium*, pp. 435-438, 2007.
- [20] G. Liu, T. J. King, and A. M. Niknejad, "A 1.2 V, 2.4 GHz fully integrated linear power amplifier with efficiency enhancement," *Proc. IEEE Custom Integrated Circuits Conference (CICC 2006)*, pp. 141-144, 2006.
- [21] P. Haldi, D. Chowdhury, P. Reynaert, G. Liu, and A. M. Niknejad, "A 5.8 GHz linear power amplifier using a novel on-chip transformer power combiner in standard 90 nm CMOS process," *IEEE Journal of Solid-State Circuits*, vol. 43, no. 5, 2008.
- [22] Y. Shen, B. Hraimel, X. Zhang, G. E. R. Cowan, K. Wu, and T. Liu, "A novel analog broadband RF predistortion circuit to linearize electro-absorption modulators in multiband OFDM radio-over-fiber systems," *IEEE Transactions on Microwave Theory and Techniques*, vol. 58, no.11, pp. 3327-3335, 2010.
- [23] Z. Zhu, X. Huang, and M. Caron "Theoretical and experimental studies of a probabilistic-based memoryless PA linearization technique," *Circuits, Systems, and Signal Processing*, vol. 32, no. 6, pp. 3031-3057, 2013.
- [۲۴] محسن کربعلی زاده، نویدرضا ابجدی، غلامرضا عرب مارکده و جعفر سلطانی، «کنترل تطبیقی با خطی سازی فیدبک ورودی- خروجی یک مبدل تشدید سری-موازی dc-dc» مجله مهندسی برق دانشگاه تبریز، دوره ۴۴، شماره ۱، صفحه ۳۳-۴۲، ۱۳۹۳.
- [25] N. Delaunay, M. Abid, B. Le Gal, D. Dallet, C. Rebai, N. Deltimple, D. Belot, and E. Kerherve "Mixed Cartesian feedback for Zero-IF WCDMA transmitter," *Analog Integrated Circuits and Signal Processing*, vol. 73, no. 3, pp. 909-917, 2012.
- [26] Y. W. Ding, and R. Harjani "A high-efficiency CMOS +22-dBm linear power amplifier," *IEEE Journal of Solid-State Circuits*, vol. 40, no. 9, 2005.
- [27] K. Bonkee, K. Jin-Su, and L. Kwyro, "A new linearization technique for MOSFET RF amplifier using multiple gated transistors," *IEEE Microwave and Guided Wave Letters*, vol. 10, pp. 371-373, 2000.
- [28] I. Aoki, *Distributed Active Transformer for Integrated Power Amplification*, Ph.D. thesis, California Institute of Technology Pasadena, California, 2001.
- [29] J. Javidan, M. Atarodi, and H. C. Luong, "High power amplifier based on a transformer-type power combiner in CMOS technology," *IEEE Transactions on Circuit and Systems*, vol. 57, no. 11, 2010.
- [30] K. H. An, *et al.*, "Power-combining transformer techniques for fully-integrated CMOS power amplifiers," *IEEE Journal of Solid-State Circuits*, vol. 43, no. 5, pp. 1064-1075, 2008.

### زیر نویس ها

∖ Radio Frequency Identification

∧ Tag or Transponder

∧ Reader or Interrogator