

کنترل اینورترهای متصل به شبکه در حضور سلف غیرخطی در فیلتر LCL خروجی

حسین صفامهر^۱، دانشجوی کارشناسی ارشد، تورج عباسیان نجف‌آبادی^۲، استادیار، فرزاد رجایی سلماسی^۳، دانشیار

۱- دانشکده مهندسی برق و کامپیوتر - دانشگاه تهران - تهران - ایران - h.safamehr@ut.ac.ir

۲- دانشکده مهندسی برق و کامپیوتر - دانشگاه تهران - تهران - ایران - najafabadi@ut.ac.ir

۳- دانشکده مهندسی برق و کامپیوتر - دانشگاه تهران - تهران - ایران - frajaei@ut.ac.ir

چکیده: در سیستم‌های تولید پراکنده‌ی متصل به شبکه، جریان دائم تولیدشده توسط منابع تولید توان پراکنده، توسط یک پردازشگر توان به جریان متناوب قابل تزریق به شبکه تبدیل می‌شود. عملکرد مطلوب این سیستم‌ها مستقیماً وابسته به عملکرد سیستم کنترلی است. اخیراً کنترل‌کننده‌های تناسبی-رزونانسی باقابلیت ردیابی سیگنال سینوسی و حذف اغتشاشات گزینه‌ای مناسب برای اینورترهای متصل به شبکه به حساب می‌آیند. در این مقاله، نحوه به‌کارگیری این کنترل‌کننده‌ها در حضور رفتار غیرخطی سلف‌های فیلتر خروجی اینورتر مورد بررسی قرار گرفته است. با استفاده از یک فیدبک ترکیبی، اثر به‌ظاهر نامطلوب ناشی از طراحی غیرخطی سلف، برخلاف حالت معمول، در جهت بهبود عملکرد سیستم مورد استفاده قرار گرفته شده است. نتایج حاصل از شبیه‌سازی، بر روی یک اینورتر سه‌فاز ۷ کیلووات، نشان‌گر کارایی مطلوب و قابل قبول بودن طراحی‌های انجام شده است.

واژه‌های کلیدی: اینورتر متصل به شبکه، سلف غیرخطی، بسط سری ولترا، کنترل‌کننده تناسبی رزونانسی، فیدبک ترکیبی.

Control of Grid-Connected Inverters with Nonlinear Inductors in Output LCL Filter

Hossein Safamehr, M.S. Student¹, Tooraj Abbasian Najafabadi, Assistant Professor², Farzad Rajaei Salmasi, Associate Professor³

1- School of Electrical and Computer Engineering, University of Tehran, Tehran, Iran, h.safamehr@ut.ac.ir

2- School of Electrical and Computer Engineering, University of Tehran, Tehran, Iran, najafabadi@ut.ac.ir

3- School of Electrical and Computer Engineering, University of Tehran, Tehran, Iran, frajaei@ut.ac.ir

Abstract: In grid-connected distributed energy resources (DERs), DC current of DERs is injected to a grid via a power processing unit. Function of this unit is to convert the input DC current to an AC current with acceptable specifications to the grid constraints. Performance of these systems is directly depended on their control systems methods. Recently introduced PR controllers are well suited for grid connected inverters due to their outstanding capability of tracking and disturbance rejection. In this paper, performance of these controllers on grid-connected inverters is studied, while the inductors of the output LCL filter have nonlinear behavior. By using a mixed feedback method, the apparent undesirable nonlinearity of inductors is used on the opposite direction to enhance the system performance. A 7kW inverter system performance is simulated and the results verify the designations.

Keywords: Grid-connected inverters, nonlinear inductor, volterra-series expansion, proportional-resonant controller, mixed feedback.

تاریخ ارسال مقاله:

تاریخ اصلاح مقاله:

تاریخ پذیرش مقاله:

نام نویسنده مسئول: تورج عباسیان نجف‌آبادی

نشانی نویسنده مسئول: ایران - تهران - خیابان کارگرشمالی - پردیس دانشکده‌های فنی دانشگاه تهران - دانشکده مهندسی برق و کامپیوتر - اتاق ۵۰۷

۱- مقدمه

استانداردهای کیفیت توان، اعوجاج هارمونیک کل (THD) جریان تزریقی به شبکه باید کمتر از ۵٪ باشد. طبق استاندارد IEEE-1547 که در جدول ۱ آورده شده است، مقادیر مجاز برای هارمونیک‌های بازه‌های مختلف در اتصال یک اینورتر به شبکه باید برآورده شود.

جدول ۱: تفکیک حداکثر اعوجاج هارمونیک‌های جریان بر حسب درصد

هارمونیک‌ها (فرد)	درصد (%)
$h < 11$	۴
$11 \leq h < 17$	۴
$17 \leq h < 23$	۱/۵
$23 \leq h < 35$	۰/۶
$35 \leq h$	۰/۳
اعوجاج هارمونیک کل	۵

برای حذف هارمونیک‌های جریانی ناشی از کلیدزنی معمولاً از یک سلف یا به‌طور مرسوم‌تر از یک فیلتر LC برای یک اینورتر منبع توان استفاده می‌شود. اما با توجه به الزاماتی که در مورد اینورترهای متصل به شبکه باید رعایت گردند، فیلتر LC به‌تنهایی ممکن است جواب‌گو نباشد. در میان روش‌های ارائه شده برای حذف هارمونیک‌ها در کارهای پیشین، فیلتر LCL از دو جهت مورد توجه است: اول آن که نسبت به فیلتر LC هم‌اندازه‌ی خود میرایی بهتری دارد و دوم آن که فیلتر LCL دارای یک خروجی سلفی در نقطه اتصال با شبکه است که در مقایسه با فیلتر LC مانع از ایجاد جریان هجومی می‌شود [۷]. البته باید در نظر داشت که استفاده از این فیلتر نیز خود بدون چالش نیست که در ادامه بیشتر به آن پرداخته خواهد شد؛ اما یکی از مهم‌ترین قسمت‌ها در طراحی فیلتر، طراحی سلف‌های آن است. هسته‌های انتخابی برای سلف‌های فیلتر LCL می‌توانند از جنس‌های مختلفی باشند که یک انتخاب محبوب، هسته‌های پودری هستند. این نوع هسته‌ها دارای چگالی شار اشباع بالا، منحنی مشخصه با اشباع نرم و تلفات توان پایین می‌باشند. در مقابل این مزیت‌ها، مشکل مطرح در این نوع هسته‌ها ناحیه خطی کوچک در آن‌هاست و از آن جایی که طراحی سلف معمولاً به صورتی انجام می‌گیرد که سلف در ناحیه خطی منحنی B-H کار کند، در نتیجه در طراحی سلف از تمام ظرفیت هسته استفاده نمی‌شود. تاثیر رفتار غیرخطی سلف‌ها در مدارات الکترونیک قدرت تاکنون بسیار مورد مطالعه قرار گرفته است [۸]، اما تاثیر این عناصر در اینورترهای متصل به شبکه به چند کار در سال‌های اخیر محدود می‌شود. نویسندگان در [۹] به بررسی تاثیر رفتار غیرخطی سلف در جریان‌های کاری کوچک و جریان‌های ناشی از اضافه بار که باعث به اشباع رفتن سلف می‌شود، می‌پردازند اما کماکان ناحیه کاری نامی سلف‌ها خطی در نظر گرفته می‌شود. [۱۰] با ارائه‌ی یک الگوریتم خودآموز، رفتار غیرخطی سلف را به‌صورت تکه‌ای خطی تخمین زده و از آن در کنترل‌کننده استفاده می‌کند؛ اما با توجه به نتایج ارائه شده، عمل کرد مناسب این الگوریتم تنها در بارهای خطی بدست می‌آید.

یکی از چالش‌های مهم پیش‌روی جامعه بشری قرن بیست‌ویکم بی‌شک مسئله‌ی انرژی است. در میان روش‌ها و راه‌حل‌های گوناگون مطرح شده در پاسخ به این مسئله، شبکه‌های هوشمند انرژی با منابع انرژی تجدیدپذیر زیرساخت‌های توانمندی را فراهم می‌آورند. در همین راستا، استفاده از اینورترهای منبع ولتاژ متصل به شبکه متداول‌ترین روش اتصال این منابع انرژی سبز به شبکه‌ی قدرت به حساب می‌آیند. وظیفه‌ی این واسط‌ها، انتقال مطمئن و با کیفیت انرژی از منابع تولید پراکنده به شبکه قدرت می‌باشد. از همین رو، تلاش برای دستیابی به استراتژی کنترلی مناسب جهت ایجاد مصالحه‌ای بهینه، میان هزینه کلی و استانداردهای فنی مانند IEEE-519 و IEEE-1547 ارزشمند خواهد بود.

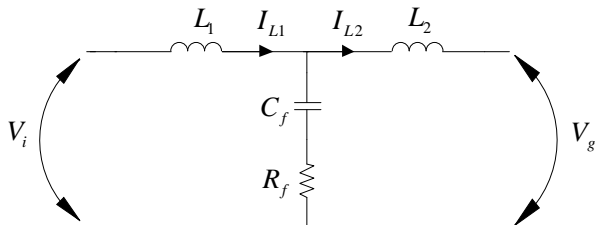
تاکنون روش‌های متعددی برای کنترل اینورترهای متصل به شبکه مطرح گردیده است [۱]. کنترل‌کننده پیش‌بین پیشنهاد شده در [۲] و [۳] یکی از این انواع است. مهم‌ترین نقطه ضعف این کنترل‌کننده حساسیت بالای آن به دقت مدل سیستم به کار برده شده است. کنترل هیستریزس روش کنترلی متداول دیگری است که سادگی، مقاوم بودن در برابر تغییرات پارامترهای بار و فیلتر خروجی، اعمال محافظت ذاتی در برابر اضافه بار و همچنین دینامیک پاسخ‌گویی بالا از جمله مزایای این روش به حساب می‌آیند، اما متغیر بودن فرکانس کلیدزنی و خطایی معادل دو برابر باند هیستریزس از نقاط ضعف این روش هستند که در [۴] و [۵] مورد بررسی قرار گرفته شده‌اند. بی‌شک یکی از محبوب‌ترین نوع کنترل‌کننده‌ها، کنترل‌کننده ساده تناسبی-انتگرالی (PI) است. اما تلاش برای اعمال این کنترل‌کننده بر روی اینورترها، با هدف ردیابی سیگنال مرجع سینوسی، دو مسئله اساسی را پیش‌روی دارد که عبارتند از: اولاً وجود خطای حالت ماندگار هم در دامنه و هم در فاز و دوماً قابلیت ضعیف آن در حذف اغتشاشات.

در پی بهره‌گیری از سادگی موجود در کنترل‌کننده‌های PI و همچنین ارتقاء عملکرد کلی آنها، تغییر شکل یافته‌های متعددی از این نوع کنترل‌کننده پیشنهاد شده است. اضافه نمودن مسیر پیش‌خور ولتاژ شبکه، فیدبک چند حالتی و افزایش بهره تناسبی [۶] تعدادی از این روش‌ها هستند. اما بی‌شک کنترل‌کننده تناسبی رزونانسی^۱ (PR) که حاصل از انتقال کنترل‌کننده PI به قاب ساکن $\alpha - \beta$ است جذاب‌ترین نوع تغییر شکل یافته PI به حساب می‌آید. به‌طور مختصر، نحوه عملکرد این کنترل‌کننده را این‌گونه می‌توان شرح داد که با اعمال بهره‌ی بی‌نهایت در یک فرکانس دلخواه، خطای حالت ماندگار در آن فرکانس را کاهش می‌دهد.

هارمونیک‌های جریانی از جمله مسائل دیگری است که در استفاده از مبدل‌های توان مبتنی بر کلیدزنی مطرح می‌باشد. این هارمونیک‌ها را می‌توان عامل اصلی آسیب‌دیدگی بارها و تجهیزات حساس دانست. در راستای این واقعیت و همچنین بر اساس

راه حل‌ها در [۲] و [۱۳] با یکدیگر مقایسه شده‌اند. از مزیت میراکننده‌های پسیو می‌توان به سادگی آنها اشاره نمود.

از میان روش‌های معرفی شده در قسمت قبل، یکی از متداول‌ترین پیکربندی‌ها قرار دادن یک مقاومت به صورت سری با خازن فیلتر می‌باشد. این توپولوژی در شکل (۲) نشان داده شده است. دیگرام بودّ مربوط به حالت‌های میرا شده و میرانشده این پیکربندی نیز در شکل (۳) نشان داده شده است.



شکل ۲: ساختار فیلتر خروجی با مقاومت میراکننده

همان‌طور که مشاهده می‌شود شیب قسمت فرکانس بالای حالت میرانشده برابر -60 dB/dec است اما در حالت میرا شده به حدود -40 dB/dec کاهش می‌یابد. بنابراین در یک بررسی اجمالی، ویژگی‌های این پیکربندی را می‌توان این‌گونه خلاصه نمود که با افزایش مقدار R_f ، میراکنندگی در فرکانس تشدید بیشتر می‌گردد، اما این افزایش مقاومت باعث کاهش میرایی فیلتر در فرکانس‌های بالاتر از فرکانس تشدید خواهد شد. در نتیجه در انتخاب این مقاومت باید مصالحه‌ای انجام گیرد. مسئله دیگر، اتلاف توان بر روی مقاومت R_f است، که در توان‌های بالا حائز اهمیت خواهد بود. یک راه‌کار برای کاهش این تلفات استفاده از یک سلف به صورت موازی با R_f است. این سلف در فرکانس‌های پایین از خود امپدانس کمی را نشان می‌دهد و در واقع دو سر مقاومت در فرکانس‌های پایین اتصال کوتاه می‌گردد. به این ترتیب، تلفات ناشی از R_f کاهش می‌یابد.

در مقاله، به علت بالا نبودن توان، از توپولوژی پایه‌ی معرفی شده استفاده می‌شود. بر همین اساس، تابع تبدیل فیلتر LCL با مقاومت میراکنندگی برابر خواهد بود با:

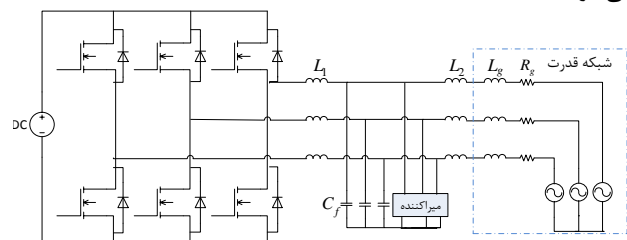
$$H_{dLCL}(s) = \frac{C_f R_f s + 1}{L_1 C_f L_2 s^3 + C_f (L_1 + L_2) R_f s + (L_1 + L_2) s} \quad (1)$$

که L_1 سلف سمت اینورتر، L_2 سلف سمت شبکه، C_f خازن فیلتر و R_f مقاومت میراکنندگی هستند. جهت طراحی فیلتر مناسب برای اینورتر مورد مطالعه، از الگوریتم ارائه شده در مرجع [۱۴] استفاده می‌گردد. پارامترهای مورد نیاز جهت طراحی فیلتر LCL مناسب عبارتند از: ولتاژ موثر خط به خط در خروجی اینورتر (V_{LL})، ولتاژ فاز در خروجی اینورتر (V_{ph})، توان اکتیو نامی (P_n)، ولتاژ لینک DC (V_{dc})، فرکانس شبکه (f_g) و فرکانس کلیدزنی (f_{sw}). با توجه به مشخصات اینورتر، پارامترهای فیلتر خروجی را می‌توان طبق جدول ۲ خلاصه نمود.

در این مقاله پس از معرفی ساختار و مشخصات سیستم و بررسی کنترل‌کننده تناسبی-رزونانسی به مدل‌سازی و تحلیل رفتار غیرخطی سلف ناشی از عملکرد در ناحیه غیرخطی منحنی B-H پرداخته می‌شود. در آخر نیز با ارائه‌ی کنترل‌کننده و ساختار کنترلی مناسب برای یک اینورتر سه‌فاز ۷ کیلووات متصل به شبکه که در آن سلف‌های فیلتر خروجی رفتاری غیرخطی دارند، راه‌حلی جهت برخورد با این رفتار غیرخطی ارائه خواهد شد.

۲- ساختار و مشخصات سیستم

شکل ۱ پیکربندی یک سیستم اینورتر منبع ولتاژ سه‌فاز متصل به شبکه را نشان می‌دهد. این پیکربندی از یک اینورتر سه‌فاز تشکیل شده است که با یک فیلتر پایین‌گذر LCL به شبکه قدرت متصل می‌شود.



شکل ۱: توپولوژی اینورتر سه‌فاز متصل به شبکه

در طراحی فیلتر LCL باید به مسائلی چون ریپل جریان، اندازه فیلتر و میرایی ریپل کلیدزنی توجه نمود. مسئله دیگر در این طراحی پدیده رزونانس است. همان‌گونه که در شکل (۱) نشان داده شده است، دو منبع ولتاژ وجود دارند که I_{L2} را می‌سازند؛ یکی ولتاژ سمت اینورتر (V_i) و دیگری ولتاژ شبکه (V_g). از این رو، در صورت استفاده از فیلتر LCL، در دیگرام بد تابع تبدیل، فراجھشی ایجاد خواهد شد که به معنی رزونانس در حوزه زمان است. این پدیده که به‌علت قرارگیری قطب‌های تابع تبدیل-جریان خروجی فیلتر به ولتاژ ورودی آن- بر روی محور موهومی است، ممکن است پایداری سیستم را تهدید نماید. برای جلوگیری از این پدیده، همان‌طور که در شکل (۱) نیز نشان داده شده است از یک سیستم میراکننده استفاده می‌شود. پیکربندی‌های متفاوتی جهت میراسازی در فیلترهای LCL معرفی شده‌اند که هر یک عملکرد و ویژگی‌های متفاوتی را از خود نشان می‌دهند. به‌طور کلی، پیکربندی‌های پیشنهاد شده را می‌توان به دو دسته کلی اکتیو و پسیو تقسیم نمود. روش‌های اکتیو معمولاً مبتنی بر اندازه‌گیری ولتاژ توسط سنسورها و تنظیم بهره‌ها یا پارامترهای فیلتر می‌باشند. در [۱۱] از جبران‌ساز Lead-Lag به عنوان یک سیستم اکتیو استفاده شده است. در [۱۲] نیز استفاده از مقاومت مجازی به عنوان یک روش اکتیو جهت سیستم میراکننده پیشنهاد می‌شود. در روش‌های پسیو، با افزودن المان‌های اضافی سعی می‌شود تا قطب‌های تابع تبدیل فیلتر از روی محور موهومی به نیم‌صفحه‌ی چپ (LHP) صفحه s منتقل شوند و به این ترتیب مشکلات مربوط به پایداری حل گردد. پنج نمونه از این

جدول ۲: پارامترهای فیلتر LCL

مقدار	پارامتر	سمبل
۷ kW	توان نامی خروجی اینورتر	P_n
۳۸۰ V	ولتاژ موثر خط به خط	E_n
۵۰ Hz	فرکانس شبکه	f_s
۱۵ kHz	فرکانس کلیدزنی	f_{sw}
۸/۶۴ mH	سلف طرف اینورتر	L_1
۰/۱۲۲ mH	سلف طرف شبکه	L_2
۵/۵ μF	خازن فیلتر	C_f
۱/۵۶ Ω	مقاومت میراکندگی	R_f
۳۸۷۲۰ rad/sec	فرکانس تشدید	ω_{res}
PM25RSB120	سوئیچ‌ها	SW

کنترل کننده تناسبی-رزونانسی (PR) به عنوان جایگزینی برای کنترل کننده مرسوم PI در سیستم‌هایی است که هدف آن‌ها ردیابی سیگنال مرجع سینوسی می‌باشد. کنترل کننده PR با اعمال بهره بی‌نهایت بر روی فرکانس مینا، امکان رسیدن به خطای حالت ماندگار صفر را فراهم می‌آورد. ویژگی دیگر این کنترل کننده نسبت به کنترل کننده PI، قابلیت حذف اغتشاش می‌باشد [۴].

برای کاهش خطای حالت ماندگار در سیستم‌های سه‌فاز معمولاً ابتدا متغیر فیدبک را به قاب مرجع سنکرون $d-q$ منتقل نموده و سپس آن را به کنترل کننده PI اعمال می‌نمایند. استفاده از این روش باعث دو برابر شدن محاسبات در شرایط عدم تعادل می‌گردد چراکه تبدیل‌ها به ازای هر دو قاب‌های مرجع توالی مثبت و منفی مورد نیاز است. از این رو، به عنوان راه‌حل ساده‌تری جهت پیاده‌سازی، می‌توان به جای اعمال تبدیل بر روی متغیر حالت، تبدیل معکوس را بر روی کنترل کننده سنکرون انجام داد و آن را به قاب ساکن $\alpha-\beta$ انتقال داد. این تبدیل معکوس توسط ماتریس 2×2 زیر امکان پذیر است:

$$G_{\alpha\beta}(s) = \frac{1}{2} \begin{bmatrix} G_{dq1} + G_{dq2} & jG_{dq1} - jG_{dq2} \\ -jG_{dq1} + jG_{dq2} & G_{dq1} + G_{dq2} \end{bmatrix} \quad (2)$$

$$G_{dq1} = G_{dq}(s + j\omega)$$

$$G_{dq2} = G_{dq}(s - j\omega)$$

با قرار دادن $G_{dq}(s) = \frac{K_i}{s}$ ، کنترل کننده معادل در قاب ساکن برای

جبران خطای فیدبک توالی مثبت و منفی به دست می‌آید و از ترکیب این دو توالی خواهیم داشت:

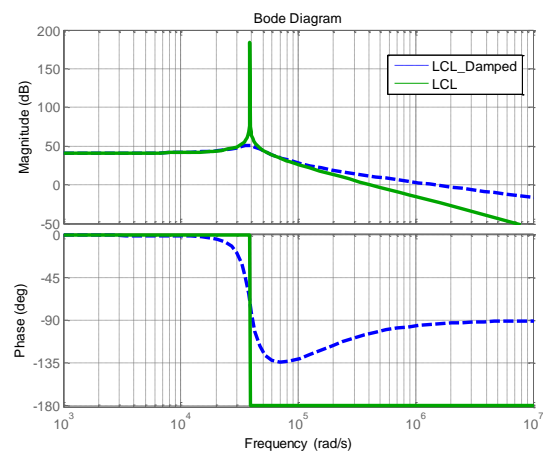
$$G_{\alpha\beta}(s) = \frac{1}{2} \begin{bmatrix} \frac{2K_i s}{s^2 + \omega^2} & 0 \\ 0 & \frac{2K_i s}{s^2 + \omega^2} \end{bmatrix} \quad (3)$$

که K_i بهره رزونانسی و ω فرکانس زاویه‌ای است. دیاگرام بode معرف معادله (۳) در شکل (۴) به ازای ω های مثبت نشان داده شده است که متناظر عملکرد $G_{\alpha\beta}(s)$ به ازای توالی مثبت است. نحوه عملکرد $G_{\alpha\beta}(s)$ برای توالی منفی نیز به همین صورت، اما در محدوده ω های منفی می‌باشد. توانایی کاهش خطای این کنترل کننده توسط پیک‌های رزونانسی موجود در فرکانس‌های ω و $-\omega$ به روشنی در دیاگرام بode این تابع منعکس شده است [۶]. نکته دیگری که در معادله (۳) حائز اهمیت است، صفر بودن عنصرهای غیرقطری تابع تبدیل می‌باشد که به معنی آن است که بین محورهای ساکن α و β تداخلی وجود ندارد و هریک از این محورها را می‌توان به صورت مستقل کنترل نمود.

از ترکیب تابع $G_{\alpha\beta}(s)$ به عنوان بخش رزونانسی با نرم تناسبی K_p ، کنترل کننده PR حاصل می‌گردد که در معادله (۴) نشان داده شده است.

$$G_{\alpha\beta}(s) = \begin{bmatrix} K_p & 0 \\ 0 & K_p \end{bmatrix} + \frac{1}{2} \begin{bmatrix} \frac{2K_i s}{s^2 + \omega^2} & 0 \\ 0 & \frac{2K_i s}{s^2 + \omega^2} \end{bmatrix} \quad (4)$$

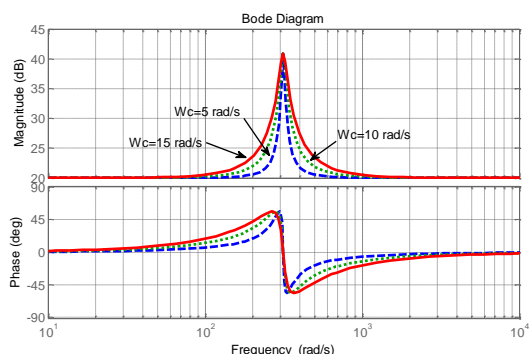
در طراحی فیلتر بر اساس روش معرفی شده در [۱۴]، پس از به دست آمدن مقدار سلف سمت اینورتر، بر اساس ضریب میرایی مورد نظر مقدار سلف سمت شبکه تعیین می‌شود. برای داشتن بیشترین ضریب میرایی که معادل با داشتن کمترین فرکانس رزونانس است، باید L_2 را برابر L_1 انتخاب نمود [۱۵]. اما در این مقاله با پذیرفتن میرایی کم‌تر و با هدف کاهش هزینه کلی سیستم، با انتخاب ضریب میرایی ۲۰٪، مقدار کوچک‌تری برای L_2 در نظر گرفته می‌شود. در نتایج ارائه شده در ادامه، مشاهده خواهد شد که این نوع طراحی خلی در عملکرد سیستم ایجاد نخواهد کرد.



شکل ۳: دیاگرام بode فیلتر LCL در دو حالت میراشده و میراننده

۳- کنترل کننده و فیلتر تناسبی-رزونانسی

طبق قاعده مدل داخلی^۱، اگر مدلی از سیگنال مرجع و اغتشاش در کنترل کننده وجود داشته باشد، آنگاه امکان ردیابی مقاوم و همچنین حذف اغتشاش در آن سیستم وجود خواهد داشت. از این رو، برای ردیابی سیگنال جریان سینوسی در اینورترهای متصل به شبکه، نیاز به کنترل کننده‌ای است که دارای یک جفت قطب بر روی محور موهومی باشد. تاکنون دو دسته کلی از کنترل کننده‌های جریان که بر اساس این قاعده عمل می‌کنند، معرفی شده‌اند: کنترل کننده‌های تکراری^۲ و کنترل کننده‌های رزونانسی.



شکل ۵: پاسخ فرکانسی رابطه (۶) به ازای $K_p = 10$ ، $K_i = 100$ و سه مقدار

$$\omega_c = 5, 10, 15$$

قابل صرف نظر کردن خواهد بود. از این رو این نوع کنترل کننده ابزاری توانمند جهت کار با اینورترها را فراهم می‌آورد.

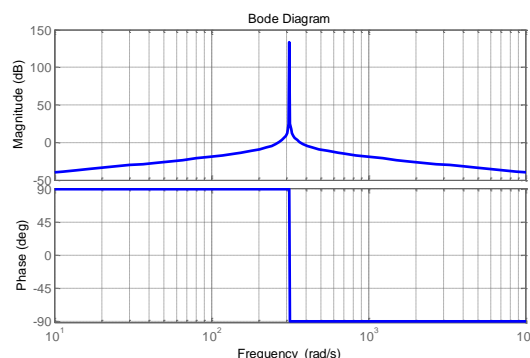
۴- طراحی و مدل سازی سلف

در این بخش به بررسی مسائل موجود، پیرامون طراحی سلف‌های فیلتر LCL خروجی پرداخته خواهد شد.

۴-۱- طراحی سلف

همان‌طور که پیش‌تر نیز بیان گردید، برای طراحی سلف‌های فیلتر LCL خروجی از هسته‌ی پودری استفاده می‌شود. منحنی مشخصه هسته انتخاب شده در شکل (۶) نشان داده شده است. در گام اول، طراحی سلف اعم از انتخاب مشخصات هسته و سیم‌پیچی، به کمک نرم‌افزار ارائه شده توسط شرکت Mangentics انجام گرفته است [۱۸]. نتایج حاصل از این طراحی در جدول ۳ آورده شده است؛ همان‌طور که در این جدول نیز مشاهده می‌گردد، حداکثر چگالی شار مورد استفاده سلف‌ها بسیار کم‌تر از ماکزیمم چگالی شار آلیاژ $KoolM\mu$ ، که حدوداً ۰/۹ است، می‌باشد. علت این نوع طراحی آن است که سلف در محدوده نسبتاً خطی خود کار کند.

به‌طور واضح مشخص است که در طراحی انجام گرفته از ظرفیت کمی از هسته استفاده شده است. به عنوان یک مصالحه می‌توان رفتار غیرخطی بیشتری از سلف را پذیرفت و در مقابل از ظرفیت بیشتری از هسته استفاده نمود. در همین راستا، طراحی جدیدی در انتخاب ابعاد هسته و مشخصات سیم‌پیچی انجام خواهد شد. با در نظر گرفتن این نکته که L_2 در مقایسه با L_1 مقدار کوچکی دارد و همچنین به لحاظ پارامترهای ایمنی، ترجیح بر آن است که حاشیه ایمنی بیشتر در این سلف رعایت شود، در ادامه برای بررسی و تحلیل ساده‌تر رفتار غیرخطی، تنها L_1 به عنوان سلف با رفتار غیرخطی غالب در نظر گرفته می‌شود. بنابراین برای L_2 از همان نتایج طراحی قبل استفاده شده و طراحی جدید فقط برای L_1 انجام می‌گیرد. پارامترهای حاصل از این طراحی در جدول ۴ آورده شده است. لازم به ذکر است که حداکثر چگالی شار به‌گونه‌ای انتخاب شده است که تا $1/3$ برابر جریان نامی اینورتر، هسته به اشباع نرود.



شکل ۴: دیاگرام بود تابع $G_{ap}(s)$ به ازای فرکانس‌های مثبت

پیاده‌سازی کنترل کننده ارائه شده در معادله (۴) به علت داشتن بهره بی‌نهایت به لحاظ عملی دشوار می‌باشد؛ در کنترل کننده‌های آنالوگ به علت خطای عناصر این عمل گاهاً با مشکل روبروست. در پیاده‌سازی دیجیتال نیز به علت دقت محدود، بهره بی‌نهایت می‌تواند مشکلات اساسی در پایداری سیستم ایجاد نماید [۱۶]. از این روی به جای کنترل کننده ایده‌آل رابطه (۴)، از کنترل کننده غیرایده‌آل رابطه (۶) استفاده می‌شود. در عمل برای پیاده‌سازی انتگرال‌گیر، آن را با تابع تبدیل یک فیلتر پایین‌گذری مانند (۵) تقریب می‌زنند.

$$G_{DC}(s) = K_p + \frac{K_i \omega_c}{s + \omega_c} \quad (5)$$

که ω_c فرکانس قطع فیلتر می‌باشد. با به کارگیری معادله (۵) و انجام تبدیلات ذکر شده برای حالت ایده‌آل، کنترل کننده PR غیرایده‌آل به صورت (۶) خواهد بود.

$$G_{ap}(s) = \begin{bmatrix} K_p + \frac{K_i \omega_c s}{s^2 + 2\omega_c s + \omega_c^2} & 0 \\ 0 & K_p + \frac{2K_i \omega_c s}{s^2 + 2\omega_c s + \omega_c^2} \end{bmatrix} \quad (6)$$

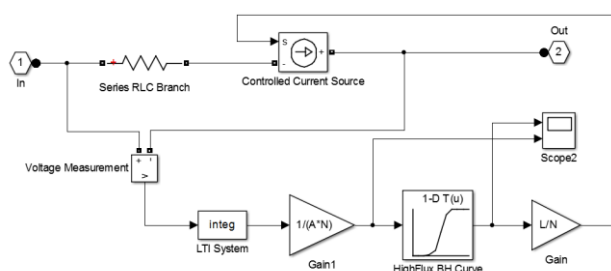
با انتخاب ω_c کوچک‌تر، فیلتری حساس‌تر به تغییرات فرکانس خواهیم داشت که منجر به پاسخ گذرای آهسته‌تر و پیاده‌سازی دیجیتال دشوارتر می‌شود. در عمل، مقدار ω_c بین ۵ تا ۱۵ رادیان بر ثانیه، مصالحه‌ای مناسب بین عمل‌کرد و هزینه پیاده‌سازی را فراهم می‌آورد [۱۷]. دیاگرام بود معادله (۶) به ازای سه مقدار ω_c در شکل (۵) آورده شده است.

با توجه به ویژگی‌های کنترل کننده PR، از این ساختار می‌توان به عنوان جبران‌ساز هارمونیک نیز بهره برد. با موازی کردن چندین بلوک رزونانسی که تنظیم شده در هارمونیک‌های دلخواه پایین هستند، آن هارمونیک‌ها را می‌توان جبران نمود. تابع تبدیل جبران‌سازهای هارمونیک با معادلات (۷) و (۸) داده شده‌اند.

$$G_{hc}(s) = \sum_{h=3,5,7,\dots} \frac{K_{th}s}{s^2 + (h\omega)^2} \quad (7)$$

$$G_{hc}(s) = \sum_{h=3,5,7,\dots} \frac{K_{th}\omega_c s}{s^2 + 2\omega_c s + (h\omega)^2} \quad (8)$$

به‌عنوان یک ویژگی جذاب کنترل کننده‌ها و فیلترهای PR، با انتخاب مناسب مقدار فرکانس قطع، اثر هر بلوک PR بر روی دینامیک‌های سایر جبران‌سازهای هارمونیک و کنترل کننده اصلی



شکل ۷: مدل سازی سلف‌ها در محیط سیمولینک

جدول ۳: پارامترهای سلف‌ها [۱۸]

پارامتر	L_1	L_2
اندوکتانس	۸/۶۴ mH	۰/۱۲۳ mH
شماره قطعه	۷۷۱۰۲	۷۷۴۴۰
نوع	KoolM μ	KoolM μ
تعداد دور سیم‌پیچی	۲۲۶	۴۹
سطح مقطع (cm ²)	۳/۵۸	۱/۹۷۷
طول مسیر (cm)	۲۴/۳	۱۱/۱۳
تعداد در پشته	۵	۱
حداکثر چگالی شار (Tesla)	۰/۴۴	۰/۲

جدول ۴: پارامترهای سلف غیرخطی

پارامتر	L_1
اندوکتانس	۸/۶۴ mH
شماره قطعه	۷۷۹۰۸
نوع	KoolM μ
تعداد دور سیم‌پیچی	۶۴۶
سطح مقطع (cm ²)	۱/۹۶
طول مسیر (cm)	۲۲/۱
تعداد در پشته	۱
حداکثر چگالی شار (Tesla)	۰/۸۶

۴-۳- بررسی رفتار غیرخطی سلف براساس بسط سری ولترا

سری ولترا^۸ مدلی است مشابه سری تیلور برای توصیف رفتار غیرخطی سیستم‌ها. وجه تمایز این سری با سری تیلور، قابلیت نمایش دادن تاثیر حافظه در سیستم اصلی است. سری تیلور برای نمایش تقریبی سیستم‌هایی به کار می‌رود که خروجی آن‌ها تنها وابسته به ورودی در همان لحظه باشد، حال آن که در سری ولترا، خروجی سیستم غیرخطی وابسته به ورودی سیستم در تمام زمان‌هاست. از همین رو، از این سری می‌توان برای نمایش عناصر حافظه‌داری مانند خازن و سلف استفاده نمود.

اگر سیستم غیرخطی توسط رابطه زیر نشان داده شود:

$$x(t) = H[u(t)] \quad (12)$$

که در آن $u(t)$ و $x(t)$ به ترتیب ورودی و خروجی سیستم بر حسب زمان باشند و $H[\cdot]$ یک اپراتور تغییرناپذیر با زمان و دارای حافظه

از مقایسه جدول ۳ و جدول ۴ این‌گونه نتیجه می‌شود که حجم سلف L_1 به حدود یک دهم طراحی قبلی رسیده است چراکه ابعاد هسته انتخابی حدوداً نصف شده است و به جای پشته ۵ هسته‌ای تنها از یک هسته استفاده شده است. همچنین با محاسبه تلفات هسته طبق (۹) که از اطلاعات داده شده برای نوع هسته به دست آمده است، تلفات در حالت جدید در حدود ۴۰٪ حالت قبلی می‌باشد.

$$P_{loss} = V \times 120 B^{2.09} F^{1.46} \quad (9)$$

در رابطه بالا، V حجم هسته، B حداکثر چگالی شار هسته و F فرکانس کار هسته است. بدین ترتیب با پذیرفتن رفتار غیرخطی سلف می‌توان به دستاوردهای قابل توجهی دست پیدا کرد.

۴-۲- مدل سازی رفتار غیرخطی سلف

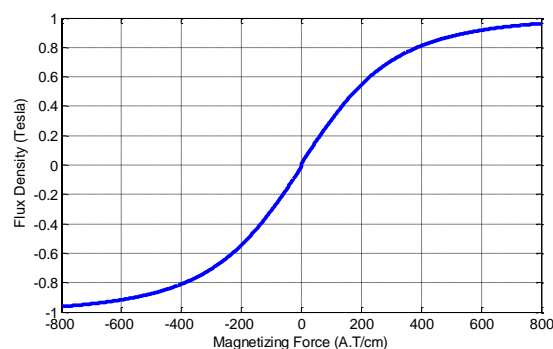
در این بخش، به معرفی مدلی از سلف به صورت یک منبع جریان وابسته و متغیر با زمان پرداخته خواهد شد که در آن از منحنی B-H واقعی هسته استفاده شده است. پیاده‌سازی هریک از سلف‌های فیلتر LCL در نرم‌افزار سیمولینک توسط بلوک‌های نشان داده شده در شکل (۷) انجام گرفته است.

این مدل تشکیل شده است از یک منبع جریان وابسته، یک انتگرال‌گیر که از روی ولتاژ، شار عبوری از سلف را تعیین می‌کند و یک جدول مراجعه^۹ که تعریف کننده‌ی رابطه میان چگالی شار و نیروی مغناطیس‌شوندگی هسته بر اساس منحنی شکل (۶) است. بلوک‌های بهره استفاده شده در این مدل نیز که تابعی از ابعاد هندسی هسته هستند به نحوی انتخاب شده‌اند تا روابط (۱۰) و (۱۱) تحقق یابند.

$$B = \frac{1}{AN} \int v dt \quad (10)$$

$$I = \frac{HN}{N} \quad (11)$$

در روابط بالا، B چگالی شار هسته، v ولتاژ سلف، A سطح مقطع هسته، N تعداد دور سیم‌پیچی، H نیروی مغناطیس‌شوندگی و l طول موثر هسته است. همان‌طور که در شکل (۷) نیز مشخص است، ولتاژ دو سر سلف (منبع جریان وابسته) خوانده شده و با انتگرال‌گیری از آن و ضرب در ضرایب مناسب طبق معادله (۱۰) چگالی شار هسته به دست می‌آید. سپس بر اساس رابطه B-H نیروی مغناطیس‌شوندگی و در پی آن طبق معادله (۱۱) جریان سلف تعیین می‌گردد.



شکل ۶: منحنی مشخصه B-H هسته انتخاب شده [۱۹]

بسته به ویژگی‌های غیرخطی، در حوزه زمان یا فرکانس مورد بررسی قرار دارد. مدل ریاضی سلف غیرخطی بر اساس بسط سری ولترا این امکان را به ما می‌دهد تا پاسخ فرکانسی سلف غیرخطی را به دست آورده و هارمونیک‌هایی که بر اثر کار در ناحیه غیرخطی ایجاد می‌گردد را شناسایی نماییم.

همان‌طور که قبلاً نیز بیان شد، یک سلف غیرخطی را می‌توان به صورت یک منبع جریان کنترل‌شده‌ی غیرخطی با شار بیان نمود.

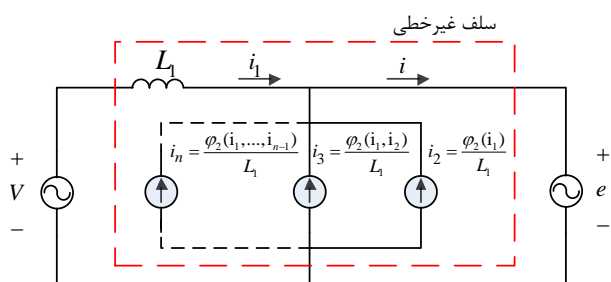
$$\varphi(t) = \sum_{k=1}^{\infty} L_k i^k(t) \quad (16)$$

که $\varphi(t)$ و $i(t)$ به ترتیب شار و جریان سلف و L_k ها ثابت هستند. مقادیر L_k و $i^k(t)$ را می‌توان بر اساس آزمون و خطا و یا با استفاده از الگوریتم‌های درون‌یابی به دست آورد.

بسط سری ولترای $\varphi(t)$ که طبق (17) تعریف شده است برای n ترم اول آن، برابر خواهد بود با:

$$\varphi(t) \approx \sum_{i=1}^n \varphi_i(t) \quad (17)$$

مقدار n را با توجه به کاربرد طوری انتخاب می‌کنیم که بیانگر مدل مناسبی از سیستم باشد. با توجه به روابط (16) و (17) می‌توان معادل ولترای سلف غیرخطی را به دست آورد [9]. مدل ولترای سلف غیرخطی در شکل (9) آورده شده است.



شکل 9: مدل سلف غیرخطی بر مبنای سری ولترا

پس برای یک سلف غیرخطی این‌گونه می‌توان جمع‌بندی نمود که هارمونیک‌های ایجاد شده توسط سلف همگی فرد هستند. همچنین طبق روابط بالا به سادگی قابل نتیجه‌گیری خواهد بود که رابطه بین شارهای سلف به صورت $\varphi_n \leq \dots \leq \varphi_2 \leq \varphi_1$ است. در ادامه از این نتایج در طراحی کنترل‌کننده استفاده خواهد شد.

5- اساس استراتژی کنترلی و تحلیل آن

در این قسمت به معرفی ساختار کنترلی مناسب جهت برخورد مناسب با رفتار غیرخطی سلف‌های فیلتر LCL پرداخته می‌شود. بدین منظور ابتدا ساختار کنترلی مرسوم مورد بررسی قرار می‌گیرد و تاثیر رفتار غیرخطی سلف در جریان تزریقی به شبکه نشان داده می‌شود. در گام بعدی ساختار کنترلی مناسب و نتایج حاصل از شبیه‌سازی استفاده از این استراتژی، با توجه به مطالب بیان‌شده در قسمت‌های قبل، مورد تحلیل قرار می‌گیرد.

محدود باشد، خروجی $x(t)$ را تا حدود زیادی مستقل از شرایط اولیه می‌توان از طریق بسط سری ولترا به صورت (13) نمایش داد.

$$x(t) = \sum_{j=0}^{\infty} x_j(t) = \sum_{j=0}^{\infty} H_j [u(t)] \quad (13)$$

که هر ترم x_j خروجی یک اپراتور H_j است که اشاره بر ز-امین اپراتور سری ولترا دارد. ترم مرتبه صفر $x_0 = H_0$ یک خروجی ثابت و مستقل از ورودی است در حالی که ترم j -ام ($j \geq 1$) با رابطه (14) به دست می‌آید.

$$H_j [u(t)] = \int_{\tau=1}^j h_j(\tau_j) \prod_{r=1}^j u(t-\tau_r) d\tau_j \quad (14)$$

$$\tau_j \in R^j, (j=1,2,\dots)$$

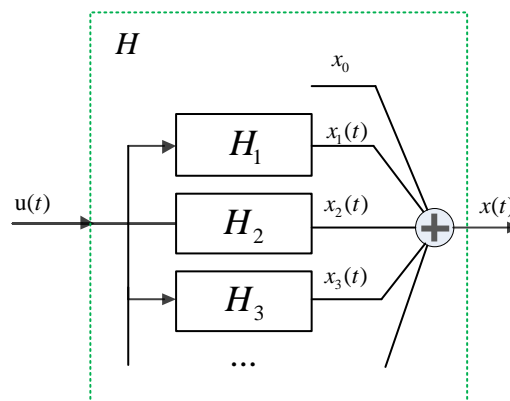
که $\tau_j = [\tau_1, \dots, \tau_j]^T$ یک بردار متشکل از j متغیر انتگرال‌گیر است و توابع h_j کرنل‌های ولترا هستند. ترم مرتبه اول عبارت است از انتگرال کانولوشن یک سیستم دینامیک خطی با h_1 که تابع پاسخ ضربه سیستم است. ترم‌های مرتبه بالاتر، کانولوشن‌های چندگانه‌ای هستند که از ضرب مقادیر ورودی برای تاخیرهای زمانی مختلف تشکیل شده است.

یک سیستم ولترا را به صورت کامل می‌توان توسط ثابت‌های خروجی و کرنل‌های ولترای آن تعریف نمود. یک نمایش دیگر از این سیستم‌ها در حوزه فرکانس را می‌توان بر اساس توابع پاسخ فرکانسی ولترا (VFRF) بیان نمود که در واقع تبدیل فوریه چندبعدی از کرنل ولترا هستند و در معادله (15) نشان داده شده است.

$$H_j [\Omega_j] = \int h_j(\tau_j) e^{-i\Omega_j^T \tau_j} d\tau_j \quad (15)$$

$$\tau_j \in R^j, (j=1,2,\dots)$$

که $\Omega_j = [\omega_1 \dots \omega_j]^T$ یک بردار شامل j فرکانس زاویه‌ای متناظر با $[\tau_1, \dots, \tau_j]$ در جفت تبدیل فوریه است. برای تکمیل نشان‌گذاری، ترم مرتبه صفر VFRF به صورت خروجی مرتبه صفر یعنی $H_0 = x_0$ تعریف می‌شود. بلوک دیاگرام یک سیستم ولترا در شکل (8) نشان داده شده است [20].

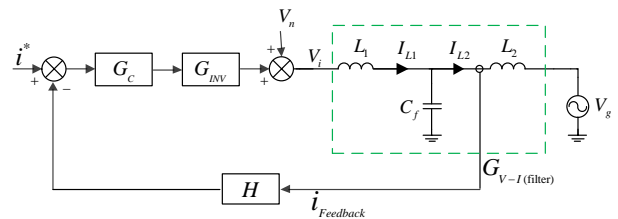


شکل 8: بلوک دیاگرام یک سیستم ولترا

بنابراین با توجه به مطالب ارائه شده این‌گونه می‌توان جمع‌بندی نمود که اعوجاج‌های ایجاد شده توسط رفتارهای غیرخطی را می‌توان

۵-۱- پیکربندی کنترلی مرسوم

یک پیکربندی کنترلی مرسوم در کنترل اینورترهای متصل به شبکه استفاده از جریان اینورتر یا جریان تزریقی به شبکه به عنوان متغیر فیدبک، جهت کنترل مناسب جریان تزریقی به شبکه است. فیدبک از جریان شبکه نسبت به جریان اینورتر باعث افزایش ثابت زمانی سیستم کنترلی می‌گردد اما در مقابل به ردیابی بهتری از جریان تزریقی به شبکه می‌توان دست یافت. در این مقاله برای انجام مقایسه میان ساختار پیشنهادی که در ادامه خواهد آمد و ساختار مرسوم، از جریان تزریقی به شبکه به عنوان سیگنال فیدبک استفاده می‌شود. بلوک دیاگرام سیستم کنترلی مذکور در شکل (۱۰) نشان داده شده است. در این ساختار برای بهبود عملکرد سیستم، در ساخت جریان مرجع از یک حلقه کنترلی دوم با کنترل کننده PI نیز استفاده می‌شود.



شکل ۱۰: سیستم کنترل اینورتر با فیدبک از جریان تزریقی به شبکه

در حالت نخست، پارامترهای مربوط به فیلتر LCL طبق طراحی‌های انجام شده در جدول ۲ و ۳ قرار داده خواهد شد. ضرایب کنترل کننده و همچنین نتایج حاصل از شبیه‌سازی در جدول ۵ آورده شده است. لازم به ذکر است که محاسبات THD در بدترین شرایط کاری اینورتر یعنی حد پایین توان ممکن برای تزریق به شبکه سنجیده می‌شود. جدول ۶ مقادیر هارمونیک‌های مختلف به صورت تفکیک شده را نشان می‌دهد که جهت مقایسه با مقادیر استاندارد آورده شده در جدول ۱ هستند.

جدول ۵: مشخصات سیستم کنترل در حالت سلف خطی

پارامترها	مقادیر-سلف خطی	مقادیر-سلف غیرخطی
ضریب تناسبی PI	۲۰	۱۰
ضریب انتگرال گیر PI	۲۰	۱۰
ضریب تناسبی هارمونیک اصلی	۵۰	۱۰
ضریب رزونانسی هارمونیک اصلی	۲۸۰	۵۶۰
ضریب رزونانسی هارمونیک پنجم	۲۶۰	۷۸
ضریب رزونانسی هارمونیک هفتم	۲۶۰	۷۸
فرکانس قطع (ω_c)	5 (rad/sec)	5 (rad/sec)
اعوجاج هارمونیک کل (THD)	٪۱/۹۳	٪۳/۱

در حالت دوم، پارامترهای مربوط به فیلتر LCL، طبق طراحی‌های انجام شده در جدول ۴ تنظیم می‌شوند. نتایج حاصل از رفتار غیرخطی سلف جهت مقایسه بهتر در کنار حالت سلف خطی در جداول ۵ و ۶ آورده شده‌اند.

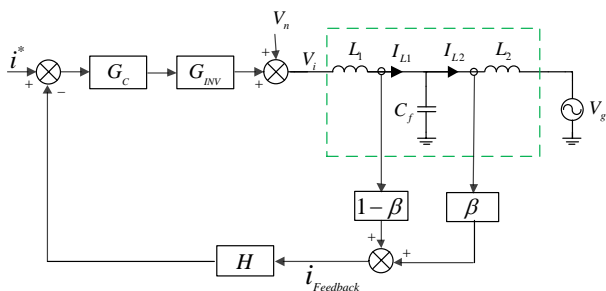
جدول ۶: تفکیک حداکثر اعوجاج هارمونیک‌های جریان بر حسب درصد

سلف غیرخطی-درصد (%)	سلف خطی- درصد (%)	هارمونیک‌ها (فرد)
۲/۴۱	۱/۰۶	$h < 11$
۰/۳۳	۰/۲۲	$11 \leq h < 17$
۰/۱۱	۰/۱۸	$17 \leq h < 23$
۰/۱۴	۰/۲۴	$23 \leq h < 35$
۰/۱۱	۰/۲۳	$35 \leq h$
۳/۱	۱/۹۳	اعوجاج هارمونیک کل

همان‌طور که از نتایج نشان داده شده در جدول ۵ برمی‌آید، برای دستیابی به مشخصات مطلوب در جریان تزریقی به شبکه، در سیستم کنترل کننده از جبران‌سازهای هارمونیک پنجم و هفتم استفاده شده است. همچنین مقایسه‌ای گذرا میان دو حالت مورد بررسی، علاوه بر افزایش THD در حالت غیرخطی، کاهش بهره‌های کنترلی در این حالت نشان‌گر کاهش عملکرد سیستم کنترلی در پاسخ به تغییرات سیگنال مرجع می‌باشد.

۵-۲- فیدبک ترکیبی از جریان اینورتر و جریان شبکه

در این بخش به بررسی عملکرد سیستم کنترل اینورتر متصل به شبکه با فیدبک ترکیبی از جریان اینورتر و جریان شبکه پرداخته خواهد شد. بلوک دیاگرام این سیستم در شکل (۱۱) نشان داده شده است.



شکل ۱۱: سیستم کنترل اینورتر با فیدبک ترکیبی از جریان اینورتر و جریان شبکه

این نوع فیدبک که در [۲۱] مورد بحث قرار گرفته است از ترکیب وزن دار جریان اینورتر و جریان تزریقی به شبکه به عنوان فیدبک استفاده می‌نماید که با i_{12} نشان داده شده است و داریم:

$$i_{12} = (1-\beta)i_1 + \beta i_2 \quad (18)$$

در (۱۸)، ضرایب $(1-\beta)$ و β وزن‌های جریان دو سلف فیلتر LCL هستند. با بازگشت به (۱) و انجام محاسبات بر اساس (۱۸) با فرض آنکه مقاومت میراکننده وجود نداشته باشد، تابع تبدیل از V_t به I_{12} مطابق (۱۹) و (۲۰) به دست خواهد آمد.

جدول ۷: مشخصات سیستم کنترل در حالت سلف غیرخطی و فیدبک

ترکیبی	
مقادیر سلف غیرخطی با فیدبک ترکیبی	پارامترها
۲۰	ضریب تناسبی PI
۲۰	ضریب انتگرال گیر PI
۹۵	ضریب تناسبی هارمونیک اصلی
۱۰۰	ضریب رزونانسی هارمونیک اصلی
۰	ضریب رزونانسی هارمونیک پنجم
۰	ضریب رزونانسی هارمونیک هفتم
۱۵ (rad/sec)	فرکانس قطع (ω_c)
٪۱/۴۶	اعوجاج هارمونیک کل (THD)

جدول ۸: تفکیک حداکثر اعوجاج هارمونیک‌های جریان بر حسب درصد

سلف غیر خطی با فیدبک ترکیبی - درصد (%)	هارمونیک‌ها (فرد)
۰/۶۸	$h < 11$
۰/۱۸	$11 \leq h < 17$
۰/۱۴	$17 \leq h < 23$
۰/۲۲	$23 \leq h < 35$
۰/۲۴	$35 \leq h$
۱/۴۶	اعوجاج هارمونیک کل

نحوه عملکرد دو سیستم کنترلی در شکل (۱۲) آورده شده است. شکل (۱۲) چگونگی تغییرات مقدار موثر جریان خروجی به ازای تغییر پله‌ای سیگنال مرجع از ۷/۶ آمپر به ۱۱/۱ آمپر را نشان می‌دهد. همان‌طور که پیش‌تر نیز اشاره شد سیستم فیدبک ترکیبی پاسخ سریع‌تری داشته است.

شکل موج ولتاژ اینورتر، جریان اینورتر و جریان تزریقی به شبکه در شکل (۱۳) آورده شده است و همان‌طور که برمی‌آید، جبران‌سازی هارمونیک‌ها و رفتار غیرخطی به‌خوبی صورت گرفته است. نکته شایان توجه دیگر آن است که در ساختارهای کنترلی مرسوم، یک راه مقابله با اثرات غیرخطی سلف‌ها بالا بردن فرکانس کلیدزنی یا به‌طور معادل کاهش فرکانس قطع فیلتر LCL است. اما در این ساختار فرکانس کلیدزنی افزایشی نیافته و تمام شبیه‌سازی‌ها با فرکانس کلیدزنی مشابه صورت گرفته است.

۶- نتیجه

کنترل‌کننده‌های تناسبی-رزونانسی یک از پرکاربردترین نوع کنترل‌کننده‌ها در کاربردهای اینورتری هستند. این کنترل‌کننده در شرایط خطی عملکردی بسیار مناسب از خود نشان می‌دهد اما در

$$G_{V_i-t_{i2}}(s) = \frac{I_{i2}(s)}{V_i(s)} = (1-\beta)G_{V_i-t_i}(s) + \beta.G_{V_i-t_2}(s) \quad (19)$$

$$G_{V_i-t_{i2}}(s) = \frac{I_{i2}(s)}{V_i(s)} = \frac{(1-\beta)LC_f s^2 + R_f C_f s + 1}{Ls[\alpha(1-\alpha)LCs^2 + R_f C_f s + 1]} \quad (20)$$

که در آن $L = L_1 + L_2 + L_g$ و $\alpha = L_1/L$ است. با انتخاب وزن‌ها بر اساس (۲۱)، معادله درجه سوم (۲۰) به معادله درجه اول (۲۲) کاهش می‌یابد.

$$\beta = 1 - \alpha \quad (21)$$

$$G_{V_i-t_{i2}}(s) = \frac{I_{i2}(s)}{V_i(s)} = \frac{1}{Ls} \quad (22)$$

همان‌طور که از (۲۲) مشاهده می‌شود، با حذف صفرها و قطب‌ها، تابع تبدیل $G_{V_i-t_{i2}}(s)$ در سیستم کنترلی مانند تابع تبدیل یک فیلتر سلفی تنها دیده می‌شود، در حالی که ریپل جریان کلیدزنی که باید به شبکه تزریق شود همچنان توسط یک فیلتر LCL درجه سوم میرا می‌شود.

اولین مزیت آشکار این ساختار آن است که پدیده‌ی تشدید مربوط به فیلتر LCL به‌طور کلی از حلقه کنترلی حذف می‌شود. در نتیجه می‌توان از کنترل‌کننده‌ای با بهره‌ی تناسبی بالاتر استفاده نمود که این معادل با افزایش عملکرد سیستم خواهد بود [۲۱].

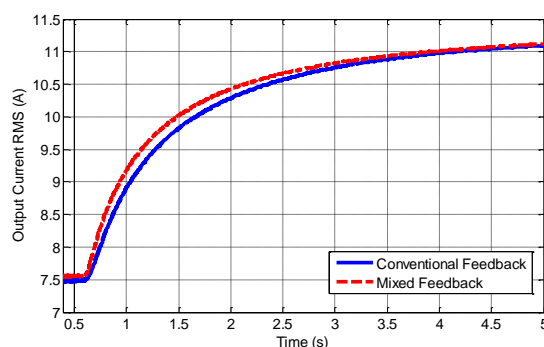
بنابراین با توجه به نتایج به‌دست آمده، تابع تبدیل فیلتر دیده شده توسط حلقه کنترلی به فرم $1/Ls$ بوده و به صورت یک فیلتر سلفی دیده می‌شود. همچنین با توجه به نتایج بیان شده در بخش ۴-۳، رفتار فیدبک ترکیبی را به صورت کیفی این‌گونه می‌توان تحلیل کرد: سلف غیرخطی L_1 مانند فیلتریست که دی‌گرام بد آن شبیه مثبت داشته و تنها هارمونیک‌های فرد را عبور می‌دهد. این نوع رفتار حاصل از این فیدبک بسیار شبیه به عملکردیست که در جبران‌سازهای هارمونیک‌ی اتفاق می‌افتد. بنابراین با توجه به این مشخصه‌ی فیدبک ترکیبی و همچنین اصول کار کنترل‌کننده رزونانسی-تناسبی این‌گونه می‌توان انتظار داشت که با این فیدبک دیگر نیازی به جبران هارمونیک توسط کنترل‌کننده نباشد چراکه این عمل به صورت خودکار بر اثر رفتار غیرخطی سلف در مسیر فیدبک انجام می‌گیرد.

برای بررسی بیشتر این حالت، پارامترهای مربوط به فیلتر LCL را طبق طراحی‌های انجام شده در جدول ۲ و ۴ قرار خواهیم داد. ضرایب کنترل‌کننده و همچنین نتایج حاصل از شبیه‌سازی در جدول ۷ آورده شده است. جدول ۸ نیز مقدار هارمونیک‌های جریان خروجی به صورت تفکیک‌شده را نشان می‌دهد.

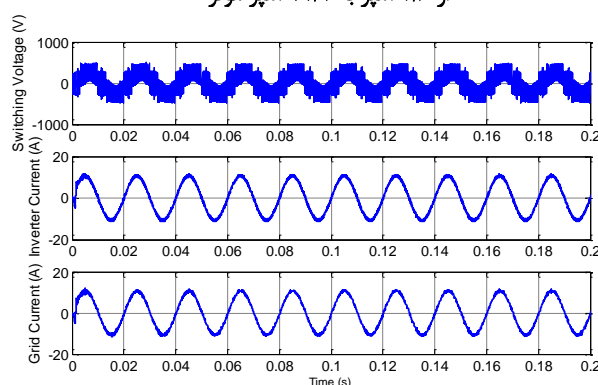
از مقایسه نتایج حاصل از به‌کارگیری فیدبک ترکیبی در حالت سلف غیرخطی مشاهده می‌گردد که نقاط ضعف سیستم کنترلی قبلی به خوبی پوشش داده شده است و علاوه بر کاهش چشم‌گیر THD، امکان استفاده از بهره‌های کنترلی بالا نیز فراهم آمده است که به معنای بهبود سرعت کنترل‌کننده در ردیابی تغییرات سیگنال مرجع است. همچنین در این حالت فرکانس قطع به ۱۵ رادیان بر ثانیه افزایش یافته که به معنی پیاده‌سازی راحت‌تر کنترل‌کننده می‌باشد.

مراجع

- [1] L. Hassaine, E. Olias, J. Quintero and V. Salas, "Overview of power inverter topologies and control structures for grid connected photovoltaic systems," Elsevier Renewable and Sustainable Energy Reviews, Feb. 2014.
- [2] A. Kotsopoulos, J. L. Duarte and M.A.M Hendrix, "A predictive control scheme for DC voltage and AC current in grid-connected photovoltaic inverters with minimum DC link capacitance," in The 27th annual Conference of the IEEE Industrial Electronics Society, vol. 3, pp. 1994-1999, 2001.
- [3] D. G. Holmes and D. A. Martin, "Implementation of a direct digital predictive current controller for single and three phase voltage source Inverters," in Proc. 1996 IEEE IAS Annu. Meeting, pp. 906-913.
- [4] H. Cha, T-K. Vu and J-E. Kim, "Design and control of proportional-resonant controller based photovoltaic power conditioning system," IEEE Energy Conversion Congress and Exposition, Sep. 2009.
- [5] R. Davoodnezhad, D.G. Holmes and B.P. McGrath, "A fully digital hysteresis current controller for current regulation of grid connected PV inverters," 2014 IEEE 5th International Symposium on Power Electronics for Distributed Generation Systems (PEDG), June 2014.
- [6] R. Teodorescu, F. Blaabjerg, M. Liserre and P.C. Loh, "Proportional-resonant controllers and filters for grid-connected voltage-source converters," IEE Proceedings Electric Power Applications, vol. 153, Sep. 2006.
- [7] T.C.Y. Wang, Z. Ye, G. Sinha and X. Yuan, "Output filter design for a grid-interconnected three phase inverter," 34th IEEE Power Electronics Specialist Conference, vol. 2, pp. 779-784, June 2003.
- [8] R. M. Nelms and L. L. Grigsby, "Simulation of power electronics circuits containing nonlinear inductances using a sample-data model," in Proc. IEEE APEC, pp. 746-749, Mar. 11-16, 1990.
- [9] R.A. Mastromauro, M. Liserre and A. Dell'Aquila, "Study of the effects of inductor nonlinear behavior on the performance of current controllers for single-phase PV grid converters," IEEE Transactions on Industrial Electronics, vol. 55, no. 5, MAY 2008.
- [10] T. Fu, H. Nien, and T. Chen, "A single-phase inverter system for PV injection and active power filtering with nonlinear inductor consideration," IEEE Trans. Ind. Appl., vol. 41, no. 4, pp. 1075-1083, Jul./Aug. 2005.
- [11] M. Liserre, R. Teodorescu and F. Blaabjerg, "Stability of photovoltaic and wind turbine grid-connected inverters for a large set of grid impedance values," IEEE Trans. Power Electron., vol. 21, no. 3, pp. 836-841, May 2006.
- [12] P.A. Dahono, "A control DC-DC converter that has an LCL output filter based on new virtual capacitor and resistor concept," in Proc. PESC 2004, pp. 36-42, June 2004.
- [13] Q. Peng, H. Pan, Y. Liu and L. Xiang, "Dual-loop control strategy for grid-connected inverter with LCL filter," Scientific Research Conference on Energy and Power Engineering, July 2013.
- [14] M.G. Simões, A. Reznik, A. Al-Durra and S.M. Mueeen, "LCL filter design and performance analysis for grid interconnected systems," IEEE Transactions on Industry Applications, July 2013.
- [15] Y. Tang, S. Member, P.C. Loh, P. Wang and F.H. Choo, "Generalized design of high performance shunt active power filter with output LCL filter," IEEE Transaction on Industrial Electronics, vol. 59, no. 3, pp. 1443-1452, 2012.
- [16] D. Zmood and D.G. Holmes, "Stationary frame current regulation of PWM inverters with zero steady-state error," IEEE Transactions on Power Electronics, vol. 18, May 2003.
- [17] P. C. Tan, P. C. Loh and D. G. Holmes, "High-performance harmonic extraction algorithm for a 25 kV traction power quality conditioner," IEE Proceedings Electric Power Applications, vol. 151, Sep. 2004.
- [18] Magnetics Co., available online: <http://www.mag-inc.com/design/software/inductor-design>.



شکل ۱۲: تغییرات جریان موثر خروجی به ازای تغییرات پله‌ای سیگنال مرجع از ۷/۶ آمپر به ۱۱/۱ آمپر موثر



شکل ۱۳: شکل موج ولتاژ اینورتر (بالا) جریان اینورتر (وسط) و جریان تزریقی به شبکه (پایین)

حضور عناصر غیرخطی این عملکرد تنزل می‌یابد؛ و حال آن‌که در صورت امکان کار در شرایط غیرخطی، کاهش اندازه سلف‌ها و کاهش هزینه کلی را می‌تواند در بر داشته باشد. از این‌رو، پرسش چالش برانگیز این می‌تواند باشد که چگونه می‌توان عملکرد مناسب این کنترل‌کننده در شرایط خطی را در شرایط غیرخطی نیز حفظ کرد. در این مقاله پس از بررسی ساختار سیستم اینورتر، به بررسی و معرفی مختصری از کنترل‌کننده و فیلتر تناسبی رزونانسی پرداخته شد. در گام بعدی پس از طراحی و مدل‌سازی سلف غیرخطی به صورت یک منبع جریان وابسته و با استفاده از منحنی B-H واقعی، تحلیل رفتار غیرخطی آن به کمک بسط سری ولترا انجام گرفته است. در نهایت نیز با طراحی و شبیه‌سازی سیستم کنترلی بر اساس فیدبک ترکیبی از جریان اینورتر و جریان تزریقی به شبکه مشاهده گردید که عملکرد اینورتر با سیستم کنترلی مذکور، مطلوب بوده و ضمن تزریق جریان سینوسی با اعوجاج قابل قبول به شبکه، به علت امکان افزایش بهره‌های کنترلی، امکان ردیابی مناسب‌تر سیگنال مرجع نیز فراهم خواهد آمد. به این ترتیب ضمن استفاده‌ی بهینه از هسته‌های سلف‌ها، کاهش هزینه‌ها و افزایش راندمان، با بهره‌گیری از ساختار کنترلی ارائه شده که بهای آن استفاده از یک سنسور جریان اضافه می‌باشد، قیود فنی اتصال اینورتر به شبکه فراهم می‌آید.

- [19] Magnetics Co., available online: <http://www.mag-inc.com/products/powder-cores/kool-mu/kool-mu-material-curves>.
- [20] L. Carassale and A. Kareem, "Modeling nonlinear Systems by volterra Series," ASCE Journal of Engineering Mechanics, June 2010.
- [21] G. Shen, X. Zhu, J. Zhang and D. Xu, "A new feedback method for PR current control of LCL-filter-based grid-connected inverter," IEEE Transactions on Industrial Electronics, vol. 57, June 2010.

زیر نویس ها

-
- ¹ Proportional Resonant Controller
² Internal Model Principle
³ Repetitive Controller
⁴ Look-up Table
⁵ Volterra-Series Expansion